

# 浙江大学

## 本科实验报告

课程名称： 数字逻辑设计

姓 名： 蒋奕

学 院： 计算机学院

系： 计算机系

专 业： 计算机科学与技术

学 号： 3210103803

指导教师： 马德

2022 年 9 月 26 日

# 浙江大学实验报告

课程名称：\_\_\_\_数字逻辑设计\_\_\_\_实验类型：\_\_\_\_硬件实验\_\_\_\_

实验项目名称：\_\_\_\_集成逻辑门功能及参数测试\_\_\_\_

学生姓名：蒋奕 专业：\_\_\_\_计算机科学与技术\_\_\_\_学号：\_\_\_\_3210103803\_\_\_\_

同组学生姓名：\_\_\_\_任庭旭\_\_\_\_指导老师：\_\_\_\_马德\_\_\_\_

实验地点：\_\_\_\_东 4-509\_\_\_\_实验日期：\_\_\_\_2022 年 9 月 26 日\_\_\_\_

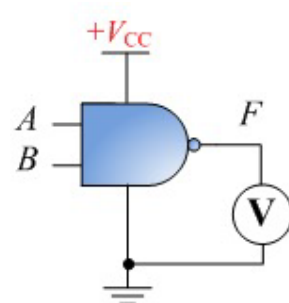
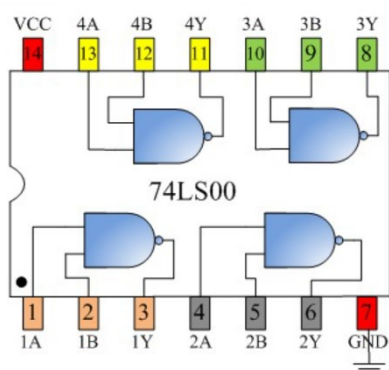
## 一、实验目的：

- ①熟悉基本逻辑门电路的功能、外部电气特性和逻辑功能
- ②熟悉 TTL 与非门和 CMOS 或非门的封装及管脚功能
- ③掌握主要参数和静态特性的测试方法，加深对各参数意义的理解
- ④进一步建立信号传输有时间延时的概念，进一步熟悉示波器仪器的使用
- ⑤掌握二极管导通和截止的概念
- ⑤用二极管、三极管构成简单逻辑门电路

## 实验一：验证集成电路 74LS00 “与非”门的逻辑功能

拨动开关对应的插孔 S1~S6，能直接用作 A、B 输入端，产生高电平和低电平。

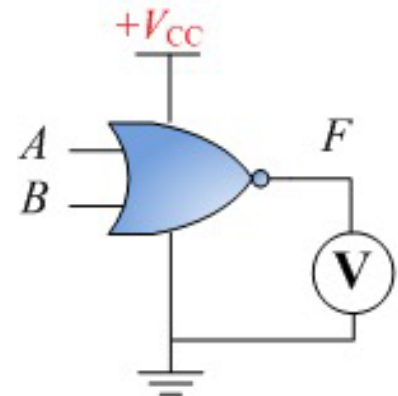
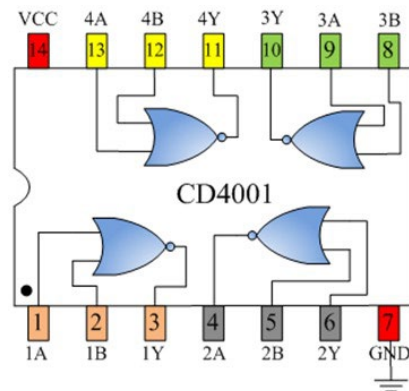
- ①将芯片插入实验箱的 IC 插座中。
- ②按下图连接电路，74LS00 的 14 脚接电源+5V，7 脚接 GND
- ③高低电平通过 S1~S6 拨位开关产生，
- ④以真值表顺序遍历输入 A,B 所有组合，测量 A,B 及输出 F 电压并记入右表
- ⑤重复步骤 3~4，测量其他 3 个门的逻辑关系并判断门的好坏



## 实验二：验证集成电路 CD4001 “或非”门的逻辑功能

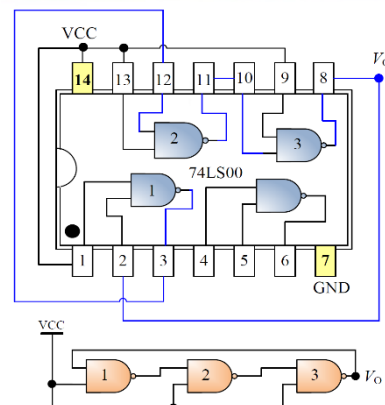
- ① 将芯片插入实验箱的 IC 插座中

- ② 按下图连接电路，CD4001 的 14 脚接电源+5V，7 脚接 GND
- ③ 高低电平通过 S1~S6 拨位开关产生
- ④ 以真值表顺序遍历输入 A,B 所有组合，测量输入端 A,B 及输出端 F 电压值
- ⑤ 重复步骤 3~4，测量其他 3 个门的逻辑关系并判断门的好坏



### 实验三：测量集成电路 74LS00 逻辑门的传输延迟时间 $t_{pd}$

- ① 将芯片插入实验箱的 IC 插座。
- ② 按图连接电路，14 脚接电源+5V，7 脚接 GND，用 3 个与非门构成一个振荡器
- ③ 将示波器接到振荡器的任何一个输入或输出端
- ④ 调节示波器时基旋钮，测量  $V_o$  的波形，读出周期 T 并计算传输延迟时间

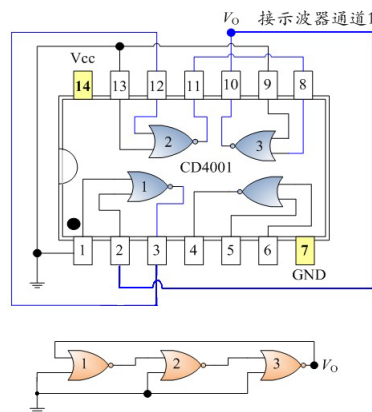


接线要点：74LS00 每个与非门的其中一个输入引脚接高，其它引脚串联。

### 实验四：测量集成电路 CD4001 逻辑门的传输延迟时间 $t_{pd}$

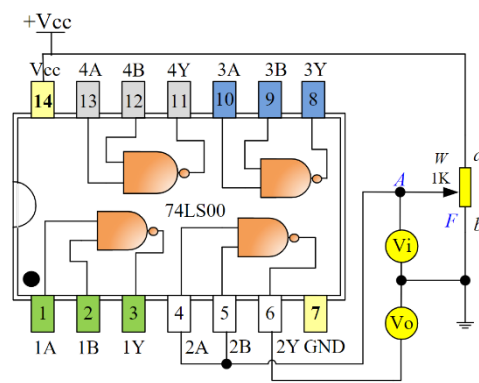
在实验箱上连好电路，检查二极管、三极管及电源极性、电阻值等是否正确。

- ① 将芯片插入实验箱的 IC 插座，注意芯片方向
- ② 按图连接电路，14 脚接电源+5V，7 脚接 GND，用 3 个或非门构成一个振荡器
- ③ 将示波器接到振荡器的任何一个输入或输出端
- ④ 调节示波器时基旋钮，测量  $V_o$  的波形，读出周期 T 并计算传输延迟时间



实验五：测量集成电路 74LS00 传输特性与开关电平  $V_{ON}$  和  $V_{OFF}$  以及噪声容限

- ① 将芯片插入实验箱的 IC 插座，按图连接电路
- ② 将万用表接入 A、B 端作为  $V_i$ ，直流电压表接与非门的输出 Y 端作为  $V_o$
- ③ 先将电位器 W 逆时针调到底，然后顺时针缓慢调节，观察  $V_i$ 、 $V_o$  两电压表的读数，并记录数据填入表格
- ④ 根据表格数据画出曲线图，并求  $V_{ON}$  和  $V_{OFF}$  和噪声容限



## 二、实验数据记录和处理

实验一：验证集成电路 74LS00 “与非” 门的逻辑功能

VA/V	VB/V	VF/V	F 逻辑值
0.16	0.17	4.82	1
0.05	4.98	4.97	1
4.97	0.09	4.98	1
4.97	4.98	0.00	0

经过实验检验，测量其他 3 个门的逻辑关系均正常

实验二：验证集成电路 CD4001 “或非” 门的逻辑功能

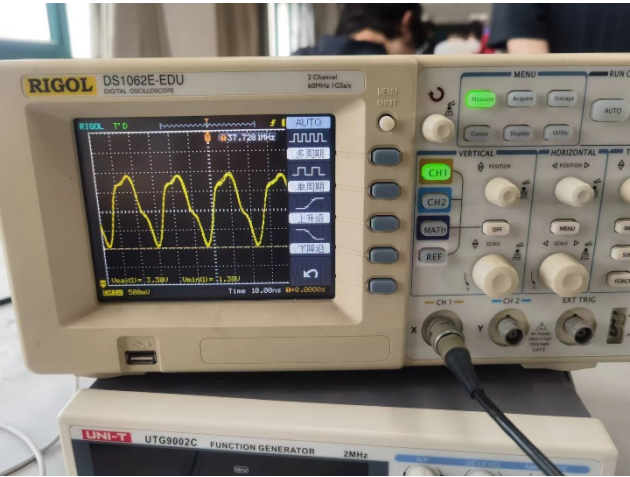
VA/V	VB/V	VF/V	F 逻辑值
0.09	0.09	4.98	1
4.99	0.09	0.00	0
0.09	4.99	0.00	0
4.99	4.99	0.00	0

经过实验检验，测量其他 3 个门的逻辑关系均正常

实验三：测量 74LS00 逻辑门的传输延迟时间  $t_{pd}$

$$T = 26ns, \quad t_{pd} = T/6 = 4.33ns$$

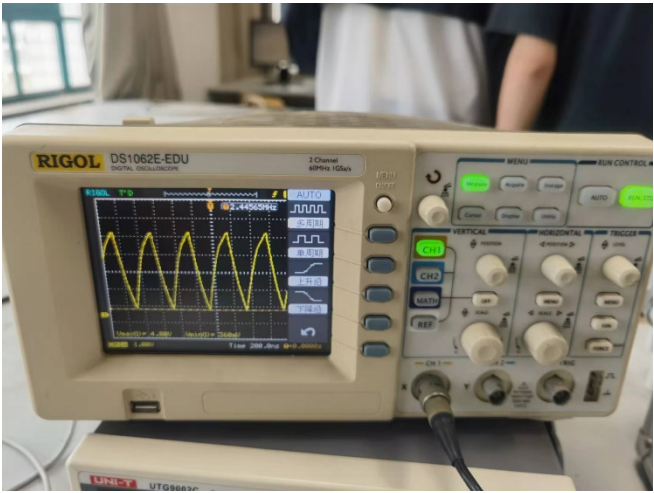
波形：



实验四：测量 CD4001 逻辑门的传输延迟时间  $t_{pd}$

$$T = 400ns, \quad t_{pd} = T/6 = 66.67ns$$

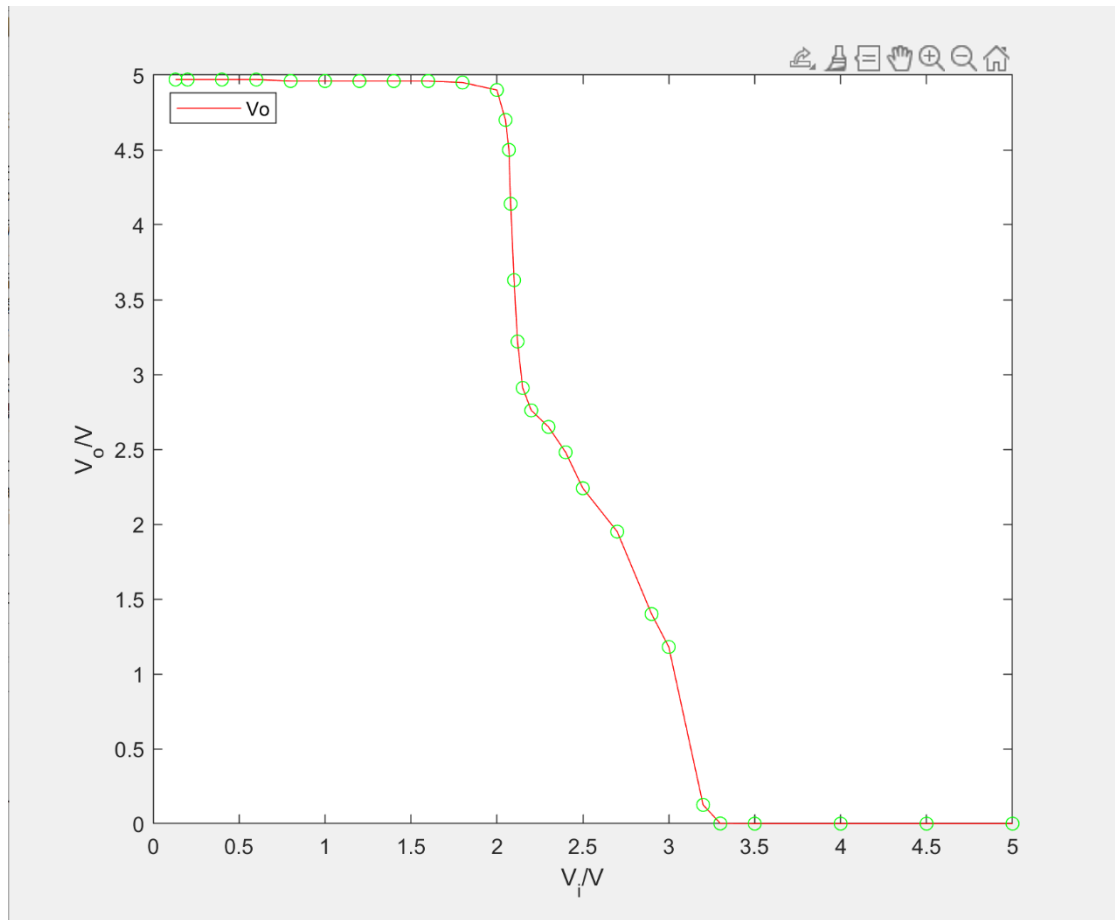
波形：



实验五：测量 74LS00 传输特性与开关门电平  $V_{ON}$  和  $V_{OFF}$

$V_i/V$	$V_o/V$
0.13	4.97
0.20	4.97
0.40	4.97
0.60	4.97
0.80	4.96
1.00	4.96
1.20	4.96

1. 40	4. 96
1. 60	4. 96
1. 80	4. 95
2. 00	4. 90
2. 05	4. 70
2. 07	4. 50
2. 08	4. 14
2. 10	3. 63
2. 12	3. 22
2. 15	2. 91
2. 20	2. 76
2. 30	2. 65
2. 40	2. 48
2. 50	2. 24
2. 70	1. 95
2. 90	1. 40
3. 00	1. 18
3. 20	0. 125
3. 30	0. 001
3. 50	0. 00
4. 00	0. 00
4. 50	0. 00
5. 00	0. 00



### 三、实验结果与分析

实验测量结果基本和预测结果一样。可能因为实验设备老旧的原因使得一些数据反复测量都与预期值有一定偏差。

### 四、讨论、心得（选填）

实验过程中我体会到要认真对待每一次操作，正如我多次因为不小心而调节电位偏差过大使得数据获取困难。