

Date: 29 Mai, 2021 Groupe 72 Antoine SILVIN

Joshua COHEN-DUMANI

I. Introduction

a. Contexte

Dans le contexte du cours de Microcontrôleurs 2021, chaque groupe d'étudiants a dû développer un projet d'application de la carte STK-300, utilisant le langage assembleur. Ce rapport a pour but de décrire et présenter l'application développée par le groupe 72, composé d'Antoine Silvin (Sciper : 311390) et de Joshua Cohen-Dumani (Sciper : 311105).

b. Description générale

L'idée de base de ce projet est d'essayer de développer une version réduite de l'ordinateur de bord d'une voiture. Cet ordinateur simplifié a en effet trois fonctionnalités principales : un thermomètre, un radar de recul (faisant usage d'un capteur de distance et d'un buzzer), et un moyen de stockage de l'historique de la température en mémoire puis écriture sur un terminal. Les deux valeurs obtenues avec les capteurs sont présentées à l'utilisateur à l'aide de l'affichage LCD.

L'utilisateur peut interagir avec le microcontrôleur, à l'aide de boutons permettant d'enclencher ou non certaines fonctions, ou d'afficher des valeurs de la température sur le terminal d'un ordinateur connecté.

Nous avons conscience que si ce système venait à être implémenté, d'autres versions ou modèles des périphériques seraient utilisés. Par exemple un capteur de distance

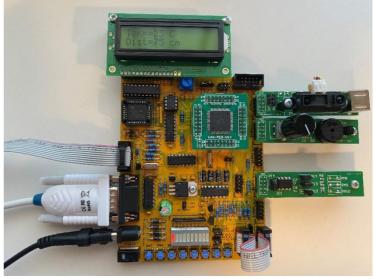


Figure 1: La carte STK-300 avec périphériques intégrés

avec une plus grande plage admissible, ou un affichage intégré dans l'interface utilisateur de la voiture. Cependant nous avons estimé que ceci n'était pas un problème dans le cadre de ce projet, et nous nous sommes basés purement sur la fonction du périphérique.



II. Mode d'emploi

Radar de recul

La fonction de radar de recul est effectuée à l'aide de trois périphériques : le capteur de distance, le buzzer, et un affichage LCD. Le capteur de distance est placé sur le port F et le buzzer sur le port E. Le capteur de distance, lorsqu'il est allumé, envoie en tout temps la distance qu'il capte. L'affichage sur le LCD est le suivant : Dans la plage du capteur (entre 10 et 80cm) le LCD affiche la distance à l'unité près en [cm]. Lorsque la distance est inférieure à 10cm, le LCD n'est plus fiable car la tension analogique envoyée par le capteur de distance correspond à des valeurs qui se trouvent ailleurs dans la LUT. Lorsque la distance est supérieure à 80cm, le LCD affiche 1000 indiquant que on est loin et en dehors de la plage de mesure.

Le buzzer est par défaut éteint, et peut être allumé à l'aide du bouton 0 (noté SW0 sur le hardware). La fréquence émise par celui-ci sera inversement proportionnelle à la distance, devenant de plus en plus aigu plus l'objet se rapproche de notre microcontrôleur. Le capteur de distance peut être complètement éteint à l'aide du bouton 1 (SW1). Il est recommandé d'éteindre le buzzer lorsque le capteur de distance est éteint, car il jouera simplement la dernière note qu'il avait en mémoire. Cependant nous avons décidé de le garder opérationnel pour rester proche d'une voiture réelle qui émet un son dès que la voiture est très proche d'un obstacle, même si le moteur est éteint (si son ordinateur de bord est allumé bien entendu).

<u>Thermomètre</u>

Le capteur de température, placé sur le port B, envoie en tout temps la valeur actuelle de la température à l'AVR, qui l'affiche à l'aide d'un LCD. Il est possible d'éteindre le capteur de température à l'aide du bouton 2 (SW2). La lecture de température possède 4 chiffres significatifs. Lorsque ce module est éteint, l'affichage est figé. Il recommence à s'actualiser après réactivation.

Envoi de données au terminal

Il est également possible de visualiser les valeurs de la température enregistrées dans la mémoire EEPROM (valeurs enregistrées toutes les secondes depuis l'allumage du microcontrôleur) en appuyant le bouton 3 (SW3). Ces valeurs sont envoyées avec l'UART vers un terminal et peut être visualisé en utilisant un logiciel comme PuTTy ou RealTerm. Les paramètres sont :

Speed (Baud)	9600
Data Bits	8
Stop Bits	1
Parity	None



Flow control	None
Local Echo (Terminal)	Forced ON

III. Description technique

a. Périphériques utilisés,

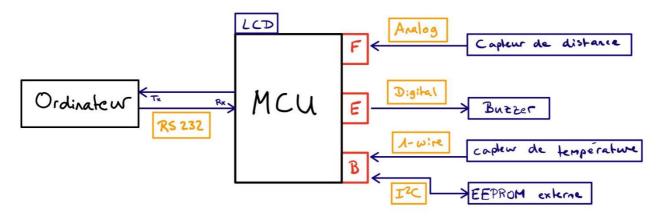


Figure 2: Schéma externe de notre application

Capteur de Température

Nous utilisons tout d'abord le capteur de température fourni, qui utilise le protocole 1-wire. La valeur obtenue par celui-ci est ensuite utilisée par deux autres modules : la mémoire externe EEPROM, ainsi que l'affichage LCD.

L'information est tout d'abord obtenue à l'aide du 1-wire , puis convertie en une donnée que l'on peut ensuite interpréter. La valeur est définie sur 12 bits et cette conversion dure 750 ms. Les valeurs (LSB et MSB) sont copiées des registres **a** en mémoire SRAM interne aux adresses \$104 et \$106 sous les labels *temperature0* et *temperature1* pour être réutilisés plus tard, pour l'affichage par exemple. La valeur de la température en binaire est ensuite séparés en deux chiffres : chiffres des dizaines stockée en mémoire données à l'adresse \$114 sous le label *memory_data_1* et le chiffre des unités à l'adresse \$116 sous le label *memory_data_2*. Pour séparer en deux chiffres on procède de la façon suivante : On cherche d'abord le chiffre des dizaines en comparant la valeur avec 10 puis 20 puis 30 et ainsi de suite... Ensuite, on multiplie la valeur des dizaines par dix et on la soustrait pour obtenir le chiffre des unités. L'affichage sur le LCD se fait un peu plus tard, on conserve 2 chiffres après la virgule pour le LCD grâce à un stockage temporaire en SRAM aux adresses *temperature0* et *temperature1* (comme mentionné ci-dessus).



Buzzer

Le buzzer fonctionne à l'aide du timer/compteur 2 (TCR2). Nous utilisons ce timer, ainsi que le registre OCR2, afin de générer un signal carré à une fréquence audible, proportionnelle à la distance obtenue. Le timer est utilisé en mode *output compare*, ainsi nous pouvons régler la fréquence en changeant la valeur dans OCR2. Le prescaler est réglé de sorte à avoir une fréquence audible. La valeur de la distance en [cm] est mise dans OCR2 donc la période d'interruption est proportionnelle à la distance. A chaque interruption, on inverse la tension sur le Buzzer (0 ou 5V). Ainsi, plus on est proche, plus le signal est aigu.

Capteur de distance

Nous utilisons le capteur de distance Sharp GP2Y0A21, qui est un capteur analogique. Nous avons donc dû convertir la valeur enregistrée, qui correspond à des volts, à une distance en centimètre. Nous avons donc créé un court programme python qui va (par interpolation de la courbe donnée dans la Datasheet) créer un graphique reliant ces deux valeurs. À partir de ce graphique nous pouvons extraire une liste de points

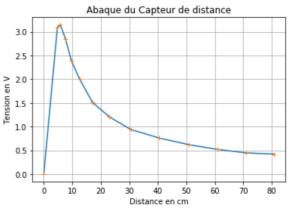


Figure 3: Graphique en sortie de interpolation.py

que nous pouvons mettre dans une look-up table dans notre code principal. Ceci nous permet d'avoir une valeur de tension pour chaque centimètre dans la plage admissible du capteur. Ce programme est fourni en annexe.

Nous avons placé le capteur de distance sur le port F, celui-ci étant connecté à un multiplexer le reliant au CAN qui va convertir la tension obtenue par le capteur en valeur numérique que l'on peut ensuite interpréter à l'aide de la look-up table.

La look-up table a la forme suivante :

```
130, 80, 131, 79, ..., 645, 12, 686, 11, 728, 10, 1024, 0
```

Avec en noir la valeur de la tension entre 0 et 3.3V échelonnée de 0 à 1024 et en bleu la distance en [cm] associée. Le programme parcourt la table et compare la valeur reçue du CAN aux valeurs en noir. Il continue tant que la valeur du CAN est plus grande que la valeur en noir. Une fois arrivé, il ne reste plus qu'à afficher la valeur en bleu suivante qui est la distance correspondante.

Affichage LCD

L'affichage sur le LCD s'effectue dans la sous-routine « distance ». On check tout d'abord si le module de distance est allumé grace à la valeur stockée en mémoire données à l'adresse \$100 sous



le label *capt_dist_enable*. Si non, on passe à l'affichage directement en affichant les valeurs obtenues par le capteur de température. Nous affichons les 2 bytes de *temperature0* et *temperature1* stockée en SRAM, dans lesquels est stocké la valeur à 4 chiffres significatifs de la température. Si le capteur de distance est *enabled*, on passe à la sous-routine « dist », qui va convertir la valeur obtenue par l'ADC du port F en [cm] en parcourant la look-up table. La valeur en [cm] de la distance et la valeur de la temperature en [°C] sont affichées grâce aux macros disponibles dans la librairie printf.asm.

Mémoire externe (EEPROM)

Chaque seconde, la valeur de la température est enregistrée, à 2 chiffres significatifs près, dans la mémoire externe EEPROM. Comme expliqué ci-dessus, la valeur entière de la température courante est stockée aux adresses *memory_data_1* et *memory_data_2* par la sous-routine « temp ». Ainsi, quand la sous routine « write_memory_i2c_with_data » est appelée elle récupère ces valeurs pour les stocker en mémoire EEPROM externe par liaison I2C.

On initialise la communication pas I2C puis on écrit l'adresse à laquelle on veut écrire en mémoire EEPROM (grâce à « i2c_write »). Cette adresse est stockée MSB à l'adresse \$110 sous le label memory_adress_MSB et LSB à l'adresse \$112 sous le label memory_adress_LSB. Ensuite, on récupère la valeur dans memory_data_1 et on l'écrit. Nous appliquons la même procédure pour la valeur dans memory_data_2. Après ceci, on écrit deux fois le caractère " ~ " que l'on a choisi arbitrairement comme caractère end of file puis on cesse la communication I2C. L'adresse d'écriture, soit la valeur dans memory_adress_MSB et memory_adress_LSB, est ensuite incrémenté deux fois pour que la prochaine écriture vienne remplacer les caractères " ~ " qu'elle réécrira plus loin.

Lorsque le bouton SW3 est appuyé, la sous-routine « write_terminal » est appelée. Celle-ci extrait d'abord la première valeur contenue dans l'EEPROM à l'aide de la sous-routine « i2c_read », puis l'envoie par le protocole RS232 sur le terminal. L'adresse de lecture dans la mémoire EEPROM est auto post-incrémenté. On répète ce protocole jusqu'à ce que l'on atteigne le caractère " ~ " après quoi on cesse la communication.

Durant l'écriture en mémoire EEPROM, les interruptions sont désactivées pour éviter d'appeler l'interruption écriture alors que le programme est en train d'écrire la mémoire et n'a pas encore réécrit les caractère *end_of_file*.

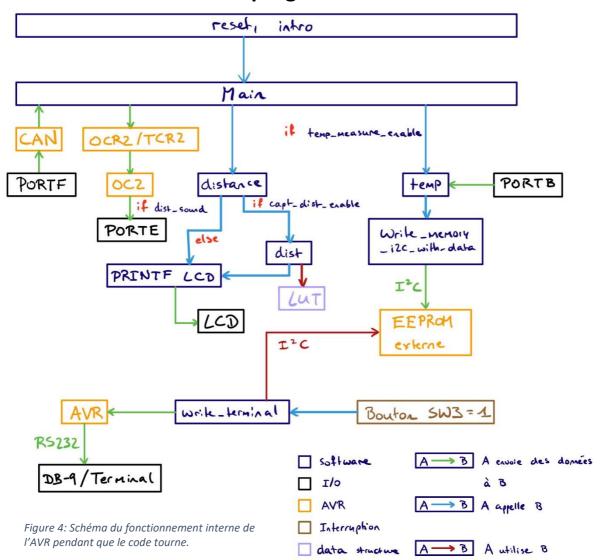


b. Interruptions

Les interruptions dans notre programme se font sur les flancs descendants. Nous utilisons les boutons 0 à 3, donc INTO-INT3, qui sont asynchrone. Les interruptions sont possibles à n'importe quel moment pendant l'utilisation du microcontrôleur, sauf lorsque le programme est en train d'écrire la valeur de la température dans l'EEPROM.

Les boutons 0, 1, et 2 fonctionnent de manière analogue. Le bouton 0 peut enable ou disable le buzzer, le bouton 1 le l'affichage et la conversion de la distance, le bouton 2 la mesure de la température. Ceci se fait à l'aide de booléens : dist_sound, capt_dist_enable, et temp_measure_enable pour les boutons 0, 1 et 2 respectivement. Ces booléens sont stockés en mémoire donnée.

IV. Fonctionnement du programme





Fonctionnement du code

Lorsqu'on allume l'AVR, le programme appelle par défaut la fonction « reset », qui set les paramètres de fonctionnement du microcontrôleur. Reset appelle « intro », qui va preset la valeur des différentes variables utilisées, et autorise notamment les interruptions. Ensuite nous passons dans « main ».

Main commence par obtenir les valeurs de mesure du capteur de distance à travers l'ADC (CAN), et les enregistre dans des registres de passage a0 et a1. Il envoie ensuite une valeur à OCR2 qui va set la fréquence du buzzer (valeur preset, initialement le port E est désactivé). Nous passons ensuite à la sous-routine distance, dont le fonctionnement est détaillé dans la section de l'affichage LCD, qui va afficher la température et, si le module est activé, convertir la valeur analogique dans les registres a0 et a1 en distance en [cm] à l'aide d'une LUT. On set par ailleurs la valeur qui va être envoyée à OCR2 à ce stade (après conversion). Ensuite, si le module est activé, « main » va appeler « temp », qui va en utilisant le protocole 1-wire obtenir et convertir la valeur de température. Cette température est ensuite stockée en mémoire externe EEPROM en utilisant le protocole i2c dans « write_memory_i2c_with_data ». Nous revenons ensuite à « main » qui « loop » à nouveau. Si le bouton SW3 est appuyé, « write_terminal » est appelé, qui va extraire les valeurs stockées dans l'EEPROM externe à l'aide du protocole i2c, puis envoyer ces données au terminal en utilisant le protocole RS232 (l'UART).



V. Annexes

Les annexes sont des PDFs concaténés avec l'ordre suivant :

a. Code source

- 1. Main.asm
- 2. definitions.asm
- 3. i2cx.asm
- 4. lcd.asm
- 5. printf.asm
- 6. wire1.asm
- 7. macros.asm

b. Autre

1. Interpolation.py

```
; Projet_Microcontroleurs_v1.asm
.include "macros.asm"
.include "definitions.asm"
_____
.equ EEPROM = 0b10100000
.equ R = 1
.equ
           = 9600
    baud
.equ capt_dist_enable = $100 ;Booléen
.equ dist_sound = $102 ;Booléen
.equ temperature0 = $104 ;LSB temperature
.equ temperature1 = $106 ;MSB temperature
.equ temp_measure_enable = $108 ;Booléen
.equ memory_adress_MSB = $110 ;Adresse MSB pour I2C
.equ memory_adress_LSB = $112 ;Adresse LSB pour I2C
.equ memory_data_1 = $114 ;Unités
.equ memory_data_2 = $116 ;Dizaines
.equ frequence_buzzer = $118 ;Pas vraiement une fréquence mais valeur qui va
dans OCR2 et règle la fréquence du buzzer
_____
.org $00
     rjmp reset
.org $02
     rjmp button0
;-----
.org $04
     rjmp button1
;-----
.org $06
     rjmp button2
;-----
.org $08
     rjmp button3
;-----
.org OC2addr
     rjmp oc2
;-----
.org $30
;======== interupt routines;
button0:
      in _sreg, SREG
     lds w, dist_sound
      com w
      sts dist_sound, w
     out SREG, _sreg
     reti
button1:
      in _sreg, SREG
```

```
lds w, capt_dist_enable
       com w
       sts capt_dist_enable, w
       out SREG, _sreg
       reti
;-----
button2:
       in _sreg, SREG
       lds w,temp_measure_enable
       sts temp_measure_enable, w
       out SREG, _sreg
       reti
;-----
button3:
       in _sreg, SREG
       rcall write terminal
       WAIT_MS 30
       out SREG, _sreg
       reti
; ======= timer routine
_____
0C2:
       in _sreg, SREG
       mov _u, u
       mov _w, r0
       lds r0, dist sound
       sbrc r0, 0
       INVP PORTE, SPEAKER
       mov r0, _w
       mov u, _u
       out SREG, _sreg
       reti
; ========= reset
_____
reset:
       LDSP RAMEND ;Load stack pointer
       OUTI DDRC, $ff ;Leds output
       OUTI ADCSR, (1<<ADEN) + 6
                               ;Authorise CAN
       OUTI ADMUX, CAPT_DIST ; Multiplexeur du CAN sur le capteur de distance
       OUTI TCCR2, 0b00001100 ; Timer 2 output compare settings
       OUTI EIMSK, 0b00001111 ;Authorise les interupt sur les buttons 0 , 1 ,
2 et 3
       ldi r20, 0b10101010; Les interruptions sur les buttons 0 , 1 , 2 et 3
se font sur les flancs descendants
       sts EICRA, r20 ;Les interruptions sur les buttons 0 , 1 , 2 et 3 se
font sur les flancs descendants
       OUTI TIMSK, (1<<OCIE2) ; Authorise timer output compare
       OUTI
              DDRE,0b00000010 + (1<<SPEAKER) ; Make Tx (PE1) and SPEAKER an
output
       sbi
              PORTE, PE1; Communication i2c
       in r16, SFIOR ;Communication i2c
                            ;Communication i2c
       ori r16, (1<<PUD)
       out SFIOR, r16 ;Communication i2c
```

```
rcall wire1_init
       rcall i2c_init
       rcall LCD init
       rjmp intro
; ========= data
_____
lut: ;Look-up-table pour le capteur de distance (précision de 1cm)
       .dw 0, 1000, 130, 80, 131, 79, 132, 78, 133, 77, 134, 76, 134, 75, 135,
74, 136, 73, 137, 72, 138, 71, 140, 70, 142, 69, 145, 68, 147, 67, 149, 66, 151,
65, 154, 64, 156, 63, 158, 62, 160, 61, 163, 60, 167, 59, 170, 58, 173, 57, 176,
56, 179, 55, 182, 54, 185, 53, 188, 52, 191, 51, 195, 50, 199, 49, 204, 48, 208,
47, 212, 46, 216, 45, 220, 44, 224, 43, 229, 42, 233, 41, 238, 40, 243, 39, 249,
38, 255, 37, 260, 36, 266, 35, 272, 34, 277, 33, 283, 32, 288, 31, 297, 30, 308,
29, 319, 28, 330, 27, 341, 26, 352, 25, 363, 24, 374, 23, 390, 22, 406, 21, 422,
20, 438, 19, 454, 18, 472, 17, 506, 16, 540, 15, 573, 14, 607, 13, 645, 12, 686,
11, 728, 10,800,0,1024 ;toutes les datas un nombre PAIRE
:======== include
_____
.include "printf.asm"
.include "wire1.asm"
.include "i2cx.asm"
.include "lcd.asm"
:========= intro
_____
intro:
       clr w ;preset
       sts capt dist enable, w ;preset
       sts dist_sound,w ;preset
       sts memory_adress_MSB, w ;preset
       sts memory_adress_LSB, w ;preset
       sts temp_measure_enable, w ;preset
       ldi b0, 20 ;preset
       out OCR2, b0 ;preset
       sts frequence_buzzer, b0 ; preset
       ldi _w, 18 ;preset
       sts temperature0, _w ;preset
       sts temperature1, _w ;preset
             ;Authorise les interruptions
       rjmp main
;========= main
_____
main:
       WAIT_MS 10 ;Fluidifie l'affichage LCD
       sbi ADCSR, ADSC ; Initie la conversion du CAN
       WP1 ADCSR, ADSC ; Attends que la conversion démare
       in a0, ADCL ;Recupère le resultat du CAN
       in a1, ADCH ;Recupère le resultat du CAN
       lds b0, frequence_buzzer ;Son proportionnel à la distance
       out OCR2, b0 ;Son proportionnel à la distance
       ldi _w, 0b1000000 ;trick pour mesure de distance sans buggs
       mov e0, _w ;trick pour mesure de distance sans buggs
```

```
JRO e0,7, distance ; trick pour mesure de distance sans buggs
      distance_fini: ;trick pour mesure de distance sans buggs
      lds r20, temp measure enable ; mesure de temprature ou pas
       cpi r20, 0 ;mesure de temperature ou pas
       breq suite ; mesure de temperature ou pas
      nop ; evite les buggs
       rjmp main
suite:
       rcall temp ; mesure de temperature ou pas
      temp fini: ;mesure de temperature ou pas
      rjmp main
;======== sous routines
_____
:----- DISTANCE + affichage
_____
distance:
      mov _u, r0
       lds r0, capt_dist_enable
       sbrs r0, 0
       rjmp dist
       lds a0, temperature0
       lds a1, temperature1
      rcall lcd_clear ;_____ Affichage de la temperature seule
      PRINTF LCD
             "Temp=",FFRAC2,a,4,$22," C",CR,0
       .db
       ldi b0, 255
       rjmp distance fini
      ;_____ Calcul de la distance _____
ldi zl, low(2*lut)-3
dist:
       ldi zh, high(2*lut)
       push zl
      push zh
repeat: ;_____ Parcours la lut (look-up-table) tant que la valeur de la
tensionn est inférieure à la valeur du capteur ___
;do{
       pop zh
       pop zl
       ldi _w, 3
      ADDZ _w
      1pm
      mov c0, r0
       adiw zl, 1
       1pm
      mov c1, r0
       push zl
       push zh
      CP2 a1,a0,c1,c0
       brsh repeat ; }while(mesure <= valeur lut)</pre>
       pop zh ; ; _____ Récupère la distance correspondant à la
tension de la lut _____
       pop zl
      ldi a2, 3
```

```
ldi a3, 0
       SUB2 zh,zl,a3,a2
       mov c0, r0
       adiw zl, 1
       1pm
       mov c1, r0
       lds a1, temperature1
       lds a0, temperature0; _____ Affichage temperature +
distance
       rcall lcd clear
       PRINTF LCD
              "Temp=",FFRAC2,a,4,$22," C",CR,0; affichage 4 C.S.
       rcall LCD lf
       PRINTF LCD
       .db "Dist=",FDEC2,c," cm",CR,0 ;affichage
       mov b0, c0
       sts frequence_buzzer, b0
       rjmp distance_fini
;----- TEMPERATURE ---- "temp"
_____
temp: ;______ Utilisation protocole 1-wire
       OUTI PORTC, 0xff
       rcall
              wire1_reset
                                         ; send a reset pulse
                   wire1 write, skipROM ; skip ROM identification
      CA
                     wire1_write, convertT ; initiate temp conversion
       CA
      WAIT MS 750
                                             ; wait 750 msec
       rcall wire1_reset
                                           ; send a reset pulse
                     wire1_write, skipROM
       CA
       CA
                     wire1_write, readScratchpad
                                          ; read temperature LSB
       rcall wire1_read
       mov
                     c0,a0
                                          ; read temperature MSB
       rcall
              wire1_read
       mov
                     a1,a0
       mov
                     a0,c0
       sts temperature0, a0
       sts temperature1, a1
             ______ temperature dans a1, a0 va etre transformée en stockage
en EEPROM et en memoire données
      DIV2 a0
      DIV8 a0
      MUL8 a1
      MUL2 a1
       or a0, a1 ; On a ici dans a0 l'entier de la temperature
       ;______ Séparation des deux chiffres decimaux pour stockage en
EEPROM puis affichage Terminal ___
      mov a2, a0 ;_____ Cherche le chiffre des dizaines _____
       ldi a1, 0
       cpi a0, 10
       brmi dizaines
       ldi a1, 1
       cpi a0, 20
```

```
brmi dizaines
       ldi a1, 2
       cpi a0, 30
       brmi dizaines
       ldi a1, 3
       cpi a0, 40
       brmi dizaines
       ldi a1, 4
dizaines: ;_____
                   Ecrit le chiffre des dizaines en mémoire
données
       WAIT US 10
       ldi a3, $30
       add a1, a3
       WAIT_US 10
       sts memory_data_2, a1
unites: ;_____ Cherche le chiffre des unités _____
       WAIT US 10
       mov a0, a2
       WAIT_US 10
       lds a2, memory_data_2
       subi a2, $30
       mov a3, a2
       MUL8 a2
       add a2, a3
       add a2, a3
       sub a0, a2
       ldi a3, $30
       add a0, a3
       sts memory_data_1, a0 ;_____ Ecrit le chiffre des unités en
memoire donnés ____
       rcall write_memory_i2c_with_data ;_____ Stockage en EEPROM
      write_memory_fini:
       rjmp temp_fini
:----- WRITE TERMINAL
-----
write_terminal:
       WAIT MS 100
       CA i2c_start, EEPROM ;_____ Selectionne l'adresse de lecture au
debut de la memoire _____
       CA i2c write, $00
       CA i2c write, $00
       CA i2c_rep_start, EEPROM+R
loop_:
       WAIT_MS 100 ;_____ Ecrit sur le terminal jusqu'a la
detection du caractère end of file ___
;while(caractère /= ~){
       rcall i2c read
       cpi a0, $7e ;caractère ~ indique un end of file
       breq fini
       rcall putc
       rcall i2c_ack
```

```
rcall i2c_read
       rcall putc
       rcall i2c ack
       ldi a0, $2C ; virgule pour séparer les chiffres sur le terminal
       rcall putc ; virgule
       rjmp loop_ ;} fin du while
fini:
       rcall i2c ack
       ldi a0, $20 ;espace pour séparer les séries de donné sur le terminal
       rcall putc
       rcall i2c_read
       rcall i2c_no_ack
       rcall i2c_stop
;----- WRITE_I2C_MEMORY_WITH_DATA
-----
write_memory_i2c_with_data:
       WAIT MS 10
       CA i2c start, EEPROM
       lds a0, memory_adress_MSB ;______ Selectionne l'adresse d'ecriture
       rcall i2c write
       lds a0, memory_adress_LSB
       rcall i2c_write
            ;Desactive temporairement les interruption tant que les end of
file ne sont pas réécrits
       lds a0, memory_data_2 ; _____ Ecrit à l'adresse sélectionnée
       rcall i2c_write
       lds a0, memory_data_1
       rcall i2c write
       rcall i2c_stop
       WAIT MS 10
       lds r0, memory_adress_LSB ;_____ Incrémente l'adresse d'ecriture
       lds r1, memory_adress_MSB
       INC2 r1,r0
       INC2 r1, r0
       sts memory_adress_LSB, r0
       sts memory_adress_MSB, r1
       WAIT MS 10
       CA i2c_start, EEPROM ; _____ Ecrit ~~ deux fois le
caractère de end of file
       lds a0, memory_adress_MSB
       rcall i2c_write
       lds a0, memory_adress_LSB
       rcall i2c write
       ldi a0, $7e
       rcall i2c_write
       ldi a0, $7e
```

```
rcall i2c_write
       sei ;Réactive les interruptions maintenant que les end of file ont été
réecrits
       rcall i2c stop
       rjmp write memory fini
;=================== UART sous routines ~= Librairie uart1.asm
wait_bit:
       WAIT_C (clock/baud)-18; subtract overhead
       ret
wait_1bit5:
       WAIT_C (3*clock/2/baud)-18
       ret
               PORTE, PE1
       cbi
                             ; set start bit to 0
putc:
       rcall
              wait_bit
                              ; wait 1-bit period (start bit)
       sec
                              ; set carry
                              ; shift LSB into carry
loop:
       ror
              a0
       C2P
              PORTE, PE1
                             ; carry to port
       rcall
              wait_bit
                             ; wait 1-bit period (data bit)
       clc
                             ; clear carry
       tst
                             ; test c for zero
               a0
                             ; loop back if not zero
       brne
               loop
                             ; set stop bit to 1
               PORTE, PE1
       sbi
                             ; wait 1-bit period (stop bit)
       rcall
              wait_bit
       ret
                             ; wait if pin Rx=1
       WP1
               PINE, PE0
getc:
       rcall
               wait 1bit5
                             ; wait 1.5-bit period (start bit)
       ldi
               a0,0x80
                              ; preload c
```

```
target ATmega128L-4MHz-STK300
; file: definitions.asm
; purpose library, definition of addresses and constants
; 20171114 A.S.
; === definitions ===
.nolist
                         ; do not include in listing
                = 4000000
.set
        clock
.def
        char
                = r0
                         ; character (ASCII)
.def
                         ; saves the status during interrupts
        sreg
                = r1
.def
                = r2
                         ; saves working reg u during interrupt
        _u
.def
                = r3
                         ; scratch register (macros, routines)
.def
        e0
                = r4
                         ; temporary reg for PRINTF
.def
                = r5
        e1
                = 8
.equ
        С
.def
        с0
                = r8
                         ; 8-byte register c
.def
                = r9
        c1
.def
                = r10
        c2
.def
                = r11
        с3
        d
                = 12
                         ; 4-byte register d (overlapping with c)
.equ
.def
        d0
                = r12
.def
        d1
                = r13
.def
        d2
                = r14
.def
                = r15
        d3
.def
                = r16
                         ; working register for macros
.def
                = r17
                         ; working register for interrupts
        _w
                = 18
.equ
        a
.def
                = r18
                         ; 4-byte register a
        a0
.def
                = r19
        a1
.def
        a2
                = r20
.def
        а3
                 = r21
                = 22
.equ
        b
.def
                = r22
        b0
                         ; 4-byte register b
.def
                = r23
        b1
.def
                = r24
        b2
                = r25
.def
        b3
        рх
                = 26
                         ; pointer x
.equ
                         ; pointer y
                = 28
.equ
        ру
                = 30
.equ
        pz
                         ; pointer z
; === ASCII codes
        BEL
                =0x07
                         ; bell
.equ
                         ; horizontal tab
.equ
        HT
                =0x09
                         ; tab
        TAB
                =0x09
.equ
                         ; line feed
        LF
                =0x0a
.equ
.equ
        VT
                =0x0b
                         ; vertical tab
.equ
        FF
                =0x0c
                         ; form feed
```

```
.equ
       CR
               =0x0d ; carriage return
       SPACE
.equ
               =0x20
                       ; space code
                =0x7f
                       ; delete
.equ
       DEL
.equ
        BS
                =0x08
                        ; back space
; === STK-300 ===
               = PORTC; LEDs on STK-300
.equ
        LED
.equ
        BUTTON = PIND ; buttons on the STK-300
; === module M2 (encoder/speaker/IR remote) ===
.equ
        SPEAKER = 2
                        ; piezo speaker
.equ
        ENCOD A = 4
                        ; angular encoder A
        ENCOD B = 5
                       ; angular encoder B
.equ
                        ; angular encoder button
.equ
        ENCOD I = 6
              = 7
                        ; IR module for PCM remote control system
.equ
        ΙR
; === module M2 (encoder/speaker/IR remote) ===
.equ
       CAPT_DIST
                        = 3
                               ; capteur de distance
; === module M5 (I2C/1Wire) ===
                      ; I2C serial clock
                = 0
.equ
       SCL
.equ
       SDA
                = 1
                        ; I2C serial data
.equ
       DQ
                = 5
                        ; Dallas 1Wire
                                ; master transmitter status codes, Table 88
                                ; start
.equ
       I2CMT_START = 0x08
       I2CMT REPSTART = 0 \times 10
                                ; repeated start
.eau
                                ; slave ack
       I2CMT_SLA_ACK= 0x18
.eau
        I2CMT SLA NOACK = 0x20 ; slave no ack
.equ
        I2CMT_DATA_ACK = 0x28
                                ; data write, ack
.equ
.equ
        I2CMT DATA NOACK = 0x30 ; data write, no ack
                                ; master receiver status codes, Table 89
                               ; slave address ack
.eau
       I2CMR SLA ACK
                        = 0x40
       I2CMR SLA NACK = 0x48 ; slave address no ack
.equ
                                ; master data ack
.equ
        I2CMR DATA ACK = 0x50
        I2CMR DATA NACK= 0x58
                                ; master data no ack
.equ
; === module M4 (Keyboard/Sharp/Servo) ===
       KB CLK = 0
                       ; PC-AT keyboard clock line
.equ
       KB_DAT = 1
                        ; PC-AT keyboard data line
.equ
       GP2 CLK = 2
                        ; Sharp GP2D02 distance measuring sensor
.equ
       GP2 DAT = 3
                       ; Sharp GP2D02 distance measuring sensor
.equ
       GP2 AVAL = 3; Shart GP2Y0A21 distance measuring sensor
.equ
.equ
       SERVO1 = 4
                       ; Futaba position servo
; === module M3 (potentiometer/BNC) ===
                        ; potentiometer
        POT
                = 0
.equ
                = 2
.equ
        BNC1
                        ; BNC input
.equ
        BNC2
               = 4
                        ; BNC input
.list
```

```
; file i2cx.asm
                   target ATmega128L-4MHz-STK300
; purpose extended I2C (400 k bit/s), software emulation
; === definitions ===
        SDA_port= PORTB
.equ
.equ
        SDA_pin = SDA
        SCL_port= PORTB
.equ
        SCL_pin = SCL
.equ
/*.equ SDA_port= PORTD
.equ
        SDA pin = 1
        SCL port= PORTD
.equ
        SCL_pin = 0*/
.equ
; === macros ===
; these macros control DDRx to simulate an open collector
; with external pull-up resistors
.macro SCL0
                SCL_port-1,SCL_pin
                                        ; pull SCL low (output, port=0)
        sbi
        .endmacro
.macro
       SCL1
                                         ; release SCL (input, hi Z)
                SCL port-1,SCL pin
        cbi
        .endmacro
       SDA0
.macro
        sbi
                SDA_port-1,SDA_pin
                                         ; pull SDA low (output, port=0)
        .endmacro
.macro
       SDA1
                                         ; release SDA (input, hi Z)
        cbi
                SDA_port-1,SDA_pin
        .endmacro
.macro
       I2C BIT OUT
                       ;bit
        sbi
                SCL_port-1,SCL_pin
                                         ; pull SCL low (output, port=0)
        in
                w,SDA_port-1
                                         ; sample the SDA line
                                                 ; store a0(bit) to T
        bst
                a0,@0
        bld
                w,SDA_pin
                                                 ; load w(SDA) with T
                                         ; transfer bit_x to SDA
        out
                SDA_port-1,w
        cbi
                SCL_port-1,SCL_pin
                                        ; release SCL (input, hi Z)
        rjmp
                PC+1
                                         ; wait 2 cyles
        .endmacro
.macro I2C_BIT_IN
                        ;bit
        sbi
                SCL_port-1,SCL_pin
                                        ; DDRx=output
                                                         SCL=0
                                         ; release SDA (input, hi Z)
        cbi
                SDA_port-1,SDA_pin
        cbi
                SCL_port-1,SCL_pin
                                        ; DDRx=input
                                                         SCL=1
                                                 ; wait 1 cycle
        nop
                                         ; PINx=PORTx-2
        in
                w,SDA_port-2
                                                 ; store bit read in T
        bst
                w,SDA_pin
        bld
                a0,@0
                                                 ; load a0(bit) from T
        .endmacro
; === routines ===
i2c init:
                           SDA_pin
                SDA_port,
                                        ; PORTx=0 (for pull-down)
        cbi
                                         ; PORTx=0 (for pull-down)
        cbi
                SCL_port, SCL_pin
```

```
SDA1
                                                  ; release SDA
        SCL1
                                                  ; release SCL
        ret
i2c_rep_start:
        a0 (byte to transmit)
; in:
        SCL0
        SDA1
        SCL1
i2c_start:
; in:
        a0 (byte to transmit)
        SDA0
i2c_write:
        com
                a0
                                                           ; invert a0
        I2C_BIT_OUT 7
        I2C_BIT_OUT 6
        I2C_BIT_OUT 5
        I2C_BIT_OUT 4
        I2C_BIT_OUT 3
        I2C_BIT_OUT 2
        I2C_BIT_OUT 1
        I2C_BIT_OUT 0
        com
                a0
                                                           ; restore a0
i2c_ack_in:
        SCL0
        SDA1
                                                  ; release SDA
        SCL1
        in
                w,SDA_port-2
                                         ; PINx=PORTx-2
                                                  ; store ACK into T
        bst
                w,SDA_pin
        ret
i2c_read:
; out: a0 (byte read)
        I2C_BIT_IN 7
        I2C_BIT_IN 6
        I2C_BIT_IN 5
        I2C_BIT_IN 4
        I2C BIT IN 3
        I2C_BIT_IN 2
        I2C_BIT_IN 1
        I2C_BIT_IN 0
        ret
i2c_ack:
        SCL<sub>0</sub>
        SDA0
        SCL1
        ret
i2c_no_ack:
        SCL0
        SDA1
        SCL1
        ret
```

i2c_stop:

SCL0 SDA0 SCL1 SDA1

; release again

ret

```
; file lcd.asm
                  target ATmega128L-4MHz-STK300
; purpose LCD HD44780U library
; ATmega 128 and Atmel Studio 7.0 compliant
; === definitions ===
        LCD IR = 0 \times 8000
                                 ; address LCD instruction reg
.equ
.equ
        LCD DR = 0xc000
                                ; address LCD data register
; === subroutines ===
LCD wr ir:
        w (byte to write to LCD IR)
; in
        lds
                                         ; read IR to check busy flag (bit7)
                u, LCD_IR
        JB1
                u,7,LCD_wr_ir
                                 ; Jump if Bit=1 (still busy)
                                 ; delay to increment DRAM addr counter
        rcall
                lcd_4us
        sts
                LCD_IR, w
                                         ; store w in IR
        ret
lcd_4us:
                lcd_2us
                                 ; recursive call
        rcall
lcd_2us:
                                                  ; rcall(3) + nop(1) + ret(4) = 8
        nop
cycles (2us)
        ret
LCD:
LCD_putc:
        JK
                a0,CR,LCD cr
                                 ; Jump if a0=CR
        JK
                a0,LF,LCD_lf
                                 ; Jump if a0=LF
LCD wr dr:
        a0 (byte to write to LCD DR)
; in
        lds
                w, LCD_IR
                                         ; read IR to check busy flag (bit7)
        JB1
                w,7,LCD_wr_dr
                                 ; Jump if Bit=1 (still busy)
                1cd 4us
                                 ; delay to increment DRAM addr counter
        rcall
        sts
                LCD_DR, a0
                                         ; store a0 in DR
        ret
LCD_clear:
                         JW
                                 LCD_wr_ir, 0b00000001
                                                                  ; clear display
                                                                  ; return home
LCD home:
                         JW
                                 LCD wr ir, 0b00000010
LCD_cursor_left:
                                 LCD_wr_ir, 0b00010000
                         JW
                                                          ; move cursor to left
                                                          ; move cursor to right
                         JW
                                 LCD_wr_ir, 0b00010100
LCD_cursor_right:
LCD_display_left:
                         JW
                                 LCD_wr_ir, 0b00011000
                                                          ; shifts display to left
LCD_display_right:
                         JW
                                 LCD_wr_ir, 0b00011100
                                                          ; shifts display to
right
LCD blink on:
                         JW
                                 LCD wr ir, 0b00001101
Display=1, Cursor=0, Blink=1
LCD_blink_off:
                                 LCD wr ir, 0b00001100
Display=1,Cursor=0,Blink=0
LCD_cursor_on:
                                 LCD_wr_ir, 0b00001110
                                                          ;
Display=1, Cursor=1, Blink=0
LCD cursor off:
                                 LCD wr ir, 0b00001100
Display=1,Cursor=0,Blink=0
LCD_init:
                                                          ; enable access to ext.
        in
                w, MCUCR
```

```
SRAM
                w, (1<<SRE)+(1<<SRW10)
        sbr
        out
                MCUCR, w
                LCD wr ir, 0b00000001
        \mathsf{CW}
                                         ; clear display
                LCD_wr_ir, 0b00000110
                                        ; entry mode set (Inc=1, Shift=0)
        CW
        \mathsf{CW}
                LCD_wr_ir, 0b00001100 ; Display=1,Cursor=0,Blink=0
        CW
                LCD_wr_ir, 0b00111000
                                       ; 8bits=1, 2lines=1, 5x8dots=0
        ret
LCD_pos:
; in
        a0 = position (0x00..0x0f first line, 0x40..0x4f second line)
        mov
                w,a0
                w,0b10000000
        ori
        rjmp
                LCD_wr_ir
LCD cr:
; moving the cursor to the beginning of the line (carriage return)
        lds
                w, LCD_IR
                                                  ; read IR to check busy flag
(bit7)
        JB1
                w,7,LCD_cr
                                                  ; Jump if Bit=1 (still busy)
        andi
                w,0b01000000
                                 ; keep bit6 (begin of line 1/2)
        ori
                w,0b10000000
                                         ; write address command
        rcall
                1cd 4us
                                         ; delay to increment DRAM addr counter
                LCD_IR,w
        sts
                                                  ; store in IR
        ret
LCD 1f:
; moving the cursor to the beginning of the line 2 (line feed)
                                                  ; safeguard a0
        push
        ldi
                a0,$40
                                                  ; load position $40 (begin of
line 2)
                LCD_pos
        rcall
                                         ; set cursor position
                                                          ; restore a0
        pop
                a0
        ret
puts:
        1pm
        tst r0
        breq puts_done
        mov a0, r0
        rcall lcd_putc
        adiw zl, 1
        rjmp puts
puts done: ret
```

```
; file printf.asm
                     target ATmega128L-4MHz-STK300
; purpose library, formatted output generation
; author (c) R.Holzer (adapted MICRO210/EE208 A.Schmid)
; v2019.02 20180821 AxS supports SRAM input from 0x0260
                                        through 0x02ff that should be reserved
; === description ===
; The program "printf" interprets and prints formatted strings.
; The special formatting characters regognized are:
 FDEC decimal number
; FHEX hexadecimal number
; FBIN binary number
; FFRAC fixed fraction number
; FCHAR single ASCII character
; FSTR zero-terminated ASCII string
; The special formatting characters are distinguished from normal
; ASCII characters by having their bit7 set to 1.
 Signification of bit fields:
; b
        bytes
                        1..4 b bytes
                        0(unsigned), 1(signed)
 S
        sign
                integer digits
; i
                                                5
; e
       base
                        2,,36
; dp
       dec. point
                        0..32
        i=integer digits, 0=all digits, 1..15 digits
                f=fraction digits, 0=no fraction, 1..15 digits
; Formatting characters must be followed by an SRAM address (0..ff)
; that determines the origin of variables that must be printed (if any)
; FBIN, sram
; FHEX, sram
; FDEC, sram
; FCHAR, sram
; FSTR, sram
 The address 'sram' is a 1-byte constant. It addresses
         0...1f registers r0...r31,
        20..3f i/o ports, (need to be addressed with an offset of $20)
        0x0260..0x02ff SRAM
; Variables can be located into register and I/Os, and can also
; be stored into data SRAM at locations 0x0200 through 0x02ff. Any
; sram address higher than 0x0060 is assumed to be at (0x0260+address)
; from automatic address detection in _printf_formatted: and subsequent
; assignment to xh; xl keeps its value. Consequently, variables that are
; to be stored into SRAM and further printed by fprint must reside at
; 0x0200 up to 0x02ff, and must be addressed using a label. Usage: see
; file string1.asm, for example.
; The FFRAC formatting character must be followed by
       ONE sram address and
```

```
TWO more formatting characters
; FFRAC, sram, dp, $if
; dp
       decimal point position, 0=right, 32=left
; $if
       format i.f, i=integer digits, f=fraction digits
; The special formatting characters use the following coding
; FDEC 11bb'iiis
                       i=0 all digits, i=1-7 digits
; FBIN 101i'iiis
                       i=0 8 digits, i=1-7 digits
 FHEX 1001'iiis
                       i=0 8 digits,
                                      i=1-7 digits
 FFRAC 1000'1bbs
; FCHAR 1000'0100
; FSTR 1000'0101
 FREP 1000'0110
 FFUNC 1000'0111
       1000'0010
       1000'0011
; FESC 1000'0000
; examples
; formatting string
                                      printing
 "a=",FDEC,a,0
                                      1-byte variable a, unsigned decimal
 "a=",FDEC2,a,0
                                      2-byte variable a (a1,a0), unsigend
 "a=",FDEC|FSIGN,a,0
                              1-byte variable 1, signed decimal
 "n=",FBIN,PIND+$20,0
                              i/o port, binary, notice offset of $20
; "f=",FFRAC4|FSIGN,a,16,$88,0 4-byte signed fixed-point fraction
                              dec.point at 16, 8 int.digits, 8 frac.digits
 "f=",FFRAC2,a,16,$18,0
                                      2-byte unsigned fixed-point fraction
                              dec.point at 16, 1 int.digits, 8 frac.digits
 "a=",FDEC|FDIG5|FSIGN,a,0
                              1-byte variable, 5-digit, decimal, signed
; "a=",FDEC|FDIG5,a,0
                              1-byte variable, 5-digit, decimal, unsigned
; === registers modified ===
; e0,e1 used to transmit address of putc routine
; zh,zl used as pointer to prog-memory
.equ
       FDEC
               = 0b11000000
                              ; 1-byte variable
                              ; 2-byte variable
.equ
       FDEC2
               = 0b11010000
                              ; 3-byte variable
       FDEC3
              = 0b11100000
.equ
.equ
       FDEC4
               = 0b11110000
                              ; 4-byte variable
.equ
       FBIN
               = 0b10100000
.equ
       FHEX
               = 0b10010100
                              ; 1-byte variable
                              ; 2-byte variable
              = 0b10011000
.equ
       FHEX2
.equ
       FHEX3 = 0b10011100
                              ; 3-byte variable
       FHEX4 = 0b10010000
                              ; 4-byte variable
.equ
       FFRAC
              = 0b10001000
                              ; 1-byte variable
.equ
                              ; 2-byte variable
       FFRAC2 = 0b10001010
.equ
       FFRAC3 = 0b10001100
.equ
                              ; 3-byte variable
       FFRAC4 = 0b10001110
.equ
                              ; 4-byte variable
```

```
= 0b10000100
       FCHAR
.equ
       FSTR
              = 0b10000101
.equ
       FSIGN
              = 0b00000001
.equ
       FDIG1
              = 1<<1
.equ
              = 2<<1
.equ
       FDIG2
       FDIG3
              = 3<<1
.equ
       FDIG4
.equ
              = 4<<1
       FDIG5
              = 5<<1
.equ
       FDIG6
              = 6<<1
.equ
       FDIG7
              = 7<<1
.equ
PRINTF
                             ; putc function (UART, LCD...)
.macro
                                    ; address of "putc" in e1:d0
       ldi
              w, low(@0)
              e0,w
       mov
       ldi
              w, high(@0)
       mov
              e1,w
       rcall
              _printf
       .endmacro
; mod
       у, Z
_printf:
       POPZ
                             ; z points to begin of "string"
       MUL2Z
                             ; multiply Z by two, (word ptr -> byte ptr)
       PUSHX
_printf_read:
                                    ; places prog_mem(Z) into r0 (=c)
       1pm
       adiw
              zl,1
                     ; increment pointer Z
                                    ; test for ZERO (=end of string)
       tst
              r0
                            ; char=0 indicates end of ascii string
       breq
              _printf_end
              _printf_formatted ; bit7=1 indicates formatting character
       brmi
       mov
              w,r0
                    ; display the character
       rcall
              _putw
       rjmp
              _printf_read
                            ; read next character in the string
_printf_end:
       adiw
              zl,1
                     ; point to the next character
       DIV2Z
                             ; divide by 2 (byte ptr -> word ptr)
       POPX
       ijmp
                             ; return to instruction after "string"
_printf_formatted:
; FDEC 11bb'iiis
; FBIN 101i'iiis
```

```
; FHEX 1001'iiis
; FFRAC 1000'1bbs
; FCHAR 1000'0100
; FSTR 1000'0101
                                ; store sign in T
        bst
                r0,0
                                ; store formatting character in w
       mov
               w,r0
        1pm
       mov
                x1,r0
                               ; load x-pointer with SRAM address
        cpi
                x1,0x60
        brlo rio_space
                        ; variable originates from SRAM memory
dataram space:
                                ;>addresses are limited to 0x0260 through 0x02ff
        ldi
                xh,0x02
        rjmp space_detect_end
                                ;>that enables automatic detection of the origin
                                ; variable originates from reg or I/O space
rio_space:
        clr
                                        ; clear high-byte, addresses are 0x0000
               хh
through 0x003f (0x005f)
space_detect_end:
        adiw
                       ; increment pointer Z
                zl,1
        JB1
               w,6,_putdec
;
                w,5,_putbin
        JB1
;
        JB1
               w,4,_puthex
;
        JB1
               w,3,_putfrac
        JK
               w, FCHAR, _putchar
        JK
               w,FSTR ,_putstr
        rjmp
               putnum
        rjmp
               _printf_read
; === putc (put character) ==============
 in
                character to put
;
       W
        e1,e0
                address of output routine (UART, LCD putc)
_putw:
        PUSH3
                a0,zh,zl
                a0,zh,zl, w,e1,e0
       MOV3
        icall
                                ; indirect call to "putc"
        POP3
                a0,zh,zl
        ret
; === putchar (put character) =============
               pointer to character to put
; in
       Χ
_putchar:
        ld
               W,X
                _putw
        rcall
        rjmp
               _printf_read
; === putstr (put string) ============
                pointer to ascii string
; in
       Χ
                address of output routine (UART, LCD putc)
        b3,b2
_putstr:
        ld
               W,X+
        tst
               W
                PC+2
        brne
```

```
rjmp
                _printf_read
        rcall
                _putw
                _putstr
        rjmp
; === putnum (dec/bin/hex/frac) =============
                pointer to SRAM variable to print
; in
                formatting character
        r0
_putnum:
        PUSH4
                a3,a2,a1,a0
                                ; safeguard a
                                ; safeguard b
        PUSH4
                b3,b2,b1,b0
                                ; load operand to print into a
        LDX4
                a3,a2,a1,a0
; FDEC 11bb'iiis
       101i'iiis
 FBIN
; FHEX 1001'iiis
; FRACT 1000'1bbs
        JB1
                w,6,_putdec
        JB1
                w,5,_putbin
        JB1
                w,4,_puthex
        JB1
                w,3, putfrac
; FDEC 11bb'iiis
_putdec:
        ldi
                b0,10
                                ; b0 = base (10)
        mov
                b1,w
        lsr
                b1
                b1,0b111
        andi
                                ; b1 = format 0iii'0000 (integer digits)
        swap
                b1
        ldi
                                ; b2 = dec. point position = 0 (right)
                b2,0
                b3,w
        mov
        swap
                b3
        andi
                b3,0b11
        inc
                                         ; b3 = number of bytes (1..4)
                getnum ; get number of digits (iii)
        rjmp
; FBIN 101i'iiis
                        addr
_putbin:
        ldi
                b0,2
                                ; b0 = base(2)
        ldi
                b3,4
                                ; b3 = number of bytes (4)
        rjmp
                _getdig ; get number of digits (iii)
; FHEX 1001'iiis
                        addr
_puthex:
                b0,16
        ldi
                                ; b0 = base (16)
        ldi
                b3,4
                                ; b3 = number of bytes (4)
        rjmp
                _getdig
_getdig:
        mov
                b1,w
        lsr
                b1
```

```
b1,0b111
        andi
        brne
                PC+2
        ldi
                b1,8
                                ; if b1=0 then 8-digits
                                 ; b1 = format 0iii'0000 (integer digits)
        swap
                b1
                b2, 0
                                 ; b2 = dec. point position = 0 (right)
        ldi
                _getnum
        rjmp
; FFRAC 1000'1bbs
                         addr
                                  00dd'dddd,
                                                  iiii'ffff
putfrac:
        ldi
                b0,10
                                 ; base=10
        1pm
        mov
                b2,r0
                                 ; load dec.point position
        adiw
                zl,1
                         ; increment char pointer
        1pm
        mov
                b1,r0
                                 ; load ii.ff format
        adiw
                zl,1
                         ; increment char pointer
        mov
                b3,w
                b3
        asr
        andi
                b3,0b11
                                         ; b3 = number of bytes (1..4)
        inc
                b3
                _getnum
        rjmp
_getnum:
; in
                4-byte variable
        a
        b3
                number of bytes (1..4)
;
                sign, 0=unsigned, 1=signed
        Τ
                b3,4,_printf_4b
        JK
        JK
                b3,3,_printf_3b
                b3,2,_printf_2b
        JK
_printf_1b:
                                 ; sign extension
        clr
                a1
        brtc
                PC+3
                        ; T=1 sign extension
                a0,7
        sbrc
                a1,0xff
        ldi
_printf_2b:
        clr
                a2
        brtc
                PC+3
                        ; T=1 sign extension
                a1,7
        sbrc
        ldi
                a2,0xff
_printf_3b:
        clr
                а3
        brtc
                PC+3
                         ; T=1 sign extension
        sbrc
                a2,7
        ldi
                a3,0xff
_printf_4b:
        rcall
                 ftoa
                                 ; float to ascii
        POP4
                b3,b2,b1,b0
                                 ; restore b
        POP4
                a3,a2,a1,a0
                                 ; restore a
```

```
rjmp _printf_read
```

```
; func ftoa
; converts a fixed-point fractional number to an ascii string
 author (c) Raphael Holzer
; in
        a3-a0
               variable to print
               base, 2 to 36, but usually decimal (10)
        b0
        b1
               number of digits to print ii.ff
;
                position of the decimal point (0=right, 32=left)
        b2
               sign (T=0 unsiged, T=1 signed)
       Τ
;
_ftoa:
        push
               d0
                               ; c = fraction part, a = integer part
        PUSH4
               c3, c2, c1, c0
       CLR4
               c3,c2,c1,c0
                               ; clear fraction part
       brtc
               _ftoa_plus
                              ; if T=0 then unsigned
        clt
                                               ; if MSb(a)=1 then a=-a
        tst
               a3
       brpl
               _ftoa_plus
                                               ; T=1 (minus)
       set
       tst
               b1
                               ; if b1=0 the print ALL digits
               PC+2
        breq
                               ; decrease int digits
        subi
               b1,0x10
       NEG4
               a3,a2,a1,a0
                               ; negate a
_ftoa_plus:
        tst
               b2
                                               ; b0=0 (only integer part)
        breq
               _ftoa_int
_ftoa_shift:
        ASR4
               a3,a2,a1,a0
                               ; a = integer part
        ROR4
               c3,c2,c1,c0
                               ; c = fraction part
       DJNZ
               b2,_ftoa_shift
_ftoa_int:
        push
               b1
                                       ; ii.ff (ii=int digits)
        swap
               b1
        andi
               b1,0x0f
               w,'.'
                                       ; push decimal point
        ldi
       push
_ftoa_int1:
                _div41
        rcall
                              ; int=int/10
                                       ; d=reminder
       mov
               w,d0
               _hex2asc
        rcall
                                       ; push rem(int/10)
        push
       TST4
               a3,a2,a1,a0
                              ; (int/10)=?
       breq
               _ftoa_space
                               ; (int/10)=0 then finished
        tst
               b1
                ftoa int1
                               ; if b1=0 then print ALL int-digits
        breq
       DJNZ
               b1,_ftoa_int1
        rjmp
               _ftoa_sign
_ftoa_space:
```

```
tst
                b1
                                                  ; if b1=0 then print ALL
int-digits
                 _ftoa_sign
        breq
        dec
                b1
        brea
                _ftoa_sign
                W,''
                                         ; write spaces
        ldi
        rcall
                _putw
                _ftoa_space
        rjmp
_ftoa_sign:
                PC+3
                                 ; if T=1 then write 'minus'
        brtc
                w,'-'
        ldi
        rcall
                _putw
_ftoa_int3:
        pop
                W
                w,'.'
        cpi
        breq
                PC+3
                _putw
        rcall
        rjmp
                _ftoa_int3
                b1
                                                  ; ii.ff (ff=frac digits)
        pop
        andi
                b1,0x0f
        tst
                b1
        breq
                _ftoa_end
_ftoa_point:
                _putw
        rcall
                                 ; write decimal point
        MOV4
                a3,a2,a1,a0, c3,c2,c1,c0
_ftoa_frac:
        rcall
                mul41
                                ; d.frac=10*frac
                w,d0
        mov
                _hex2asc
        rcall
        rcall
                _putw
        DJNZ
                b1,_ftoa_frac
_ftoa_end:
        POP4
                c3,c2,c1,c0
        pop
                d0
        ret
; === hexadecimal to ascii ===
; in
_hex2asc:
                w,10
        cpi
        brsh
                PC+3
                w,'0'
        addi
        ret
                w,('a'-10)
        addi
        ret
; === multiply 4byte*1byte ===
; funct mul41
; multiplies a3-a0 (4-byte) by b0 (1-byte)
; author (c) Raphael Holzer, EPFL
        a3..a0 multiplicand (argument to multiply)
; in
        b0
                multiplier
```

```
; out
        a3..a0 result
                result MSB (byte 4)
        d0
_mul41: clr
                                         ; clear byte4 of result
                d0
                                        ; load bit counter
        ldi
                w,32
        clc
                                        ; clear carry
m41:
        sbrc
                a0,0
                                ; skip addition if LSB=0
                                        ; add b to MSB of a
        add
                d0,b0
        ROR5
                d0,a3,a2,a1,a0 ; shift-right c, LSB (of b) into carry
                                ; Decrement and Jump if bit-count Not Zero
        DJNZ
                w, m41
        ret
; === divide 4byte/1byte ===
; func div41
        a0..a3 divident (argument to divide)
 in
        h0
                divider
        a0..a3 result
; out
                reminder
        d0
_div41: clr
                d0
                                         ; d will contain the remainder
        ldi
                w,32
                                        ; load bit counter
                d0,a3,a2,a1,a0 ; shift carry into result c
__d41:
        ROL5
        sub
                d0, b0
                                         ; subtract b from remainder
        brcc
                PC+2
        add
                d0, b0
                                         ; restore if remainder became negative
                                ; Decrement and Jump if bit-count Not Zero
        DJNZ
                w,__d41
                                ; last shift (carry into result c)
        ROL4
                a3,a2,a1,a0
        COM4
                a3,a2,a1,a0
                                ; complement result
        ret
```

```
target ATmega128L-4MHz-STK300
; file wire1.asm
; purpose Dallas 1-wire(R) interface library
; === definitions ===
.equ
        DQ port = PORTB
.equ
        DQ_pin = DQ
.equ
        DS18B20
                        = 0x28
                        = 0x33
.equ
        readROM
.equ
        matchROM
                        = 0x55
.equ
        skipROM
                        = 0xcc
.equ
        searchROM
                        = 0xf0
.equ
        alarmSearch
                       = 0xec
        writeScratchpad = 0x4e
.equ
        readScratchpad = 0xbe
.equ
        copyScratchpad = 0x48
.equ
        convertT
                        = 0x44
.equ
.equ
        recallE2
                        = 0xb8
        readPowerSupply = 0xb4
.equ
; === routines ===
.macro WIRE1
                ; t0,t1,t2
        sbi
                DQ_port-1,DQ_pin
                                     ; pull DQ low (DDR=1 output)
        ldi
                w,(@0+1)/2
        rcall
                wire1_wait
                                        ; wait low time (t0)
                DQ port-1,DQ pin
                                        ; release DQ (DDR=0 input)
        cbi
        ldi
                W_{\bullet}(@1+1)/2
        rcall
                wire1_wait
                                        ; wait high time (t1)
                w,DQ_port-2
                                                 ; sample line (PINx=PORTx-2)
        in
        bst
                w,DQ pin
                                                 ; store result in T
        ldi
                w_{1}(@2+1)/2
        rcall
                wire1_wait
                                        ; wait separation time (t2)
        ret
        .endmacro
wire1_wait:
                                                         ; loop time 2usec
        dec
                W
        nop
        nop
        nop
        nop
        nop
        brne
                wire1_wait
        ret
wire1_init:
        cbi
                DQ_port, DQ_pin
                                       ; PORT=0 low (for pull-down)
        cbi
                DQ_port-1,DQ_pin
                                        ; DDR=0 (input hi Z)
        ret
                        480,70,410
wire1_reset:
                WIRE1
```

```
wire1_write0:
                        56,4,1
                WIRE1
wire1_write1:
                WIRE1
                        1,59,1
wire1_read1:
                WIRE1
                        1,14,45
wire1_write:
        push
                a1
        ldi
                a1,8
                a0
        ror
                PC+3
                                                ; if C=1 then wire1, else wire0
        brcc
        rcall
                wire1_write1
        rjmp
                PC+2
        rcall
                wire1_write0
                                  ; dec and jump if not zero
       DJNZ
                a1,wire1_write+2
        pop
                a1
        ret
wire1_read:
        push
                a1
        ldi
                a1,8
        ror
                a0
        rcall
                wire1_read1
                                                ; returns result in T
        bld
                a0,7
                                                        ; move T to MSb
                                    ; dec and jump if not zero
       DJNZ
                a1,wire1_read+2
        pop
                a1
        ret
wire1_crc:
        ldi
                w,0b00011001
        ldi
                a2,8
crc1:
        ror
                a0
                PC+2
        brcc
       eor
                a1,w
        bst
                a1,0
        ror
                a1
        bld
                a1,7
       DJNZ
                a2,crc1
        ret
```

```
; file: macros.asm
                     target ATmega128L-4MHz-STK300
; purpose library, general-purpose macros
; author (c) R.Holzer (adapted MICRO210/EE208 A.Schmid)
; v2019.01 20180820 AxS
; ========
        pointers
; ========
; --- loading an immediate into a pointer XYZ,SP ---
.macro LDIX
                ; sram
        ldi
                x1, low(@0)
        ldi
                xh, high(@0)
        .endmacro
        LDIY
.macro
                ; sram
        ldi
                yl, low(@0)
        ldi
                yh, high (@0)
        .endmacro
        LDIZ
.macro
                ; sram
        ldi
                zl, low(@0)
        ldi
                zh, high (@0)
        .endmacro
.macro
        LDZD
                ; sram, reg
                                 ; sram+reg -> Z
        mov
                zl,@1
        clr
                zh
                zl, low(-@0)
        subi
                zh, high(-@0)
        sbci
        .endmacro
.macro
       LDSP
                ; sram
        ldi
                r16, low(@0)
        out
                spl,r16
        ldi
                r16, high(@0)
        out
                sph,r16
        .endmacro
; --- load/store SRAM addr into pointer XYZ ---
.macro
       LDSX
                ; sram
        lds
                x1,@0
        lds
                xh,@0+1
        .endmacro
.macro
        LDSY
                ; sram
                y1,@0
        lds
        lds
                yh,@0+1
        .endmacro
.macro LDSZ
                ; sram
        lds
                zl,@0
        lds
                zh,@0+1
        .endmacro
                ; sram
.macro
        STSX
        sts
                @0, x1
                @0+1,xh
        sts
        .endmacro
.macro STSY
                ; sram
```

```
@0, y1
        sts
        sts
                @0+1,yh
        .endmacro
        STSZ
.macro
                 ; sram
        sts
                 @0, zl
        sts
                @0+1,zh
        .endmacro
; --- push/pop pointer XYZ ---
        PUSHX
                                  ; push X
        push
                x1
        push
                xh
        .endmacro
.macro
        POPX
                                  ; pop X
                хh
        pop
                x1
        pop
        .endmacro
.macro
        PUSHY
                                  ; push Y
                y1
        push
        push
                yh
        .endmacro
.macro
        POPY
                                  ; pop Y
        pop
                yh
        pop
                y1
        .endmacro
        PUSHZ
                                  ; push Z
.macro
                 zl
        push
        push
                 zh
        .endmacro
        POPZ
.macro
                                  ; pop Z
        pop
                 zh
                 zl
        pop
        .endmacro
; --- multiply/divide Z ---
        MUL2Z
                                  ; multiply Z by 2
.macro
        lsl
                 zl
        rol
                 zh
        .endmacro
.macro
        DIV2Z
                                  ; divide Z by 2
        lsr
                 zh
        ror
                 zl
        .endmacro
; --- add register to pointer XYZ ---
.macro ADDX
                 ;reg
                                  ; x <- y+reg
        add
                x1,@0
        brcc
                 PC+2
        subi
                xh,-1
                                  ; add carry
        .endmacro
        ADDY
.macro
                 ;reg
                                  ; y <- y+reg
        add
                yl,@0
```

```
brcc
                PC+2
        subi
               yh,-1
                               ; add carry
        .endmacro
.macro
       ADDZ
                ;reg
                                ; z <- z+reg
        add
                z1,@0
        brcc
                PC+2
        subi
                zh,-1
                                ; add carry
        .endmacro
; ==========
       miscellaneous
 _____
; --- output/store (regular I/O space) immediate value ---
                                output immediate value to port
.macro OUTI
               ; port,k
        ldi
                w,@1
        out
                @0,w
        .endmacro
; --- output/store (extended I/O space) immediate value ---
.macro OUTEI
                ; port,k
                           output immediate value to port
        ldi
                w,@1
        sts
                @0,w
        .endmacro
; --- add immediate value ---
.macro ADDI
        subi
                @0,-@1
        .endmacro
.macro
       ADCI
        sbci
                @0,-@1
        .endmacro
; --- inc/dec with range limitation ---
       INC_LIM ; reg,limit
.macro
        cpi
                @0,@1
        brlo
                PC+3
        ldi
                @0,@1
        rjmp
                PC+2
        inc
                @0
        .endmacro
       DEC_LIM ; reg,limit
.macro
        cpi
                @0,@1
                PC+5
        brea
       brlo
                PC+3
                @0
        dec
        rjmp
                PC+2
        ldi
                @0,@1
        .endmacro
; --- inc/dec with cyclic range ---
.macro INC_CYC ; reg,low,high
        cpi
                @0,@2
```

```
brsh
                         ; reg>=high then reg=low
                 low
        cpi
                 @0,@1
        brlo
                 low
                         ; reg< low then reg=low
                 @0
        inc
                 _done
        rjmp
_low:
        ldi
                 @0,@1
_done:
    .endmacro
        DEC_CYC ; reg,low,high
        cpi
                 @0,@1
                 _high
                         ; reg=low then reg=high
        breq
        brlo
                         ; reg<low then reg=high
                 _high
        dec
                 @0
                 @0,@2
        cpi
        brsh
                 _high
                         ; reg>=high then high
        rjmp
                 done
_high:
        ldi
                 @0,@2
_done:
        .endmacro
        INCDEC
                ;port,b1,b2,reg,low,high
.macro
        sbic
                 @0,@1
        rjmp
                 PC+6
        cpi
                 @3,@5
        brlo
                 PC+3
        ldi
                 @3,@4
        rjmp
                 PC+2
        inc
                 @3
        sbic
                 @0,@2
        rjmp
                 PC+7
                 @3,@4
        cpi
        breq
                 PC+5
                 PC+3
        brlo
        dec
                 @3
        rjmp
                 PC+2
        ldi
                 @3,@5
        .endmacro
; --- wait loops ---
; wait 10...196608 cycles
.macro
        WAIT C
                ; k
        ldi
                 w, low((@0-7)/3)
                                          ; u=LSB
        mov
                 u,w
        ldi
                                          ; w=MSB
                 w, high((@0-7)/3)+1
        dec
                 PC-1
        brne
        dec
                 u
        dec
                 W
                 PC-4
        brne
        .endmacro
```

```
; wait micro-seconds (us)
; us = x*3*1000'000/clock)
                                 ==> x=us*clock/3000'000
.macro
        WAIT US ; k
                 w, low((clock/1000*@0/3000)-1)
        ldi
        mov
        ldi
                 w,high((clock/1000*@0/3000)-1)+1; set up: 3 cyles
        dec
        brne
                 PC-1
                                  ; inner loop: 3 cycles
                                  ; adjustment for outer loop
        dec
                 u
        dec
                 W
                 PC-4
        brne
        .endmacro
; wait mili-seconds (ms)
.macro
        WAIT_MS ; k
                 w, low(@0)
        ldi
        mov
                 u,w
                                  ; u = LSB
        ldi
                                  ; W = MSB
                 w, high(@0)+1
wait_ms:
                W
                                  ; wait 1000 usec
        push
        push
        ldi
                 w, low((clock/3000)-5)
        mov
                 u,w
        ldi
                 w,high((clock/3000)-5)+1
        dec
                 u
                 PC-1
        brne
                                  ; inner loop: 3 cycles
        dec
                                  ; adjustment for outer loop
                 u
        dec
                 W
        brne
                 PC-4
        pop
                 u
        pop
                 W
        dec
                 u
        brne
                 wait_ms
        dec
        brne
                 wait_ms
        .endmacro
; --- conditional jumps/calls ---
                                  ; jump if carry=0
.macro
        JC0
                 PC+2
        brcs
        rjmp
                 @0
        .endmacro
.macro
        JC1
                                  ; jump if carry=1
                 PC+2
        brcc
                 @0
        rjmp
        .endmacro
.macro
        JK
                 ; reg,k,addr
                                  ; jump if reg=k
        cpi
                 @0,@1
                 @2
        breq
        .endmacro
.macro
        _JK
                 ; reg,k,addr
                                  ; jump if reg=k
```

```
@0,@1
        cpi
        brne
                PC+2
        rjmp
                @2
        .endmacro
                                 ; jump if not(reg=k)
.macro
        JNK
                 ; reg,k,addr
        cpi
                @0,@1
        brne
                @2
        .endmacro
        CK
                 ; reg,k,addr
                                 ; call if reg=k
.macro
        cpi
                @0,@1
        brne
                PC+2
        rcall
                @2
        .endmacro
                                 ; call if not(reg=k)
        CNK
.macro
                ; reg,k,addr
        cpi
                @0,@1
        breq
                PC+2
        rcall
                @2
        .endmacro
.macro
        JSK
                ; sram,k,addr
                                ; jump if sram=k
        lds
                w,@0
        cpi
                w,@1
        breq
                @2
        .endmacro
                                ; jump if not(sram=k)
.macro
        JSNK
                ; sram,k,addr
        lds
                w,@0
        cpi
                w,@1
        brne
                @2
        .endmacro
; --- loops ---
.macro
        DJNZ
                 ; reg,addr
                                  ; decr and jump if not zero
        dec
                @0
        brne
                @1
        .endmacro
.macro
        DJNK
                ; reg,k,addr
                                 ; decr and jump if not k
        dec
                @0
        cpi
                @0,@1
        brne
                @2
        .endmacro
                                 ; inc and jump if not zero
.macro
        IJNZ
                ; reg,addr
        inc
                @0
        brne
                @1
        .endmacro
        IJNK
                                  ; inc and jump if not k
.macro
                 ; reg,k,addr
        inc
                @0
        cpi
                @0,@1
        brne
                @2
        .endmacro
.macro
        IJNK
                 ; reg,k,addr
                                 ; inc and jump if not k
        inc
                @0
        ldi
                w,@1
```

```
ср
                @0,w
        brne
                @2
        .endmacro
                                ; inc sram and jump if not k
.macro
        ISJNK
                 ; sram,k,addr
        lds
                w,@0
        inc
                W
        sts
                @0,w
        cpi
                w,@1
        brne
                @2
        .endmacro
                ; sram,k,addr
.macro
        _ISJNK
                                 ; inc sram and jump if not k
        lds
                w,@0
        inc
                W
        sts
                @0,w
        cpi
                w,@1
        breq
                PC+2
        rjmp
                @2
        .endmacro
        DSJNK
                 ; sram,k,addr
                                ; dec sram and jump if not k
.macro
        lds
                w,@0
        dec
                W
        sts
                @0,w
        cpi
                w,@1
        brne
                @2
        .endmacro
; --- table lookup ---
.macro
        L00KUP
                ;reg, index,tbl
        push
                ZL
        push
                ZΗ
        mov
                zl,@1
                                  ; move index into z
        clr
                zh
                z1, low(-2*@2)
                                 ; add base address of table
        subi
                zh, high(-2*@2)
        sbci
        1pm
                                  ; load program memory (into r0)
        mov
                @0,r0
                ZΗ
        pop
                ZL
        pop
        .endmacro
        LOOKUP2 ;r1,r0, index,tbl
.macro
        mov
                z1,@2
                                 ; move index into z
        clr
                zh
        1s1
                z1
                                  ; multiply by 2
        rol
                zh
        subi
                z1, low(-2*@3)
                                 ; add base address of table
        sbci
                zh,high(-2*@3)
                                  ; get LSB byte
        1pm
                w,r0
        mov
                                  ; temporary store LSB in w
                                  ; increment Z
        adiw
                zl,1
        1pm
                                    get MSB byte
                @0,r0
        mov
                                  ; mov MSB to res1
```

```
; mov LSB to res0
        mov
                 @1,w
        .endmacro
        LOOKUP4 ;r3,r2,r1,r0, index,tbl
.macro
        mov
                 z1,@4
                                  ; move index into z
        clr
                 zh
        lsl
                 zl
                                  ; multiply by 2
        rol
                 zh
        1s1
                 zl
                                  ; multiply by 2
        rol
                 zh
        subi
                 z1, low(-2*@5)
                                 ; add base address of table
        sbci
                 zh, high(-2*@5)
        1pm
        mov
                 @1,r0
                                  ; load high word LSB
        adiw
                 zl,1
        1pm
                 @0,r0
                                  ; load high word MSB
        mov
        adiw
                 zl,1
        1pm
        mov
                 @3,r0
                                  ; load low word LSB
        adiw
                 zl,1
        1pm
        mov
                 @2,r0
                                  ; load low word MSB
        .endmacro
.macro
        LOOKDOWN ; reg, index, tbl
        ldi
                 ZL, low(2*@2)
                                 ; load table address
        ldi
                 ZH, high(2*@2)
        clr
                 @1
loop:
        1pm
                 r0,@0
        ср
        breq
                 found
        inc
                 @1
        adiw
                 ZL,1
        tst
                 r0
                 notfound
        breq
        rjmp
                 loop
notfound:
        ldi
                 @1,-1
found:
        .endmacro
; --- branch table ---
.macro
        C_TBL
                 ; reg,tbl
        ldi
                 ZL, low(2*@1)
        ldi
                 ZH, high(2*@1)
        lsl
                 @0
        add
                 ZL,@0
        brcc
                 PC+2
                 ZΗ
        inc
        1pm
        push
                 r0
        1pm
        mov
                 zh,r0
```

```
zl
        pop
        icall
        .endmacro
        J TBL
                 ; reg,tbl
.macro
        ldi
                 ZL, low(2*@1)
        ldi
                 ZH, high(2*@1)
        1s1
                @0
        add
                 ZL,@0
        brcc
                 PC+2
        inc
                ZΗ
        1pm
                 r0
        push
        1pm
        mov
                 zh,r0
        pop
                 zl
        ijmp
        .endmacro
.macro JPO ;jump if bit = 0
        sbis @0,@1
        rcall @2
        .endmacro
.macro JRO ;jump if bit = 0
        sbrs @0,@1
        rcall @2
        .endmacro
        BRANCH
                ; reg
                                  ; branching using the stack
.macro
        ldi
                 w, low(tbl)
        add
                w,@0
        push
                w,high(tbl)
        ldi
        brcc
                PC+2
        inc
                W
        push
                W
        ret
tbl:
        .endmacro
; --- multiply/division ---
.macro DIV2
                ; reg
        lsr
                 @0
        .endmacro
        DIV4
.macro
                 ; reg
        lsr
                 @0
        lsr
                @0
        .endmacro
.macro
        DIV8
                 ; reg
        lsr
                 @0
        lsr
                 @0
        lsr
                @0
        .endmacro
```

```
.macro MUL2
               ; reg
       lsl
               @0
       .endmacro
       MUL4
.macro
               ; reg
       lsl
               @0
       lsl
               @0
        .endmacro
.macro
       MUL8
               ; reg
       lsl
               @0
       lsl
               @0
       lsl
               @0
        .endmacro
       extending existing instructios
; --- immediate ops with r0..r15 ---
       _ADDI
.macro
       ldi
               w,@1
       add
               @0,w
        .endmacro
       _ADCI
.macro
       ldi
               w,@1
       adc
               @0,w
        .endmacro
       _SUBI
.macro
       ldi
               w,@1
       sub
               @0,w
        .endmacro
       SBCI
.macro
       ldi
               w,@1
       sbc
               @0,w
        .endmacro
.macro
        ANDI
       ldi
               w,@1
       and
               @0,w
        .endmacro
       ORI
.macro
       ldi
               w,@1
       or
               @0,w
        .endmacro
        EORI
.macro
       ldi
               w,@1
       eor
               @0,w
        .endmacro
.macro
       _SBR
       ldi
               w,@1
       or
               @0,w
        .endmacro
       CBR
.macro
       ldi
               w,~@1
       and
               @0,w
        .endmacro
```

```
_CPI
.macro
        ldi
                 w,@1
        ср
                 @0,w
        .endmacro
        _LDI
.macro
        ldi
                 w,@1
        mov
                 @0,w
        .endmacro
; --- bit access for port p32..p63 ---
        _SBI
in
.macro
                 w,@0
        ori
                 w,1<<@1
        out
                 @0,w
        .endmacro
.macro
        CBI
        in
                 w,@0
        andi
                 w, \sim (1 < < @1)
        out
                 @0,w
        .endmacro
; --- extending branch distance to +/-2k ---
.macro
        BREQ
                 PC+2
        brne
        rjmp
                 @0
        .endmacro
        BRNE
.macro
        breq
                 PC+2
        rjmp
                 @0
        .endmacro
        BRCS
.macro
        brcc
                 PC+2
        rjmp
                 @0
        .endmacro
.macro
        _BRCC
                 PC+2
        brcs
        rjmp
                 @0
        .endmacro
        BRSH
.macro
        brlo
                 PC+2
        rjmp
                 @0
        .endmacro
         _BRLO
.macro
        brsh
                 PC+2
        rjmp
                 @0
        .endmacro
.macro
        _BRMI
        brpl
                 PC+2
        rjmp
                 @0
        .endmacro
.macro
        BRPL
        brmi
                 PC+2
        rjmp
                 @0
        .endmacro
```

```
BRGE
.macro
        brlt
                PC+2
        rjmp
                @0
        .endmacro
        _BRLT
.macro
        brge
                PC+2
        rjmp
                @0
        .endmacro
.macro
        _BRHS
                PC+2
        brhc
        rjmp
                @0
        .endmacro
        BRHC
.macro
        brhs
                PC+2
        rjmp
                @0
        .endmacro
        BRTS
.macro
        brtc
                PC+2
        rjmp
                @0
        .endmacro
.macro
        BRTC
        brts
                PC+2
        rjmp
                @0
        .endmacro
.macro
        BRVS
        brvc
                PC+2
        rjmp
                @0
        .endmacro
        BRVC
.macro
        brvs
                PC+2
        rjmp
                @0
        .endmacro
.macro
        BRIE
        brid
                PC+2
        rjmp
                @0
        .endmacro
        _BRID
.macro
        brie
                PC+2
        rjmp
                @0
        .endmacro
; =========
        bit operations
; =========
; --- moving bits ---
                ; reg1,b1, reg2,b2
.macro
        MOVB
                                         ; reg1,bit1 <- reg2,bit2</pre>
        bst
                @2,@3
        bld
                @0,@1
        .endmacro
.macro
        OUTB
                ; port1,b1, reg2,b2
                                         ; port1,bit1 <- reg2,bit2</pre>
        sbrs
                @2,@3
                @0,@1
        cbi
        sbrc
                @2,@3
```

```
sbi
                @0,@1
        .endmacro
        INB
                ; reg1,b1, port2,b2 ; reg1,bit1 <- port2,bit2</pre>
.macro
        sbis
                @2,@3
        cbr
                @0,1<<@1
        sbic
                @2,@3
        sbr
                @0,1<<@1
        .endmacro
.macro Z2C
                                          ; zero to carry
        sec
        breq
                PC+2
                         ; (Z=1)
        clc
        .endmacro
.macro Z2INVC
                                          ; zero to inverse carry
        sec
        brne
                PC+2
                         ; (Z=0)
        clc
        .endmacro
.macro
       C2Z
                                          ; carry to zero
        sez
        brcs
                PC+2
                         ; (C=1)
        clz
        .endmacro
.macro B2C
                ; reg,b
                                          ; bit to carry
        sbrc
                @0,@1
        sec
        sbrs
                @0,@1
        clc
        .endmacro
.macro C2B
                ; reg,b
                                          ; carry to bit
        brcc
                PC+2
        sbr
                @0,(1<<@1)
        brcs
                PC+2
        cbr
                @0,(1<<@1)
        .endmacro
.macro P2C
                ; port,b
                                          ; port to carry
        sbic
                @0,@1
        sec
        sbis
                @0,@1
        clc
        .endmacro
       C2P
                ; port,b
.macro
                                         ; carry to port
        brcc
                PC+2
        sbi
                @0,@1
        brcs
                PC+2
        cbi
                @0,@1
        .endmacro
; --- inverting bits ---
                                         ; inverse reg, bit
.macro INVB
                ; reg,bit
        ldi
                w, (1 << @1)
```

```
eor
                 @0,w
        .endmacro
.macro
        INVP
                 ; port,bit
                                          ; inverse port,bit
        sbis
                 @0,@1
        rjmp
                 PC+3
        cbi
                 @0,@1
                 PC+2
        rjmp
        sbi
                 @0,@1
        .endmacro
        INVC
.macro
                                          ; inverse carry
        brcs
                PC+3
        sec
                 PC+2
        rjmp
        clc
        .endmacro
; --- setting a single bit ---
.macro SETBIT ; reg(0..7)
        reg (0..7)
; in
        reg with bit (0..7) set to 1.
; 0=00000001
; 1=00000010
; 7=10000000
        mov
                w,@0
        clr
                 @0
        inc
                 @0
                w,0b111
        andi
                 PC+4
        breq
        lsl
                 @0
        dec
                W
                 PC-2
        brne
        .endmacro
; --- logical operations with masks ---
                                         ; reg1 <- reg2 (mask)
        MOVMSK
.macro
                ; reg1,reg2,mask
        ldi
                w,~@2
        and
                 @0,w
        ldi
                w,@2
        and
                @1,w
        or
                @0,@1
        .endmacro
.macro
        ANDMSK
                ; reg1,reg2,mask
                                          ; reg1 <- ret 1 AND reg2 (mask)</pre>
                w,@1
        mov
        ori
                 w,~@2
        and
                 @0,w
        .endmacro
.macro
        ORMSK
                 ; reg1,reg2,mask
                                          ; reg1 <- ret 1 AND reg2 (mask)</pre>
                w,@1
        mov
        andi
                w,@2
                 @0,w
        or
        .endmacro
; --- logical operations on bits ---
```

```
.macro ANDB
                ; r1,b1, r2,b2, r3,b3 ; reg1,b1 <- reg2,b2 AND reg3,b3
        set
        sbrs
                @4,@5
        clt
        sbrs
                @2,@3
        clt
        bld
                @0,@1
        .endmacro
.macro
        ORB
                ; r1,b1, r2,b2, r3,b3 ; reg1.b1 <- reg2.b2 OR reg3.b3
        clt
        sbrc
                @4,@5
        set
        sbrc
                @2,@3
        set
        bld
                @0,@1
        .endmacro
       EORB
                 ; r1,b1, r2,b2, r3,b3 ; reg1.b1 <- reg2.b2 XOR reg3.b3
.macro
                @4,@5
        sbrc
        rjmp
                f1
f0:
        bst
                @2,@3
                PC+4
        rjmp
f1:
        set
        sbrc
                @0,@1
        clt
        bld
                @0,@0
        .endmacro
; --- operations based on register bits ---
                                          ; bit=0
.macro FB0
                ; reg,bit
        cbr
                @0,1<<@1
        .endmacro
.macro FB1
                ; reg,bit
                                         ; bit=1
        sbr
                @0,1<<@1
        .endmacro
.macro
        FB0
                                         ; bit=0
                ; reg,bit
        ldi
                w, \sim (1 < < @1)
        and
                @0,w
        .endmacro
        FB1
.macro
                ; reg,bit
                                         ; bit=1
        ldi
                w,1<<@1
        or
                @0,w
        .endmacro
                                         ; skip if bit=0
.macro
        SB0
                ; reg,bit,addr
        sbrc
                @0,@1
        .endmacro
.macro SB1
                                         ; skip if bit=1
                ; reg,bit,addr
        sbrs
                @0,@1
        .endmacro
.macro
        JB0
                 ; reg,bit,addr
                                         ; jump if bit=0
        sbrs
                @0,@1
        rjmp
                @2
        .endmacro
                                         ; jump if bit=1
.macro
        JB1
                ; reg,bit,addr
        sbrc
                @0,@1
```

```
rjmp
                @2
        .endmacro
                                   ; call if bit=0
.macro
        CB0
                ; reg,bit,addr
        sbrs
                @0,@1
        rcall
                @2
        .endmacro
                ; reg,bit,addr
        CB1
                                         ; call if bit=1
.macro
        sbrc
                @0,@1
        rcall
                @2
        .endmacro
        WB0
                ; reg,bit
                                         ; wait if bit=0
.macro
        sbrs
                @0,@1
                PC-1
        rjmp
        .endmacro
                                         ; wait if bit=1
.macro
        WB1
                ; reg,bit
        sbrc
                @0,@1
                PC-1
        rjmp
        .endmacro
.macro
        RB0
                                         ; return if bit=0
                ; reg,bit
        sbrs
                @0,@1
        ret
        .endmacro
        RB1
                                        ; return if bit=1
.macro
                ; reg,bit
        sbrc
                @0,@1
        ret
        .endmacro
; wait if bit=0 with timeout
; if timeout (in units of 5 cyc) then jump to addr
.macro WB0T
                ; reg,bit,timeout,addr
        ldi
                w, @2+1
        dec
                         ; 1 cyc
                W
        brea
                @3
                         ; 1 cyc
        sbrs
                @0,@1
                        ; 1 cyc
                         ; 2 \text{ cyc} = 5 \text{ cycles}
        rjmp
                PC-3
        .endmacro
; wait if bit=1 with timeout
; if timeout (in units of 5 cyc) then jump to addr
.macro WB1T
                ; reg,bit,timeout,addr
        ldi
                w,@2+1
        dec
                         ; 1 cyc
                W
                         ; 1 cyc
        breq
                @3
        sbrc
                @0,@1
                        ; 1 cyc
                        ; 2 cyc = 5 cycles
        rimp
                PC-3
        .endmacro
; --- operations based on port bits ---
.macro P0
                ; port,bit
                                         ; port=0
        cbi
                @0,@1
        .endmacro
                                         ; port=1
       Ρ1
                ; port,bit
.macro
        sbi
                @0,@1
        .endmacro
```

```
.macro SP0
                                         ; skip if port=0
                 ; port,bit
        sbic
                @0,@1
        .endmacro
.macro
        SP1
                 ; port, bit
                                          ; skip if port=1
        sbis
                 @0,@1
        .endmacro
        JP0
                 ; port,bit,addr
                                          ; jump if port=0
.macro
        sbis
                 @0,@1
        rjmp
                 @2
        .endmacro
        JP1
                 ; port,bit,addr
                                         ; jump if port=1
.macro
        sbic
                 @0,@1
        rjmp
                 @2
        .endmacro
        CP0
                 ; port,bit,addr
                                         ; call if port=0
.macro
        sbis
                 @0,@1
        rcall
                 @2
        .endmacro
                 ; port,bit,addr
.macro
        CP1
                                          ; call if port=1
        sbic
                 @0,@1
        rcall
                @2
        .endmacro
        WP0
                 ; port,bit
                                         ; wait if port=0
.macro
        sbis
                @0,@1
        rjmp
                PC-1
        .endmacro
.macro WP1
                                         ; wait if port=1
                 ; port, bit
        sbic
                 @0,@1
        rjmp
                PC-1
        .endmacro
.macro
        RP0
                 ; port, bit
                                          ; return if port=0
        sbis
                 @0,@1
        ret
        .endmacro
                                         ; return if port=1
.macro
        RP1
                 ; port,bit
        sbic
                @0,@1
        ret
        .endmacro
; wait if port=0 with timeout
; if timeout (in units of 5 cyc) then jump to addr
        WP0T
                 ; port,bit,timeout,addr
.macro
        ldi
                 w, @2+1
        dec
                 W
                         ; 1 cyc
                         ; 1 cyc
        brea
                 @3
                         ; 1 cyc
        sbis
                 @0,@1
                 PC-3
                         ; 2 \text{ cyc} = 5 \text{ cycles}
        rjmp
        .endmacro
; wait if port=1 with timeout
; if timeout (in units of 5 cyc) then jump to addr
                 ; port,bit,timeout,addr
.macro
        WP1T
        ldi
                w,@2+1
        dec
                W
                         ; 1 cyc
```

```
breq
                       ; 1 cyc
                @3
        sbic
                @0,@1
                       ; 1 cyc
        rjmp
                PC-3
                        ; 2 cyc = 5 cycles
        .endmacro
; ==========
       multi-byte operations
 ______
       SWAP4
                                ; swap 2 variables
.macro
       mov
                w ,@0
       mov
                @0,@4
                @4,w
       mov
       mov
                w ,@1
                @1,@5
       mov
       mov
                @5,w
       mov
                w ,@2
                @2,@6
       mov
       mov
                @6,w
                w ,@3
       mov
                @3,@7
       mov
                w, 7@
       mov
        .endmacro
       SWAP3
.macro
       mov
                w ,@0
       mov
                @0,@3
       mov
                @3,w
                w ,@1
       mov
                @1,@4
       mov
       mov
                @4,w
       mov
                w ,@2
       mov
                @2,@5
       mov
                @5,w
        .endmacro
       SWAP2
.macro
                w ,@0
       mov
       mov
                @0,@2
       mov
                @2,w
       mov
                w ,@1
       mov
                @1,@3
       mov
                @3,w
        .endmacro
       SWAP1
.macro
       mov
                w ,@0
       mov
                @0,@1
                @1,w
       mov
        .endmacro
.macro
       LDX4
                ;r..r0
                                ; load from (x+)
        ld
                @3,x+
        ld
                @2,x+
        1d
                @1,x+
        ld
                @0,x+
        .endmacro
```

```
LDX3
                 ;r..r0
.macro
        ld
                 @2,x+
        ld
                 @1,x+
        ld
                 +x,0@
        .endmacro
        LDX2
.macro
                 ;r..r0
        ld
                 @1,x+
                 @0,x+
        ld
        .endmacro
        LDY4
                                   ; load from (y+)
.macro
                 ;r..r0
        ld
                 @3,y+
        ld
                 @2,y+
                 @1,y+
        ld
        ld
                 @0,y+
        .endmacro
        LDY3
.macro
                 ;r..r0
        ld
                 @2,y+
                 @1,y+
        ld
        ld
                 @0,y+
        .endmacro
.macro
        LDY2
                 ;r..r0
        ld
                 @1,y+
        ld
                 @0,y+
        .endmacro
        LDZ4
                                   ; load from (z+)
.macro
                 ;r..r0
        ld
                 @3,z+
        ld
                 @2,z+
        ld
                 @1,z+
        ld
                 @0,z+
        .endmacro
.macro
        LDZ3
                 ;r..r0
        ld
                 @2,z+
        ld
                 @1,z+
                 @0,z+
        ld
        .endmacro
        LDZ2
.macro
                 ;r..r0
        ld
                 @1,z+
        ld
                 @0,z+
        .endmacro
        STX4
                 ;r..r0
                                   ; store to (x+)
.macro
        st
                 x+,@3
        st
                 2@ر+x
                 x+,@1
        st
        st
                 x+,@0
        .endmacro
.macro
        STX3
                 ;r..r0
        st
                 20@ر +x
        st
                 x+,@1
        st
                 x+,@0
        .endmacro
.macro STX2
                 ;r..r0
```

```
x+,@1
        st
        st
                 x+,@0
        .endmacro
                 ;r..r0
.macro
        STY4
                                  ; store to (y+)
        st
                 y+,@3
        st
                 y+,@2
                 y+,@1
        st
        st
                 y+,@0
        .endmacro
.macro
        STY3
                 ;r..r0
        st
                 y+,@2
        st
                 y+,@1
                 y+,@0
        st
        .endmacro
        STY2
.macro
                 ;r..r0
        st
                 y+,@1
        st
                 y+,@0
        .endmacro
.macro
        STZ4
                 ;r..r0
                                  ; store to (z+)
        st
                 z+,@3
        st
                 z+,@2
        st
                 z+,@1
        st
                 z+,@0
        .endmacro
        STZ3
.macro
                 ;r..r0
                 2eر +z
        st
        st
                 z+,@1
        st
                 z+,@0
        .endmacro
        STZ2
                 ;r..r0
.macro
        st
                 z+,@1
        st
                 z+,@0
        .endmacro
.macro
        STI4
                 ;addr,k
                                  ; store immediate
        ldi
                 w, low(@1)
        sts
                 @0+0,w
        ldi
                 w, high(@1)
        sts
                 @0+1,w
        ldi
                 w,byte3(@1)
        sts
                 @0+2,w
        ldi
                 w,byte4(@1)
        sts
                 @0+3,w
        .endmacro
.macro
        STI3
                 ;addr,k
        ldi
                 w, low(@1)
        sts
                 @0+0,w
        ldi
                 w, high(@1)
        sts
                 @0+1,w
        ldi
                 w,byte3(@1)
        sts
                 @0+2,w
        .endmacro
```

```
STI2
                 ;addr,k
.macro
        ldi
                 w, low(@1)
        sts
                 @0+0,w
        ldi
                 w, high(@1)
        sts
                 @0+1,w
        .endmacro
.macro
        STI
                 ;addr,k
        ldi
                 w,@1
        sts
                 @0,w
        .endmacro
                                  ; increment
        INC4
.macro
        ldi
                 w,0xff
        sub
                 @3,w
        sbc
                 @2,w
        sbc
                 @1,w
        sbc
                 @0,w
        .endmacro
.macro
        INC3
        ldi
                 w,0xff
        sub
                 @2,w
        sbc
                 @1,w
        sbc
                 @0,w
        .endmacro
        INC2
.macro
        ldi
                 w,0xff
        sub
                 @1,w
        sbc
                 @0,w
        .endmacro
                                   ; decrement
        DEC4
.macro
        ldi
                 w,0xff
        add
                 @3,w
        adc
                 @2,w
        adc
                 @1,w
        adc
                 @0,w
        .endmacro
        DEC3
.macro
        ldi
                 w,0xff
        add
                 @2,w
        adc
                 @1,w
        adc
                 @0,w
        .endmacro
        DEC2
.macro
        ldi
                 w,0xff
        add
                 @1,w
        adc
                 @0,w
        .endmacro
        CLR9
                                  ; clear (also clears the carry)
.macro
        sub
                 @0,@0
        clr
                 @1
        clr
                 @2
        clr
                 @3
```

```
clr
                 @4
        clr
                 @5
        clr
                 @6
        clr
                 @7
        clr
                 @8
         .endmacro
.macro
        CLR8
        sub
                 @0,@0
        clr
                 @1
                 @2
        clr
        clr
                 @3
                 @4
        clr
                 @5
        clr
        clr
                 @6
                 @7
        clr
         .endmacro
        CLR7
.macro
        sub
                 @0,@0
        clr
                 @1
        clr
                 @2
        clr
                 @3
        clr
                 @4
        clr
                 @5
        clr
                 @6
         .endmacro
.macro
        CLR6
        sub
                 00,00
        clr
                 @1
        clr
                 @2
        clr
                 @3
        clr
                 @4
        clr
                 @5
         .endmacro
        CLR5
.macro
        sub
                 @0,@0
        clr
                 @1
        clr
                 @2
        clr
                 @3
        clr
                 @4
         .endmacro
        CLR4
.macro
        sub
                 @0,@0
        clr
                 @1
        clr
                 @2
        clr
                 @3
         .endmacro
.macro
        CLR3
        sub
                 @0,@0
        clr
                 @1
        clr
                 @2
         .endmacro
.macro
        CLR2
        sub
                 @0,@0
        clr
                 @1
```

```
.endmacro
        COM4
                                   ; one's complement
.macro
                 @0
        com
                 @1
        com
                 @2
        com
                 @3
        com
        .endmacro
.macro
        COM3
        com
                 @0
        com
                 @1
        com
                 @2
        .endmacro
.macro
        COM2
                 @0
        com
        com
                 @1
        .endmacro
.macro
        NEG4
                                   ; negation (two's complement)
        com
                 @0
        com
                 @1
                 @2
        com
        com
                 @3
                 w,0xff
        ldi
        sub
                 @3,w
        sbc
                 @2,w
        sbc
                 @1,w
        sbc
                 @0,w
        .endmacro
.macro
        NEG3
        com
                 @0
                 @1
        com
        com
                 @2
                 w,0xff
        ldi
        sub
                 @2,w
                 @1,w
        sbc
                 @0,w
        sbc
        .endmacro
        NEG2
.macro
        com
                 @0
```

```
.macro LDI4 ; r..r0, k ; load immediate ldi @3, low(@4) ldi @2, high(@4) ldi @1,byte3(@4) ldi @0,byte4(@4) .endmacro .macro LDI3
```

low(@3)

@1

w,0xff

@1,w

@0,w

@2,

com ldi

sub

sbc

ldi

.endmacro

```
ldi
                 @1, high(@3)
        ldi
                 @0,byte3(@3)
        .endmacro
        LDI2
.macro
        ldi
                 @1,
                      low(@2)
        ldi
                 @0, high(@2)
        .endmacro
.macro
        LDS4
                                  ; load direct from SRAM
        lds
                 @3,@4
        lds
                 @2,@4+1
        lds
                 @1,@4+2
        lds
                 @0,@4+3
        .endmacro
        LDS3
.macro
        lds
                 @2,@3
        lds
                 @1,@3+1
        lds
                 @0,@3+2
        .endmacro
.macro
        LDS2
        lds
                 @1,@2
        lds
                 @0,@2+1
        .endmacro
.macro
        STS4
                                  ; store direct to SRAM
        sts
                 @0+0,@4
        sts
                 @0+1,@3
        sts
                 @0+2,@2
                 @0+3,@1
        sts
        .endmacro
        STS3
.macro
        sts
                 @0+0,@3
        sts
                 @0+1,@2
        sts
                 @0+2,@1
        .endmacro
        STS2
.macro
        sts
                 @0+0,@2
        sts
                 @0+1,@1
        .endmacro
.macro
        STDZ4
                 ; d, r3,r2,r1,r0
        std
                 z+@0+0,@4
        std
                 z+@0+1,@3
        std
                 z+@0+2,@2
        std
                 z+@0+3,@1
        .endmacro
        STDZ3
                 ; d, r2,r1,r0
.macro
        std
                 z+@0+0,@3
        std
                 z+@0+1,@2
        std
                 z+@0+2,@1
        .endmacro
.macro
        STDZ2
                 ; d, r1,r0
        std
                 z+@0+0,@2
        std
                 z+@0+1,@1
```

.endmacro

```
LPM4
.macro
                                  ; load program memory
        1pm
        mov
                 @3, r0
        adiw
                 zl,1
        1pm
                 @2,r0
        mov
        adiw
                 zl,1
        1pm
                 @1,r0
        mov
        adiw
                 zl,1
        1pm
                 @0,r0
        mov
        adiw
                 zl,1
        .endmacro
        LPM3
.macro
        1pm
        mov
                 @2,r0
        adiw
                 zl,1
        1pm
                 @1,r0
        mov
        adiw
                 zl,1
        1pm
                 @0,r0
        mov
        adiw
                 zl,1
        .endmacro
.macro
        LPM2
        1pm
        mov
                 @1,r0
        adiw
                 zl,1
        1pm
                 @0,r0
        mov
        adiw
                 zl,1
        .endmacro
        LPM1
.macro
        1pm
        mov
                 @0,r0
        adiw
                 zl,1
        .endmacro
.macro
        MOV4
                                  ; move between registers
                 @3,@7
        mov
                 @2,@6
        mov
                 @1,@5
        mov
                 @0,@4
        mov
        .endmacro
        MOV3
.macro
        mov
                 @2,@5
                 @1,@4
        mov
        mov
                 @0,@3
        .endmacro
        MOV2
.macro
        mov
                 @1,@3
```

```
@0,@2
        mov
        .endmacro
        ADD4
.macro
                                  ; add
        add
                 @3,@7
        adc
                 @2,@6
        adc
                 @1,@5
        adc
                 @0,@4
        .endmacro
        ADD3
.macro
        add
                 @2,@5
        adc
                 @1,@4
        adc
                 @0,@3
        .endmacro
        ADD2
.macro
        add
                 @1,@3
        adc
                 @0,@2
        .endmacro
        SUB4
                                   ; subtract
.macro
        sub
                 @3,@7
        sbc
                 @2,@6
        sbc
                 @1,@5
        sbc
                 @0,@4
        .endmacro
.macro
        SUB3
        sub
                 @2,@5
        sbc
                 @1,@4
        sbc
                 @0,@3
        .endmacro
        SUB2
.macro
        sub
                 @1,@3
        sbc
                 @0,@2
        .endmacro
        CP4
.macro
                                   ; compare
        ср
                 @3,@7
                 @2,@6
        срс
                 @1,@5
        срс
                 @0,@4
        срс
        .endmacro
        CP3
.macro
                 @2,@5
        ср
                 @1,@4
        срс
                 @0,@3
        срс
        .endmacro
.macro
        CP2
        ср
                 @1,@3
        срс
                 @0,@2
        .endmacro
        TST4
.macro
                                  ; test
        clr
                 W
```

@3,w

ср

```
@2,w
        срс
        срс
                 @1,w
        срс
                 @0,w
        .endmacro
.macro
        TST3
        clr
                 W
                 @2,w
        ср
        срс
                 @1,w
        срс
                 @0,w
        .endmacro
        TST2
.macro
        clr
                 W
        ср
                 @1,w
        срс
                 @0,w
        .endmacro
        ADDI4
                                  ; add immediate
.macro
        subi
                 @3, low(-@4)
        sbci
                 @2, high(-@4)
        sbci
                 @1,byte3(-@4)
        sbci
                 @0,byte4(-@4)
        .endmacro
.macro
        ADDI3
        subi
                 (02, 10w(-03))
        sbci
                 @1, high(-@3)
        sbci
                 @0,byte3(-@3)
        .endmacro
        ADDI2
.macro
                      low(-@2)
        subi
                 @1,
        sbci
                 @0, high(-@2)
        .endmacro
        SUBI4
.macro
                                  ; subtract immediate
        subi
                 @3,
                     low(@4)
        sbci
                 @2, high(@4)
                 @1,byte3(@4)
        sbci
        sbci
                 @0,byte4(@4)
        .endmacro
        SUBI3
.macro
        subi
                 (02, 10w)(03)
                 @1, high(@3)
        sbci
        sbci
                 @0,byte3(@3)
        .endmacro
.macro
        SUBI2
        subi
                 @1,
                      low(@2)
                 @0, high(@2)
        sbci
        .endmacro
.macro
        LSL5
                                  ; logical shift left
        1s1
                 @4
                 @3
        rol
        rol
                 @2
        rol
                 @1
        rol
                 @0
```

```
.endmacro
.macro
        LSL4
        lsl
                 @3
        rol
                 @2
                 @1
        rol
        rol
                 @0
        .endmacro
.macro
        LSL3
        lsl
                 @2
        rol
                 @1
        rol
                 @0
        .endmacro
        LSL2
.macro
        lsl
                 @1
                 @0
        rol
        .endmacro
        LSR4
                                  ; logical shift right
.macro
                 @0
        lsr
                 @1
        ror
        ror
                 @2
                 @3
        ror
        .endmacro
        LSR3
.macro
        lsr
                 @0
        ror
                 @1
                 @2
        ror
        .endmacro
.macro
        LSR2
        lsr
                 @0
        ror
                 @1
        .endmacro
        ASR4
                                  ; arithmetic shift right
.macro
                 @0
        asr
                 @1
        ror
        ror
                 @2
                 @3
        ror
        .endmacro
.macro
        ASR3
                 @0
        asr
        ror
                 @1
                 @2
        ror
        .endmacro
        ASR2
.macro
        asr
                 @0
        ror
                 @1
        .endmacro
        ROL8
                                   ; rotate left through carry
.macro
        rol
                 @7
                 @6
        rol
                 @5
        rol
        rol
                 @4
```

```
@3
        rol
        rol
                 @2
        rol
                 @1
        rol
                 @0
        .endmacro
        ROL7
.macro
                 @6
        rol
                 @5
        rol
        rol
                 @4
                 @3
        rol
                 @2
        rol
                 @1
        rol
        rol
                 @0
        .endmacro
        ROL6
.macro
        rol
                 @5
                 @4
        rol
        rol
                 @3
                 @2
        rol
        rol
                 @1
        rol
                 @0
        .endmacro
.macro
        ROL5
                 @4
        rol
                 @3
        rol
        rol
                 @2
                 @1
        rol
        rol
                 @0
        .endmacro
.macro
        ROL4
                 @3
        rol
        rol
                 @2
                 @1
        rol
        rol
                 @0
        .endmacro
        ROL3
.macro
        rol
                 @2
        rol
                 @1
        rol
                 @0
        .endmacro
        ROL2
.macro
        rol
                 @1
        rol
                 @0
        .endmacro
        ROR8
                                    ; rotate right through carry
.macro
                 @0
        ror
                 @1
        ror
        ror
                 @2
                 @3
        ror
                 @4
        ror
                 <u>@</u>5
        ror
                 @6
        ror
```

@7

ror

```
.endmacro
.macro
        ROR7
        ror
                 @0
                 @1
        ror
                 @2
        ror
                 @3
        ror
                 @4
        ror
                 @5
        ror
        ror
                 @6
        .endmacro
        ROR6
.macro
                 @0
        ror
                 @1
        ror
                 @2
        ror
                 @3
        ror
        ror
                 @4
                 @5
        ror
        .endmacro
.macro
        ROR5
        ror
                 @0
        ror
                 @1
                 @2
        ror
        ror
                 @3
                 @4
        ror
        .endmacro
.macro
        ROR4
                 @0
        ror
        ror
                 @1
                 @2
        ror
        ror
                 @3
        .endmacro
        ROR3
.macro
                 @0
        ror
                 @1
        ror
        ror
                 @2
        .endmacro
.macro
        ROR2
                 @0
        ror
                 @1
        ror
        .endmacro
.macro
        PUSH2
        push
                 @0
                 @1
        push
        .endmacro
        POP2
.macro
        pop
                 @1
                 @0
        pop
        .endmacro
        PUSH3
.macro
                 @0
        push
                 @1
        push
        push
                 @2
```

```
.endmacro
.macro
        POP3
        pop
                 @2
                 @1
        pop
                 @0
        pop
         .endmacro
        PUSH4
.macro
        push
                 @0
        push
                 @1
        push
                 @2
                 @3
        push
        .endmacro
.macro
        POP4
                 @3
        pop
        pop
                 @2
                 @1
        pop
                 @0
        pop
         .endmacro
.macro
        PUSH5
        push
                 @0
        push
                 @1
                 @2
        push
        push
                 @3
        push
                 @4
        .endmacro
.macro
        POP5
                 @4
        pop
        pop
                 @3
                 @2
        pop
                 @1
        pop
                 @0
        pop
         .endmacro
; --- SRAM operations ---
.macro
        INCS4
                 ; sram
                                  ; increment SRAM 4-byte variable
        lds
                 w,@0
        inc
                 W
        sts
                 @0,w
        brne
                 end
        lds
                 w,@0+1
        inc
        sts
                 @0+1,w
        brne
                 end
        lds
                 w,@0+2
        inc
                 W
        sts
                 @0+2,w
        brne
                 end
        lds
                 w,@0+3
        inc
                 W
        sts
                 @0+3,w
end:
         .endmacro
```

```
INCS3
                 ; sram
                                  ; increment SRAM 3-byte variable
.macro
        lds
                 w,@0
        inc
                 W
                 @0,w
        sts
        brne
                 end
        lds
                 w,@0+1
        inc
        sts
                 @0+1,w
        brne
                 end
        lds
                 w,@0+2
        inc
                 W
        sts
                 @0+2,w
end:
        .endmacro
        INCS2
                                  ; increment SRAM 2-byte variable
.macro
                 ; sram
        lds
                 w,@0
        inc
                 W
        sts
                 @0,w
        brne
                 end
        lds
                 w,@0+1
        inc
                 W
        sts
                 @0+1,w
end:
        .endmacro
.macro
        INCS
                 ; sram
                                  ; increment SRAM 1-byte variable
        lds
                 w,@0
        inc
                 W
        sts
                 @0,w
        .endmacro
.macro DECS4
                                  ; decrement SRAM 4-byte variable
                 ; sram
        ldi
                 w,1
        lds
                 u,@0
        sub
                 U,W
        sts
                 @0,u
        clr
                 W
        lds
                 u,@0+1
        sbc
                 u,w
        sts
                 @0+1,u
        lds
                 u,@0+2
        sbc
                 u,w
                 @0+2,u
        sts
        lds
                 u,@0+3
        sbc
                 u,W
        sts
                 @0+3,u
        .endmacro
                 ; sram
        DECS3
                                  ; decrement SRAM 3-byte variable
.macro
        ldi
                 w,1
        lds
                 u,@0
        sub
                 u,w
        sts
                 @0,u
```

```
clr
        lds
                 u,@0+1
        sbc
                 u,w
        sts
                 @0+1,u
        lds
                 u,@0+2
        sbc
                 u,W
        sts
                 @0+2,u
        .endmacro
.macro
        DECS2
                 ; sram
                                   ; decrement SRAM 2-byte variable
        ldi
                 w,1
        lds
                 u,@0
        sub
                 u,w
        sts
                 @0,u
        clr
        lds
                 u,@0+1
        sbc
                 u,w
        sts
                 @0+1,u
        .endmacro
.macro
        DECS
                                   ; decrement
                 ; sram
        lds
                 w,@0
        dec
                 W
        sts
                 @0,w
        .endmacro
        MOVS4
.macro
                 ; addr0,addr1 ; [addr0] <-- [addr1]</pre>
        lds
                 w,@1
        sts
                 @0,w
        lds
                 w,@1+1
        sts
                 @0+1,w
        lds
                 w,@1+2
        sts
                 @0+2,w
        lds
                 w,@3+1
        sts
                 @0+3,w
        .endmacro
        MOVS3
                 ; addr0,addr1 ; [addr0] <-- [addr1]</pre>
.macro
        lds
        sts
                 @0,w
        lds
                 w,@1+1
        sts
                 @0+1,w
        lds
                 w,@1+2
        sts
                 @0+2,w
        .endmacro
        MOVS2
                 ; addr0,addr1
                                 ; [addr0] <-- [addr1]
.macro
        lds
                 w,@1
        sts
                 @0,w
        lds
                 w,@1+1
        sts
                 @0+1,w
        .endmacro
.macro
        MOVS
                 ; addr0,addr1 ; [addr0] <-- [addr1]</pre>
        lds
                 w,@1
        sts
                 @0,w
        .endmacro
.macro SEXT
                 ; reg1,reg0
                                   ; sign extend
```

```
clr
                @0
        sbrc
               @1,7
                @0
        dec
        .endmacro
 _____
        Jump/Call with constant arguments
 _____
; --- calls with arguments a,b,XYZ ---
.macro CX
                ; subroutine,x
        ldi
                x1, low(@1)
        ldi
                xh, high(@1)
        rcall
        .endmacro
.macro
       CXY
                ; subroutine,x,y
                xl, low(@1)
        ldi
        ldi
                xh, high(@1)
        ldi
                yl, low(@2)
        ldi
                yh, high (@2)
        rcall
               @0
        .endmacro
.macro
       CXZ
                ; subroutine,x,z
        ldi
                x1, low(@1)
        ldi
                xh, high(@1)
        ldi
                zl, low(@2)
        ldi
                zh, high (@2)
        rcall
               @0
        .endmacro
.macro
       CXYZ
                ; subroutine,x,y,z
        ldi
                x1, low(@1)
       ldi
                xh, high(@1)
        ldi
                yl, low(@2)
        ldi
                yh, high (@2)
        ldi
                zl, low(@3)
        ldi
                zh, high(@3)
        rcall
                @0
        .endmacro
       CW
.macro
                ; subroutine,w
        ldi
               w, @1
        rcall
               @0
        .endmacro
.macro
       CA
                ; subroutine, a
        ldi
                a0, @1
        rcall
                @0
        .endmacro
       CAB
                ; subroutine,a,b
.macro
        ldi
                a0, @1
        ldi
                b0, @2
        rcall
                @0
        .endmacro
; --- jump with arguments w,a,b ---
.macro JW
                ; subroutine,w
```

```
w, @1
       ldi
       rjmp
               @0
       .endmacro
               ; subroutine,a
       JA
.macro
               a0, @1
       ldi
       rjmp
               @0
       .endmacro
               ; subroutine,a,b
       JAB
.macro
               a0, @1
       ldi
               b0, @2
       ldi
       rjmp
               @0
       .endmacro
```

.list

```
1 import numpy as np
 2 import matplotlib.pyplot as plt
 4 #Valeurs prises sur l'image en pixels
 5 \mid X = \text{np.array}([106,138,145,157,171,190,221,261,311,378,448,515,583,648])
 6 #Valeurs prises sur l'image en pixels
 7 \mid Y = \text{np.array}([412,37,30,66,122,168,229,266,298,320,337,349,358,361])
 8
9 | X = (X-106)*(80/(643-106)) #Conversion pixels en cm
10 \mid Y = (412-Y)*(3/(412-48))
                                #Conversion pixels en V
11 \times = X
12 y = Y
13
14 from scipy import interpolate
                                    #interpolation linéaire
15 f = interpolate.interp1d(x, y)
16 y = f(x)
17 plt.plot(x,y) #afficher valeurs et interpolation
18 plt.plot(X,Y,'+')
19 plt.grid()
20 plt.title("Abaque du Capteur de distance")
21 plt.xlabel("Distance en cm")
22 plt.ylabel("Tension en V")
23 plt.show()
24
25 x = np.linspace(10,80,71)#extrait une valeur tous les cm de l'interpolation
26 y = f(x)*1024/3.3
27 nx =list(reversed(x))
28 ny =list(reversed(y))
29 look_up_table = [0,1000]
30 for k in range (len(nx)): #intercale tension sur 1024 et distance correspondante
31
       look_up_table.append(int(ny[k]))
32
       look up table.append(int(nx[k]))
33 look_up_table.append(int(1024))
34 look up table.append(int(0))
35
36 #affiche le resultat sous forme de liste pour le copier dans Atmel Studio
37 print(look up table)
```

1 of 1 31/05/2021, 17:17