Report #4

32202546 안지성

Assignment 4.(과제4)

- 1. Instruction size: 3 bytes, byte addressable, Integer: 8bit twos complement representation
 - R1 = 70, R2 = 80, M[70] = 70, M[71] = 71, M[72] = 72

300: MOV R2, #70 ; R2 <= 70 (immediate addressing)

303: SUB R2, @R1 ; R2 <= R2 - M[R1] (register indirect addressing)
306: JZ \$-9 ; branch if zero (branch to -9@PC, relative addressing)

- 1) After executing MOV and SUB instructions, what value is stored in register R2? Show the calculation of SUB.
- 2) Show the values of flags (C, Z, S, OV) after SUB instruction.
- 3) What is the address of the instruction executed after JZ instruction?
- A pipelined processor has a clock rate of 1GHz and executes a program with ten million instructions.The pipeline has five stages and instructions are issued at a rate of one per clock.
 - 1) What is the speedup of this processor for this program compared to a non-pipelined processor.
 - 2) What is the MIPS rate for the pipelined and non-pipelined processor.
 - 3) List three pipeline hazards and briefly explain how these hazards affect the performance.
- 3. Choose all items which are more related with RISC compared to CISC.
 - $\ \, \textcircled{1} \ \, \mu\text{-programmed control unit } \ \, \textcircled{2} \ \, \text{various instruction size } \ \, \textcircled{3} \ \, \text{simple addressing mode}$
 - ④ x86 processor ⑤ ARM processor ⑥ arithmetic combined with load/store
 - ② large number of registers ® small number of op codes ⑨ control memory
- 4. Choose all the features of an SMP.
- $\ensuremath{\textcircled{1}}$ There are 2 or more similar processors of comparable capability.
- ② All processors can perform the same functions.
- 3 Each processor is controlled by each operating system.
- ④ Memory access time depends on the location of each processor.
- ⑤ All processors share the same main memory and I/O facilities
- 5. Show the size of each storage to store the followings, and show their binary representation.
 - 1) character '1', 2) string "1", 3) integer 1, and 4) real number(single precision) 1.0.

1.

- 1) 300번과 303번이 실행된 후 결과 R2의 값은 70은 이진수로 01000110이고, -70은 이진수로 10111010이다. 둘을 연산하면 1(carry)|00000000(zero)가 나온다. R2 = 0이다.
- 2) C = 1(70과 -70의 연산결과 carry발생), Z = 1(2의값이 0이므로), S = 0(0은 음수가 아니므로), OV(오버플로우 x) = 0
- 3) PC에 다음번 실행 명령어 주소가 저장되는데 300번 명령을 실행하기전에 303번을 저장하고 303번 명령을 실행하기 전에 306을 저장하고, 306번을 실행하기 전에 309가 저장되

Report #4

므로 306번 명령을 실행하면 309-9 = 300이므로 300번지 주소값으로 점프시켜서 300번지 명령을 수행한다.

2.

1) 5 stages이다.

명령어 한개가 실행되면 5clock이 걸린다.

천만개는 10^7이다.

pipeline을 쓰면 T1 = n*k*t = 10^7*5*t

pipeline을 사용하지 않으면 T2 = k*t + (n-1)*t = (k+n-1)*t = {5 + (10^7-1)}t

Speedup = T1/T2 = 10^7*5/{5 +(10^7-1)}t ⇒ 약 5배 차이가 난다.

2) MIPS(10^6/sec)

명령어 한개가 실행되면 5clock이 걸린다.

1GHz는 10^9Hz이다.

이는 10^3MIPS이다.

3) Resource harzard, Data hazard, Control hazard 세가지가 있다.

Resource harzard는 하드웨어는 하나인데 같은 cycle에 두개의 명령어가 쓸라고 해서 충돌이 일어나 오류가 발생한다.

Data harzard는 같은 메모리의 데이터를 동시에 사용했을 때 충돌이 발생한다.

Control harzard는 한 명령어가 다음 명령어에 영향을 끼친다.

이렇게 문제가 발생하면 원하는 값을 얻지 못할 수도 있고 올바르게 수행되지 않을 수 있다.

3.

3번, 5번, 7번, 8번

4.

1번, 2번, 5번

5.

- 1) char '1'은 ASCII 코드 49 저장
- 2) string "1"은 배열에 '1'과 \0함께 저장
- 3) integer 1은 32bit니까 00000...1이고 0이 31개 마지막이 1이다.
- 4) real number(single precision) 1.0은 1.0*2^0 이므로 sign bit = 0, 지수부는 127이어야 하므로 01111111이고 나머지는 전부 0으로 23bit가 채워진다.

Report #4 2