

VEDIAMO COME LA CPU ESEGUe LE ISTRUZIONI

Ripercorriamo le fasi che vengono scandite ogniqualvolta la CPU deve eseguire un'ipotetica istruzione:

- 1 la CPU trasmette il contenuto del registro interno **PC**, che contiene l'indirizzo della prossima istruzione da leggere dalla memoria, al registro **MAR** e attiva la linea **Leggi**;
 - 2 il registro **MAR** ha lo scopo di mantenere l'indirizzo attivo sulle linee del bus indirizzi;
 - 3 la **memoria** riceve due informazioni dalla CPU: l'**indirizzo** della cella (dal bus indirizzi) e il segnale **leggi**. Questi due segnali informano la memoria che l'operazione richiesta dalla CPU è una lettura;
 - 4 la memoria invia alla CPU il dato presente nella cella indicata tramite il **bus dati**. A questo punto il dato letto è nel registro **MDR**;
 - 5 la CPU trasmette il contenuto del registro **MDR** al registro **IR** per la codifica dell'istruzione;
 - 6 l'istruzione passa in esecuzione sull'**ALU**;
 - 7 se l'istruzione prevede la lettura di operandi dalla memoria, questi devono essere caricati dalla memoria ai registri tramite un'operazione di **fetch degli operandi**, così riassumibile:
 - 7.1 la CPU trasmette l'indirizzo dell'operando da prelevare, nel registro **MAR** e attiva la linea **Leggi**;
 - 7.2 la **memoria** riceve due informazioni dalla CPU: l'**indirizzo** della cella (dal bus indirizzi) e il segnale **leggi**. Questi due segnali informano la memoria che l'operazione richiesta dalla CPU è una lettura;
 - 7.3 la **memoria** invia alla CPU il dato presente nella cella indicata tramite il **bus dati**. A questo punto il dato letto (operando) è presente nel registro **MDR**;
 - 7.4 la CPU trasmette al registro destinazione il valore dell'operando presente in **MDR**;
 - 8 terminata l'esecuzione, la CPU trasmette al registro destinazione il valore prodotto dall'**ALU**. Se l'istruzione prevede una **scrittura in memoria** del valore calcolato procede nel modo seguente:
 - 8.1 la CPU trasmette l'indirizzo dell'operando da scrivere in memoria nel registro **MAR**, trasmette il valore dell'operando da scrivere nel registro **MDR** e attiva la linea **Scrivi**;
 - 8.2 la **memoria** riceve tre informazioni dalla CPU: l'**indirizzo** della cella (dal bus indirizzi), il **dato** da scrivere (dal bus dati) e il segnale **Scrivi**. Questi due segnali informano la memoria che l'operazione richiesta dalla CPU è una **scrittura**;
 - 8.3 la **memoria** memorizza nella cella di indirizzo indicato nel bus indirizzi il dato ricevuto dal bus dati;
 - 9 Si ritorna al punto 1 dopo aver aggiornato il valore di **PC** (prossima istruzione da eseguire).
- Tale schema era valido per le CPU degli anni '80; attualmente, grazie all'incremento delle prestazioni dei chip integrati, si sono diffuse nuove e più complesse tecniche denominate generalmente con la dicitura **architetture non Von Neumann**. Tuttavia il principio di funzionamento resta in linea di massima ancora valido.