8位微控制器

目录-

1	概述.		4
2	产品型	型号信息	5
	2.1	无铅(RoHS)产品型号信息表列	5
3	管脚酉	记置	6
4	管脚指	描述	8
5	方块图	<u> </u>	9
6	功能抗	描述	10
	6.1	片内 EPROM	10
	6.2	I/O □	10
	6.3	串行口	10
	6.4	定时器	10
	6.5	中断	10
	6.6	数据指针	10
	6.7	CPU结构	10
		6.7.1 ALU	11
		6.7.2 Acc	11
		6.7.3 B 寄存器	
		6.7.4 程序状态字寄存器(PSW)	
		6.7.5 堆栈指针	
		6.7.6 片内便签	
7	内存组	且织	12
	7.1	程序存储器	12
	7.2	寄存器的映射	12
		7.2.1 工作寄存器	13
		7.2.2 位寻址区	14
		7.2.3 堆栈	
8	特殊以	力能寄存器	15
	8.1	特殊功能寄存器细部列表描述	17
9	指令.		30
10	指令問	寸序	38
11	电源管	穹 理	39
	11.1	空闲模式	39
	11.2	掉电模式	39
12	复位象	条件	40

nuvoTon

	12.1	复位源	40
		12.1.1 外部复位	40
		12.1.2 软件复位	40
		12.1.3 复位状态	40
	12.2	中断	41
	12.3	中断源	41
	12.4	优先级结构	41
	12.5	I中断响应时间	42
	12.6	中断输入	43
13	可编程	建定时器/计数器	44
	13.1	定时器/计数器 0 & 1	44
	13.2	时钟源选择	44
		13.2.1 模式0	44
		13.2.2 模式1	44
		13.2.3 模式2	45
		13.2.4 模式3	45
	13.3	定时器/计数器 2	46
		13.3.1 捕获模式	46
		13.3.2 向上计数,自动重装模式	47
		13.3.3 波特率发生器	47
14	看门狗	可定时器	48
15	串行□]	50
	15.1	模式 0	50
	15.2	模式 1	51
	15.3	模式 2	51
	15.4	模式 3	52
16	F04KE	BOOT模式	54
17	ISP(在	E系统编程)	55
18	配置化	<u>.</u>	59
19		7用电路	
20		F性	
	20.1	· 冲 绝对最大额定值	
	20.2	D.C. 直流特性	
	20.3	流特性	
		20.3.1 程序读取周期	
		20.3.2 数据读取周期	
	20.4	时序波形图	
		20.4.1 程序读取周期	
		20.4.2 数据读周期	67

nuvoTon

		20.4.3	数据写周期	67
		20.4.4	端口访问周期	68
21	封装尺	寸		69
	21.1	40-pin I	DIP	69
	21.2	44-pin I	PLCC	70
	21.3	44-pin I	PQFP	71
	21.4	48-pin I	LQFP	72
22	文件版	运本描述		79

芯唐电子(上海)集成电路有限公司(8位单片机)uC微控制器产品部

上海市长宁区延安西路2299号27楼 (邮编200336)

电话: 021-62365999 传真: 021-62365998

nuvoton

1 概述

W78E054D/W78E052D/W78E051D 是具有带ISP功能的Flash EPROM的低功耗8位微控制器;ISP功能的Flash EPROM可用于固件升级。它的指令集同标准8052指令集完全兼容。

W78E054D/W78E052D/W78E051D 包含16K/8K/4K字节的AP Flash EPROM、2K字节的LD Flash EPROM(执行ISP时电压要求 3.3V — 5.5V); 256 字节 SRAM; 4个8位双向、可位寻址的I/O口; 一个附加的4位I/O口P4; 3个16位定时/计数器及一个串行口。这些外围设备都由有8个中断源和2级中断能力的中断系统支持。为了方便用户进行编程和验证,W78E054D/W78E052D/W78E051D 内含的ROM允许电编程和电读写。一旦代码确定后,用户就可以对代码进行保护。

W78E054D/W78E052D/W78E051D有2种节电模式,空闲模式和掉电模式,2种模式均可由软件来控制选择。空闲模式下,处理器时钟被关闭,但外设仍继续工作。在掉电模式下晶体振荡器停止工作,以将功耗降至最低。外部时钟可以在任何时间及状态下被关闭,而不影响处理器运行。

特性

- ●全静态设计的CMOS 8位微处理器最高达40MHz
- 12T 或 6T 可选择
- ●宽电压 2.4~ 5.5V
- 256字节片内RAM
- 16K/8K/4K 程序存储器地址空间
- 2K LDROM 支持ISP 功能
- •64KB数据存储器地址空间
- 64KB程序存储器地址空间
- ●工作速度可达 40Mhz@12T 模式
- ●工作速度可达 20Mhz@6 T 模式
- 4个8位双向I/O口(支持驱动 LED)
- •8个中断源,2级中断能力
- ●一个4位多功能可编程口, INT2/INT3 (PQFP, PLCC, LQFP 封装 特有)
- 3个16位定时/计数器
- ●一个全双工串行口(UART)
- 看门狗定时器
- EMI 减少模式
- •软件复位
- •内建电源管理模式
- •代码保护机制
- 封装:

商业规格:

Lead Free (RoHS) DIP 40: W78E054DDG
Lead Free (RoHS) PLCC 44: W78E054DPG
Lead Free (RoHS) PQFP 44: W78E054DFG
Lead Free (RoHS) LQFP 48: W78E054DLG

nuvoton

- Lead Free (RoHS) DIP 40: W78E052DDG - Lead Free (RoHS) PLCC 44: W78E052DPG - Lead Free (RoHS) PQFP 44: W78E052DFG - Lead Free (RoHS) LQFP 48: W78E052DLG - Lead Free (RoHS) DIP 40: W78E051DDG - Lead Free (RoHS) PLCC 44: W78E051DPG - Lead Free (RoHS) PQFP 44: W78E051DFG - Lead Free (RoHS) LQFP 48: W78E051DLG

2 产品型号信息

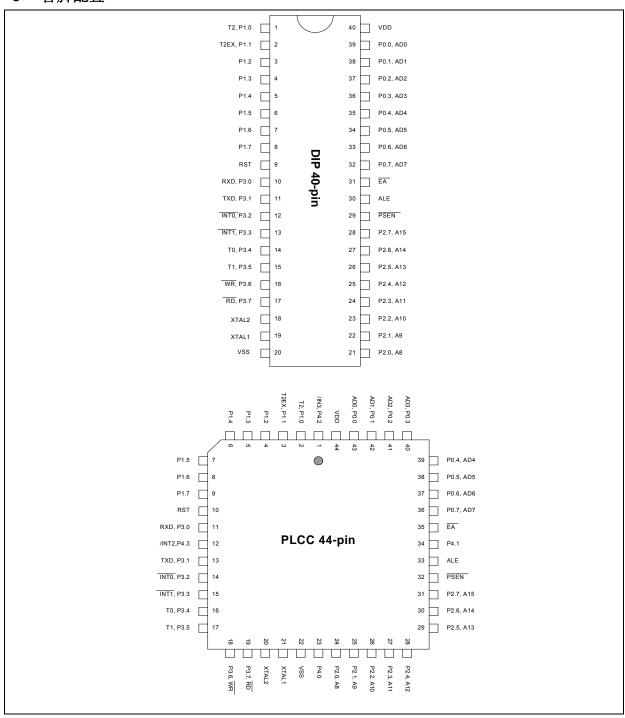
2.1 无铅(RoHS)产品型号信息表列

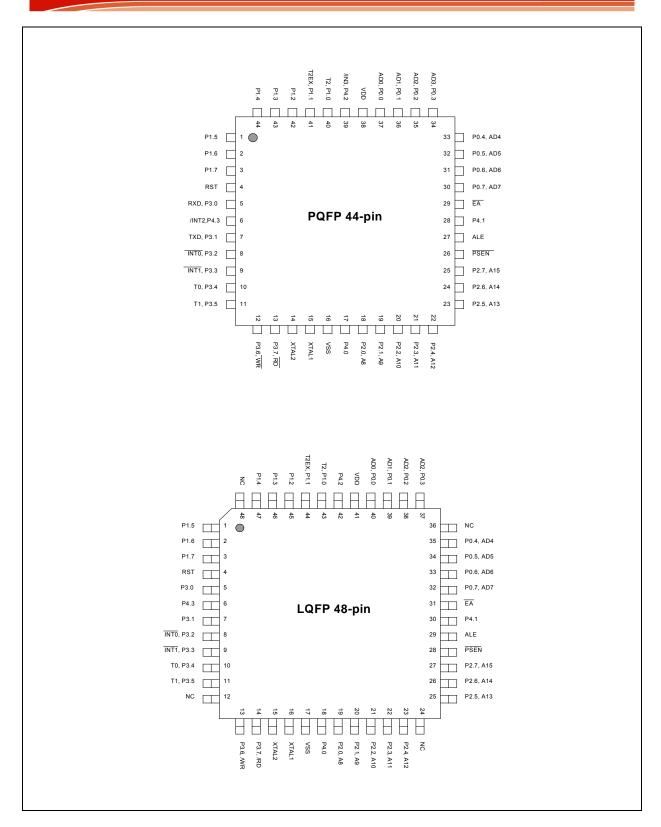
型号.	RAM	LD FLASH SIZE	AP FLASH SIZE	封装	工作温度	
W78E054DDG		2K Bytes	14K Bytes	DIP-40 Pin	-40°C~85°C	
W70L034DDG		0	16K Bytes	DIF-40 FIII	-40 C-05 C	
W78E054DPG		2K Bytes	14K Bytes	PLCC-44 Pin	-40°C~85°C	
W70L034DFG		0	16K Bytes	PLOC-44 PIII	-40 C-05 C	
W78E054DFG		2K Bytes	14K Bytes	PQFP-44 Pin	-40°C~85°C	
W70L034DI G		0	16K Bytes	r Qi r -44 riii	-40 C~65 C	
W78E054DLG	256	2K Bytes	14K Bytes	LQFP-48 Pin	-40°C~85°C	
W70L034DLG	Bytes	0	16K Bytes	EQIT-40 FIII	70 00 0	
W78E052DDG	256			DIP-40 Pin	-40°C~85°C	
W78E052DPG	Bytes	2K Bytes	8K Bytes	PLCC-44 Pin	-40°C~85°C	
W78E052DFG		ZR Dytes	ON Dyles	PQFP-44 Pin	-40°C~85°C	
W78E052DLG				LQFP-48 Pin	-40°C~85°C	
W78E051DDG				DIP-40 Pin	-40°C~85°C	
W78E051DPG		2K Bytes	4K Bytes	PLCC-44 Pin	-40°C~85°C	
W78E051DFG		ZN Dyles	4K Dyles	PQFP-44 Pin	-40°C~85°C	
W78E051DLG				LQFP-48 Pin	-40°C~85°C	

- 5 -



3 管脚配置





- 7 -



4 管脚描述

符号	类型	描述
ĒĀ	I	外部访问使能:此管脚使处理器访问外部ROM。如果EA管脚为高电平且程序计数器指向片内ROM空间,ROM的地址和数据就不会出现在总线上。
PSEN	ОН	程序存储使能: PSEN 允许外部ROM数据出现在P0口的地址/数据总线上。当访问内部ROM时,此管脚上不输出 PSEN 的选通信号。
ALE	ОН	地址锁存使能: ALE用于将PO口地址锁存,使其和数据分离。
RST	I L	复位: 振荡器运行时,此管脚上出现两个机器周期的高电平将使器件复位。
XTAL1	I	石英晶体1:晶体振荡器的输入。此管脚可由一个外部时钟驱动。
XTAL2	0	石英晶体 2 :晶体振荡器的输出。XTAL2是XTAL1的反相端。
VSS	I	地: 地电位。
VDD	I	电源: 电源工作电压。
P0.0 – P0.7	I/O D	端口0: 与标准8052相同。
P1.0-P1.7	I/O H	端口1:与标准8052相同。复用功能位,如下: T2(P1.0): 定时器/计数器 2 外部输入 T2EX(P1.1): 定时器/计数器 2 重装载/捕获 控制
P2.0-P2.7	I/O H	端口2:端口2是一个具有内部上拉电路的双向I/O口。此端口提供访问外部存储器的高位地址。
P3.0-P3.7	I/O H	端口3:端口3是一个具有内部上拉电路的双向I/O 口。所有位都有复用功能,如下: RXD (P3.0):串行口接收器输入 TXD (P3.1):串行口发送器输出 INTO (P3.2):外部中断0 INT1 (P3.3):外部中断1 TO (P3.4):定时器0外部输入 T1 (P3.5):定时器1外部输入 WR (P3.6):外部数据存储器写选通 RD (P3.7):外部数据存储器读选通
P4.0-P4.3	I/O H	端口4:双向I/O 口. P4.3 & P4.2 可以选择位外部中断(INT2/INT3)的输入引脚.

^{*}注释:类型 I:输入,O:输出,I/O:双向口.

5 方块图

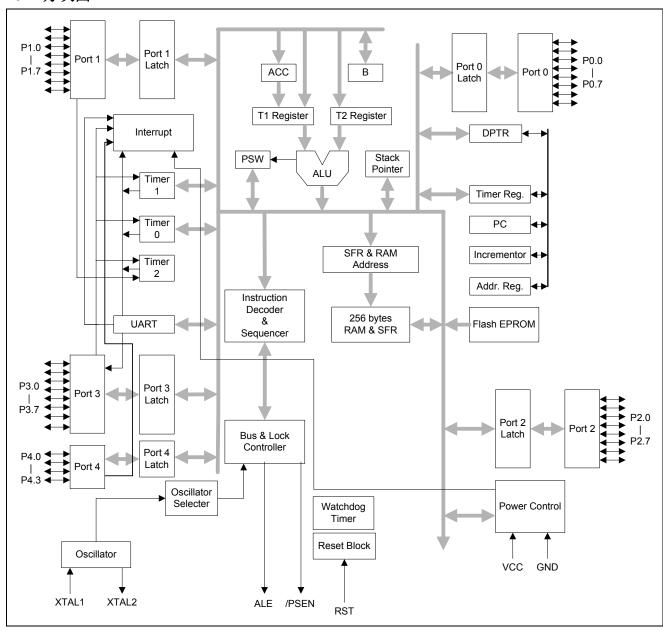


图 6-1 W78E054D/W78E052D/W78E051D方块图

Publication Release Date: July1, 2009 Revision: SC5

nuvoton

6 功能描述

W78E054D/W78E052D/W78E051D的体系结构包括一个外围有多个寄存器的核心控制器,4个通用I/O口,一个4位可编程特殊功能I/O口,256字节的RAM,3个定时器/计数器,一个串行口,处理器支持111条不同的操作码,并可访问64k的程序地址空间和64k的数据存储空间.

6.1 片内 EPROM

W78E054D/W78E052D/W78E051D系列具有16K/8K/4K bytes Flash EPROM.

6.2 I/O □

W78E054D/W78E052D/W78E051D 有4个8位I/O口,及一个附加的4位I/O口。当处理器用MOVC或MOVX指令执行外部程序、访问外部设备/存储器时,P0口可用作地址/数据总线。此时它内部有强上拉或下拉功能,无须再使用外部上拉。否则它是带有开漏输出的通用I/O口。P2口主要提供16位地址的高8位。当用作地址线时它同样具有强上拉或下拉功能。P1、P3口是I/O口同时具有不同的功能。P4口(限PLCC/QFP/LQFP封装)是和P1、P3 相同的通用I/O口。P4.0具有外部中断(INT2/INT3)输入的功能。

6.3 串行口

W78E054D/W78E052D/W78E051D 系列具有1个增强型串行口,功能与标准8052串行口相似。W78E054D/W78E052D/W78E051D 的串行口能以不同的方式运行,以获得时序相似

6.4 定时器

定时器0, 1, 2 中都包含2个8位数据寄存器。分别是定时器0下的TL0、TH0,定时器1下的TL1、TH1,定时器2下的TL2、TH2。TCON和TMOD对定时器0,1 进行控制。T2CON寄存器对定时器2进行控制。RCAP2H,RCAP2L是定时器2的重装/捕捉寄存器。定时器0和1的操作与W78C51相同。定时器2为一16位定时/计数器,通过T2CON设定和控制。与定时器0和1相同,定时器2可以根据T2CON的C/T2位,设定作为外部计数器或内部定时器,定时器2有三个操作模式:捕捉,自动重装和波特率发生器。捕捉或重装模式的时钟速度与定时器0和1相同.

6.5 中断

W78E054D/W78E052D/W78E051D 的中断系统与标准8052之中断系统有细微的差别。由于存在新增功能和外设,中断源的数量和中断向量都相应得增加。W78E054D/W78E052D/W78E051D系列具有8个中断源2级中断能力,包括外部中断,定时器中断及串行I/O口中断.

6.6 数据指针

在标准8052中只有一个16位数据指针(DPL,DPH)。W78E054D/W78E052D/W78E051D 中还有一个16位数据指针(DPL1,DPH1)。这个数据指针位于标准8052中未定义的SFR地址中.

6.7 CPU结构

W78E054D/W78E052D/W78E051D系列是基于标准的8052内核,在8-位的ALU周围集成了用于临时存储数据和控制外设的内部寄存器。可以执行标准8052的指令集.



6.7.1 ALU

ALU 是 W78E054D/W78E052D/W78E051D系列MCU的核心,它有算术运算和逻辑运算功能,它还具有判断和程序转移功能。但客户不可以直接使用ALU,指令经过译码器译码后经过ALU和它的辅助寄存器产生的运算结果。ALU主要通过特殊寄存器ACC和特殊寄存器 B实现乘除法运算。ALU产生几种状态标志,这些标志存放于状态字寄存器(PSW)中

6.7.2 Acc

W78E054D/W78E052D/W78E051D s系列的MCU中算术运算、逻辑运算、数据传送的操作中,累加器(ACC)是一个非常重要的寄存器。CPU直接访问累加器,所以高速指令会使用累加器作为第一参数..

6.7.3 B 寄存器

通用寄存器B是一个8位寄存器,在乘/除法运算中存放第二参数。在其它指令中通用寄存器B可以作为通用寄存器使用.

6.7.4 程序状态字寄存器(PSW)

PSW 是一个8位标志寄存器,存放ALU的计算结果。包含;进位标志位、辅助进位标志位、用户标志位、寄存器工作组选择位、溢出标志和奇偶标志.

6.7.5 堆栈指针

W78E054D/W78E052D/W78E051D系列有一个8-位 堆栈指针,它指向堆栈的顶端。 堆栈在便签RAM 区, 因此堆栈的大小由此部分RAM大小决定的.

6.7.6 片内便签

W78E054D/W78E052D/W78E051D系列有 256 字节片内便签RAM。在程序的执行中可以临时存放数据,有一个可位寻址区域,可以直接使用..



7 内存组织

W78E054D/W78E052D/W78E051D系列将内存分为2个独立的区域:程序内存区和数据存储器区。程序内存区用来存放程序代码,数据存储器区用来存放数据及内存映像的设备.

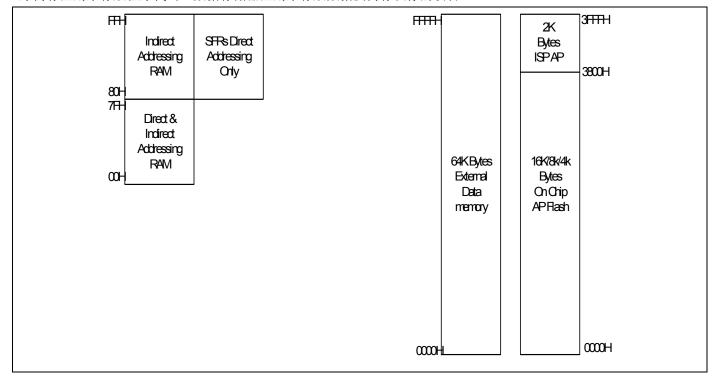


图 8-1 存储页

7.1 程序存储器

W78E054D/W78E052D/W78E051D 提供 16K/8K/4K bytes (2K bytes for ISP F/W) I大小的程序存储器,所有指令都从这些区域中取出执行。MOVC指令同样也访问这些区域.

7.2 寄存器的映射

W78E054D/W78E052D/W78E051D 系列有独立的程序存储空间和数据存储空间。它包含有特殊功能寄存器(特殊功能寄存器)。SFR只能用直接寻址方式访问其它的片内RAM可以直接寻址也可以间接寻址访. 便签RAM只有256字节,因此仅适用于数据量较小的场合;在使用的时候,注意不要超出范围。描述如下.

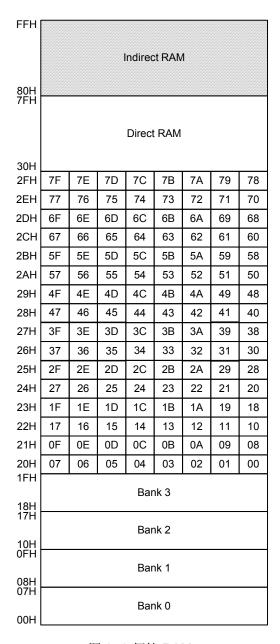


图 8-2 便签 RAM

7.2.1 工作寄存器

工作寄存器有四组,每组有8个8-位寄存器。组号标识为:第1组、第2组、第3组、第4组,在组中寄存器可以直接访问。寄存器名称分别为:R0、R1、R2、R3、R4、R5、R6和R7,他们可以指向任何一组,有PSW寄存器中的RS0、RS1的状态决定。R0和R1寄存器被用作间接寻址的地址.



7.2.2 位寻址区

便签RAM区从20h到2Fh的区域可以字节寻址也可以位寻址,也就是说在这个区域可以按位寻址,指令译码器会自动分辨位指令还是字节指令。在特殊功能寄存器中地址是以0或8结尾的都可以位寻址.

7.2.3 堆栈

便签RAM可以用作堆栈,该区域由堆栈指针(SP)指定,SP是堆栈的顶端地址。当跳转、调用或中断调用时返回地址放在栈顶,在RAM中堆栈的起始地址是没有限定的,复位后堆栈指针默认是07h,使用者可以根据需求改变堆栈的起始地址。SP指向堆栈里最后的那个值,进站后SP加1,出栈是读出栈定的值然后SP会减1.



8 特殊功能寄存器

W78E054D/W78E052D/W78E051D系列MCU内核用特殊功能寄存器(特殊功能寄存器)来控制和监测外设运行和外设模式。特殊功能寄存器位于80H-FFH的地址空间内,只能用直接寻址的方式来访问。一些特殊功能寄存器是可位寻址的,这个功能特别适用于只想修改寄存器中的某一位而不影响其它位的场合。可位寻址的特殊功能寄存器,其地址编号是以0或8结尾。W78E054D/W78E052D/W78E051D 系列中含有标准8052中所有的特殊功能寄存器,同时也加入了一些新的特殊功能寄存器。在一些应用场合,8052中未被定义的位被赋予了新的功能。

	, ,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,		1 7 7 110					
F8							-	
F0	В							
E8								
E0	ACC							
D8	P4							
D0	PSW							
C8	T2CON	T2MOD	RCAP2L	RCAP2H	TL2	TH2		
C0	XICON				SFRAL	SFRAH	SFRRD	SFRCN
В8	IP						EAPAGE	CHPCON
В0	P3							IPH
A8	ΙE							
A0	P2							
98	SCON0	SBUF						
90	P1			_	_			
88	TCON	TMOD	TL0	TL1	TH0	TH1	AUXR	WDTC
80	P0	SP	DPL	DPH			POR	PCON

表 8-1: 特殊功能寄存器列表

Note: 1. 有加粗边框的那一列为可位寻址的特殊功能寄存器

2. 上表每行分了8列。空白项表示该地址空间没有特殊功能寄存器存在,对这些空间的访问将会得到全1的结果.



特殊功能寄存器:

SYMBOL	DEFINITION	ADDRESS	MSB	BIT ADDR	ESS, SYME	BOL	LSB				RESET
В	B register	F0H	(F7)	(F6)	(F5)	(F4)	(F3)	(F2)	(F1)	(F0)	0000 0000B
ACC	Accumulator	E0H	(E7)	(E6)	(E5)	(E4)	(E3)	(E2)	(E1)	(E0)	0000 0000B
P4	Port 4	D8H					INT2	INT3			0000 1111B
PSW	Program status word	D0H	(D7) CY	(D6) AC	(D5) F0	(D4) RS1	(D3) RS0	(D2) OV	(D1) F1	(D0) P	0000 0000B
TH2	T2 reg. high	CDH									0000 0000B
TL2	T2 reg. low	ССН									0000 0000B
RCAP2H	T2 capture low	СВН									0000 0000B
RCAP2L	T2 capture high	CAH									0000 0000B
T2MOD	Timer 2 Mode	C9								DCEN	0000 0000B
T2CON	Timer 2 control	С8Н	(CF) TF2	(CE) EXF2	(CD) RCLK	(CC) TCLK	(CB) EXEN2	(CA) TR2	(C9) C/T2	(C8) CP/RL2	0000 0000B
SFRCN	SFR program of control	C7H			NOE	NCE	CTRL3	CTRL2	CTRL1	CTRL0	0000 0000B
SFRRD	SFR program of data register	C6H									0000 0000B
SFRAH	SFR program of address high byte	C5H									0000 0000B
SFRAL	SFR program of address low byte	C4H									0000 0000B
XICON	External interrupt control	C0H	PX3	EX3	IE3	IT3	PX2	EX2	IE2	IT2	0000 0000B
CHPCON	Chip contorl	BFH	SWRST	-		-	-	-	FBOOTSL	ENP	0000 0000B
EAPAGE	Erase page operation modes	BEH					EAPG3	EAPG2	EAPG1	EAPG0	0000 0000B
IP	Interrupt priority	В8Н	(BF) -	(BE) -	(BD) PT2	(BC) PS	(BB) PT1	(BA) PX1	(B9) PT0	(B8) PX0	1100 0000B
IPH	Interrupt priority High	В7Н									0000 0000B
P3	Port 3	вон	(B7) RD	(B6) WR	(B5) T1	(B4) T0	(B3) INT1	(B2) INT0	(B1) TXD	(B0) RXD	1111 1111B
IE	Interrupt enable	A8H	(AF) EA	(AE) -	(AD) ET2	(AC) ES	(AB) ET1	(AA) EX1	(A9) ET0	(A8) EX0	0100 0000B
P2	Port 2	A0H	(A7) A15	(A6) A14	(A5) A13	(A4) A12	(A3) A11	(A2) A10	(A1) A9	(A0) A8	1111 1111B
SBUF	Serial buffer	99H									0000 0000B
SCON	Serial control	98H	(9F) SM0/FE	(9E) SM1	(9D) SM2	(9C) REN	(9B) TB8	(9A) RB8	(99) TI	(98) RI	0000 0000B
P1	Port 1	90H	(97)	(96)	(95)	(94)	(93)	(92)	(91) T2EX	(90) T2	1111 1111B
WDTC	Watchdog control	8FH	ENW	CLRW	WIDL	-	-	PS2	PS1	PS0	0000 0000B
AUXR	Auxiliary	8EH	-	-	-	-				ALEOFF	0000 0110B
TH1	Timer high 1	8DH									0000 0000B
TH0	Timer high 0	8CH									0000 0000B
TL1	Timer low 1	8BH									0000 0000B
TL0	Timer low 0	8AH									0000 0000B
TMOD	Timer mode	89H	GATE	C/T	M1	МО	GATE	C/T	M1	MO	0000 0000B
TCON	Timer control	88H	(8F) TF1	(8E) TR1	(8D) TF0	(8C) TR0	(8B) IE1	(8A) IT1	(89) IE0	(88) IT0	0000 0000B
PCON	Power control	87H	SMOD	SMOD0	-	POR	GF1	GF0	PD	IDL	0011 0000B
POR	Port Options Register	86H	-	-	-	-	-	-	-	P0UP	0000 0001B
DPH	Data pointer high	83H									0000 0000B
DPL	Data pointer low	82H									0000 0000B



_		_	_	_	_	_	_	_	_	_	
SP	Stack pointer	81H									0000 0111B
P0	Port 0	80H	(87)	(86)	(85)	(84)	(83)	(82)	(81)	(80)	1111 1111B

8.1 特殊功能寄存器细部列表描述

端口0

7 6 5 4 3 2 1 0 位: P0.7 P0.6 P0.5 P0.4 P0.3 P0.2 P0.1 P0.0

助记符: P0 地址: 80h

端口0是一个开漏双向I/O口,在访问外部存储器时,它会分时输出16位地址的低位字节和8位数据。

堆栈指针

5 3 2 0 位: 7 4 1 6 SP.7 SP.6 SP.4 SP.2 SP.1 SP.0 SP.5 SP.3

助记符: SP 地址: 81h

堆栈指针存储暂存RAM中堆栈的起始地址,就是说他总指向栈顶。

数据指针低字节

位: 7 6 5 4 3 2 1 0 DPL.7 DPL.6 DPL.5 DPL.4 DPL.3 DPL.2 DPL.1 DPL.0

助记符: DPL 地址: 82h

标准8052中16位数据指针的低字节。

数据指针高字节

5 3 2 1 0 位: 7 6 4 DPH.7 DPH.6 DPH.5 DPH.4 DPH.3 DPH.2 DPH.1 DPH.0

助记符: DPH 地址: 83h

端口 控制寄存器

位: 7 6 5 4 3 2 1 0
- - - - - POUP

BIT	NAME	FUNCTION
0	P0UP	0: 端口 0 为开漏模式.
		1: 端口 0 带内部上拉.

电源控制

Publication Release Date: July1, 2009

- 17 - Revision: SC5

nuvoTon

位	7	6	5	4	3	2	1	0
	-	-	BOF	POR	GF1	GF0	PD	IDL

位	名称	功能
7	-	保留.
6	-	保留.
5	BOF	0: 软件清零 1: 当发生上电复位、降压复位、降压中断时硬件置位.
	POR	0: 软件清零。
4		1: 当发生上电复位时硬件置位。.
3	GF1	通用的标志位.
2	GF0	通用的标志位.
1	PD	1: 系统进入掉电模式; 该模式下,所有时钟停止工作,程序也不再执行
0	IDL	1: 系统进入空闲模式;该模式下,CPU的时钟停止工作,程序停止运行;但串口、 定时器、中断的时钟没有停止,这些功能模块仍正常运行

定时器控制

Bit:	7	6	5	4	3	2	1	0
·	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0

位	名称	功能
7	TF1	定时器1溢出标志;在定时器1溢出时该位置1。当程序响应定时器1中断执行相应的中断服务程序时,该位自动清0。软件也可对该位置位或复位
6	TR1	定时器1启动控制:该位由软件来置位或清零来启动或关闭定时器
5	TF0	定时器0溢出标志;在定时器1溢出时该位置1。当程序响应定时器0中断执行相应的中断服务程序时,该位自动清0。软件也可对该位置位或复位
4	TR0	定时器0启动控制:该位由软件来置位或清零来启动或关闭定时器
3	IE1	外部中断1标志;当 int1 上出现电平跳变时由硬件置1;若被设置为下沿触发中断,进入中断服务程序IE1会自动清除为0。.
2	IT1	1触发方式控制; 1: 低电平边沿触发; 0: 低电平触发
1	IE0	外部中断0标志;当 <i>INT</i> 0上出现电平跳变时由硬件置1;若被设置为下沿触发中断,进入中断服务程序IE0会自动清除为0
0	IT0	外部中断0触发方式控制; 1: 低电平边沿触发; 0: 低电平触发.

定时器模式控制

nuvoTon

Bit:	7	6	5	4	3	2	1	0	
	GATE	C/T	M1	M0	GATE	C/T	M1	M0	
	TIMER1				TIMER0				

位	名称	功能
7	GATE	门控位为1时, 定时器/计数器的运行除受 TRx 控制外还受 $int n$ 控制,当 TRx 和 $int n$ 均为 1时定时器/计数器开始运行。该位为0时,定时器的运行只受 TRx 的控制
6	C/T	定时器/计数器工作方式选择:为0时以定时器的方式运行;为1时对TX脚上的高到低电平变化进行计数
5	M1	模式选择位
4	M0	模式选择位
3	GATE	门控位为1时, 定时器/计数器的运行除受 TRx 控制外还受 $int n$ 控制,当 TRx 和 $int n$ 均为 1时定时器/计数器开始运行。该位为0时,定时器的运行只受 TRx 的控制
2	C/T	定时器/计数器工作方式选择:为0时以定时器的方式运行;为1时对TX脚上的高到低电平变化进行计数
1	M1	模式选择位
0	M0	模式选择位

M1, M0: 模式选择位:

		WII, WO. 侯八起宇位.
M1	МО	模式
0	0	模式 0: 8-位定时器,有5位的预分频。
0	1	模式 1: 16-位定时器,没有5位的预分频。
1	0	模式 2:8位从THx中自动重装定时器
1	1	模式3: (仅适用于T0) TL0是受定时器0 控制的8位定时器/计数器。 TH0 是受定时器1控制的8位定时器/计数器。定时器1在此方式下不工作。

定时器 0 LSB

Bit:	7	6	5	4	3	2	1	0
	TL0.7	TL0.6	TL0.5	TL0.4	TL0.3	TL0.2	TL0.1	TL0.0

助记符: TL0 地址: 8Ah

位	名称	功能
7-0	TL0.[7:0]	定时器 0 LSB.

定时器1 LSB

Publication Release Date: July1, 2009 Revision: SC5

nuvoTon

		1011						
Bit:	7	6	5	4	3	2	1	0
	TL1.7	TL1.6	TL1.5	TL1.4	TL1.3	TL1.2	TL1.1	TL1.0
助记符	f: TL1						土	也址: 8Bh
位	名称	功能						
7-0	TL1.[7:0]	定时器1LS	B.					
定时器	0 MSB							
Bit:	7	6	5	4	3	2	1	0
	TH0.7	TH0.6	TH0.5	TH0.4	TH0.3	TH0.2	TH0.1	TH0.0
助记符	: TH0						‡	也址: 8Ch
位	名称	功能						
7-0	TH0.[7:0]	定时器 0 M	SB.					
定时器	1 MSB							
Bit:	7	6	5	4	3	2	1	0
	TH1.7	TH1.6	TH1.5	TH1.4	TH1.3	TH1.2	TH1.1	TH1.0
助记符	f: TH1						ŧ	也址: 8Dh
位	名称	功能						
7-0	TH1.[7:0]	定时器1 MS	SB.					
AUXR								
Bit:	7	6	5	4	3	2	1	0
п.) э &A	-	-	-	-	-	-	-	ALE_OFF
	E: AUXR	-1 Ak					Į.	也址: 8Eh
位	名称	功能	- 44 .1.					
0	ALE_OFF	1: 禁止 ALE 0: 使能 AL						
		U. 以此 AL						
看门猫	可时钟控制寄	左 哭						
Bit:	7	6	5	4	3	2	1	0
	ENW	CLRW	WIDL	-	-	PS2	PS1	PS0
助记符	: WDTC						±	也址: 8FH
位	名称	功能						
7	ENW	置位表明看	门狗有效					
6	CLRW	置位表明看	门狗定时器	和预分频器》	青零。此标さ	。 位会自动清	零.	
L	l .							

nuvoTon

5	WIDL	若此位被置位,看门狗定时器在IDLE模式下有效,否则,在IDLE模式下不工作。 缺省是清零.								
2-0	PS2-0	看门狗定时器预分频器选择,当设置PS2 ~0, 预分频系数选择如下:								
		PS2 PS1 PS0	预分频系数选择							
		0 0 0	2							
		0 0 1	4							
		0 1 0	8							
		0 1 1	16							
		1 0 0	32							
		1 0 1	64							
		1 1 0	128							
		1 1 1	256							

端口1

Bit:	7	6	5	4	3	2	1	0
	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0

助记符: P1 地址: 90h

位	名称	功能
7-0	P1.[7:0]	I/O端口。在端口读访问时多数指令会对这个端口进行读操作。对于读-修改-写指令,对这个端口的操作时读。

串行口控制寄存器

Bit:	7	6	5	4	3	2	1	0
·	SM0/FE	SM1	SM2	REN	TB8	RB8	TI	RI

名称	功能							
SM0/FE	串行口0,模式0控制位或贞错误标志位。PCON特殊功能寄存器中的SMOD0位决定该位的功能。下面会描述SM0的运行功能。当用作贞错误标志时,该位的置位表示一个无效的停止位。该位必须由软件来清除.							
SM1	串行口模式位1 SM0 SM1 模式 0 0 0 0 1 1 1 0 2	同步 异步 异步	数据长 8 10 11	波特率 时钟的4或12分之一 可变 时钟的64或32分之一 可变				
	SM0/FE	SM0/FE 串行口0,模式0控 定该位的功能。下 表示一个无效的停 串行口模式位1 SM0 SM1 模式 0 0 0 0 1 1	SM0/FE 串行口0,模式0控制位或贞错误标定该位的功能。下面会描述SM0的表示一个无效的停止位。该位必须串行口模式位1 SM0 SM1 模式 说明 0 0 0 同步 0 1 1 异步	SM0/FE 串行口0,模式0控制位或贞错误标志位。PCC 定该位的功能。下面会描述SM0的运行功能。表示一个无效的停止位。该位必须由软件来清串行口模式位1 SM0 SM1 模式 说明 数据长 0 0 0 同步 8 0 1 1 月 异步 10 1 0 2 昇步 11				

Publication Release Date: July1, 2009

- 21 - Revision: SC5

nuvoTon

5	SM2	多机通信控制。将该位置1,则使能模式2及模式3下的多机通信功能。在模式2或3下,如果SM2置1,那么收到的第九位数据RB8是0的话,Rl将不会置位。在模式1下如果SM2置1,那么在没有收到有效的停止位前Rl是不会置位的。在模式0下,SM2位控制着串行口的时钟。如果清0,那么串行口的时钟是系统时钟的12分频。这样系统就与标准8052兼容。如果该位置1,那么串行口的时钟是系统时钟的4分频,这样就加快了同步通信的速度
4	REN	接收使能,置1时打开串行口接收功能,否则关闭该功能
3	TB8	模式2和3中要被发送的第九位数据。软件可以根据需求将该位置1或清0
2	RB8	模式2和3中接收到的第九位数据。模式1下,若SM2=0则RB8是接收到的停止位。 模式0下该位无意义
1	TI	发送中断标志:模式0下该标志由硬件在发送完8位数据后置位,而在其它模式下 在串行发送到停止位的开始时置位。该位必须由软件来清除
0	RI	接收中断标志:模式0下该标志由硬件在接收到8位数据后置位,而在其他模式下在串行接收到停止位的中间时置位。该位必须由软件来清除。

SM1, SM0: 模式选择位

			, ,	- 	
Mode	SM0	SM1	说明	长度	波特率
0	0	0	同步	8	Tclk 4 /12 分频
1	0	1	异步	10	可变
2	1	0	异步	11	Tclk 32/64 分频
3	1	1	异步	11	可变

串行数据缓冲器 SBUF

地址: 99h

Bit:	7	6	5	4	3	2	1	0
	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
位	名称	功能						
7~0	SBUF	寄存器。-	一个用于接收	(据都放在这 (数据,一个 [则发送串行	用于发送数据			

端口 2

Bit:	7	6	5	4	3	2	1	0
	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0

位	名称	功能
7-0	P2.[7:0]	端口2是内部有上拉的双向I/O口,在访问外部存储器时输出高8位地址.



中	断	付	育	ķ

Bit:	7	6	5	4	3	2	1	0
	EA	-	ET2	ES	ET1	EX1	ET0	EX0

位	名称	功能					
7	EA	全局中断允许.允许/禁止所有的中断					
6	-	留					
5	ET2	许定时器2中断.					
4	ES	允许串口中断					
3	ET1	允许定时器1中断.					
2	EX1	允许外部中断1.					
1	ET0	允许定时器0中断.					
0	EX0	允许外部中断0.					

Port 3

Bit:	7	6	5	4	3	2	1	0
	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0

助记符: P3 地址: B0h

P3.7-0: 通用I/O口,每个管脚也有其相应的复用功能。复用功能描述如下:

位	名称	功能
7	P3.7	RD
6	P3.6	WR
5	P3.5	T1
4	P3.4	ТО
3	P3.3	ĪNT1
2	P3.2	ĪNT0
1	P3.1	TX
0	P3.0	RX

中断优先权

Bit:	7	6	5	4	3	2	1	0
	-	-	PT2	PS	PT1	PX1	PT0	PX0

- 23 -

Publication Release Date: July1, 2009 Revision: SC5



位	名称	功能
5	PT2	1: 设置定时器2的中断优先权是较高优先级.
4	PS	1: 设置串口器的中断优先权是较高优先级.
3	PT1	1: 设置定时器1的中断优先权是较高优先级.
2	PX1	1: 设置外部中断1的中断优先权是较高优先级.
1	PT0	1: 设置定时器0的中断优先权是较高优先级.
0	PX0	1: 设置外部中断0的中断优先权是较高优先级.

擦除选择模式

Bit: 7	6	5	4	3	2	1	0
-	-	-	-	-	-	EAPG1	EAPG0

助记符: EAPAGE 地址: BD

位	名称	功能
1	EAPG1	1.擦除 PAGE1.(LD flash)
0	EAPG0	1.擦除 PAGE0. (AP Flash)

芯片控制

Bit:	7	6	5	4	3	2	1	0
	SWRST	-	-	-	-	-	FBOOTSL	ENP

助记符: CHPCON 地址: BFh

位	名称	功能
	SWRESET(F04K MODE)	该位置1后,FBOOTSL和FPROGEN也被置为1。这将使控制器进入如同上电复位后的出世状态。这个操作将重启微控制器并开始正常运行。如果读到该位为逻辑1,则可判断系统在F04KBOOT模式下。
1	FBOOTSL	编程区域选择
		0: Loader程序位于APROM中, LDROM是重编程的区域。
		1: Loader程序位于LDROM中, APROM是重编程的区域。
0	FPROGEN	ROM 编程使能
		1:使能。控制器在进入IDEL模式,并由中断使其从IDLE模式退出后进入
		ISP模式。在ISP模式下,是在IDEL模式下完成擦除、编程、读等操作。
		0:关闭。片上FLASH处于只读模式,ISP功能被关闭。

外部中断控制

Bit: 7 6 5 4 3 2 1 0

nuvoton

	nuve	1011						
	PX3	EX3	IE3	IT3	PX2	EX2	IE2	IT2
助记符	: XICON		l				世	址: C0 h
位	名称	功能						
7	PX3	置位表明	外部中断3的	优先级为高				
6	EX3	置位表明。	外部中断3有	效				
5	IE3	如果IT3=	· 1 ,当中断被	皮检测/响应时	计,IE3可由领	更件自动置位	IJ清零	
4	IT3	当此位由:	软件置位/清:	零时, 外部中	中断3为下降》	凸/低电平触》		
3	PX2	置位表明	外部中断2的	优先级为高				
2	EX2	置位表明。	外部中断2有	效				
1	IE2	如果IT2=	· 1 ,当中断被	皮检测/响应时	计,IE2可由领	更件自动置位	IJ清零	
0	IT2	当此位由:	软件置位/清:	零时, 外部中	中断2为下降》	凸/低电平触》		
SFR 和 Bit:	星序底地址 7	6	5	4	3	2	1	0
	SFRAL.7	SFRAL.6	SFRAL.5	SFRAL.4	SFRAL.3	SFRAL.2	SFRAL.1	SFRAL.0
	: SFRAL						世	址: C4h
位	名称	功能						
7-0	SFRAL.[7:0	0] ISP模式	代下,片上R	OM的目标地	址。SFRAL	.为低位地址.		
SFR 和	呈序高地址							
Bit:	7	6	5	4	3	2	1	0
	SFRAH.7	SFRAH.6	SFRAH.5	SFRAH.4	SFRAH.3	SFRAH.2	SFRAH.1	SFRAH.0
助记符	: SFRAH						地	址: C5h
位	名称	功能						
7-0	SFRAH.[7:	0] ISP模式	大下,片上 R (OM的目标地	址。SFRAH	中为高位地:	址.	
SFR n	rogram For	· Data						
Bit:	7	6	5	4	3	2	1	0
	SFRFD.7	SFRFD.6	SFRFD.5	SFRFD.4	SFRFD.3	SFRFD.2	SFRFD.1	SFRFD.0
助记符	: SFRFD							址: C 6h
位	名称	功能						
7-0	SFRFD.[7:	0] ISP编和	星模式下,用	于保存片上I	ROM的编程	数据.		
<i>1</i> -U	2LKLD:[/:	U] ISP编档	E関八卜,用	丁保仔片上	KUM的编程到	双据.		

SFR for Program Control

- 25 - Revision: SC5



Bit:	7	6	5	4	3	2	1	0
	-	WFWIN	OEN	CEN	CTRL3	CTRL2	CTRL1	CTRL0

SFRCN 地址: C7h

位	名称	功能						
6	WFWIN	ISP编程片内RC	ISP编程片内ROM区选择					
		0:选定64K字 [±]	FROM 区为再	F编程目标	\mathbb{Z}			
		1: 选定4K字节	ROM区为再约	编程目标图	X			
5	OEN	ROM输出使能.						
4	CEN	ROM CHIP 使能	ROM CHIP 使能.					
3-0	CTRL[3:0]	CTRL[3:0]: Flash 控制信号s						
5-0								
3-0	OTTE[0.0]	Mode	CTRL<3:0>	WFWIN	OEN	CEN	SFRAH,SFRAL	SFRFD
3-0	OTTAL[0.0]	Mode 擦除 APROM	CTRL<3:0> 0010	WFWIN 0	OEN 1	CEN 0	SFRAH,SFRAL X	SFRFD X
3-0	OTTE[5.0]	擦除			_	_	,	

定时器 2 控制

Bit:	7	6	5	4	3	2	1	0
	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2

助记符: T2CON 地址: C8h

位	名称	功能
7	TF2	定时器2溢出标志:该位置位表示定时器2溢出。在向下计数方式中,如果计数值与捕捉寄存器的数值相等TF2也会置位。而且该位仅在RCLK和TCLK都为0的情况下被置位。该位只能由软件来清0,软件同样也可以对该位置1或清0。.
6	EXF2	定时器2外部事件标志:依照CP/RL2,EXEN2及DCEN的设置,在T2EX管脚(P1.1)上出现低电平跳变,或定时器2溢出时该位置位。如果是电平负跳变使该位置位,那么必须由软件来清0。如果打开相应的中断,那么当软件将该位置位或是检测到一个电平负跳变时,会引发一个定时器中断
5	RCLK	接收时钟标志:该位决定串行口0在模式1和3下接收数据时的时基。如果该位置 0,那么用定时器1的溢出做波特率发生器,否则将会用定时器2的溢出做波特率发生器。将该位置位将迫使定时器2用作波特率发生器。.
4	TCLK	发送时钟标志:该位决定串行口0在模式1和3下发送数据时的时基。如果该位置 0,那么用定时器1的溢出做波特率发生器,否则将会用定时器2的溢出做波特率发生器。将该位置位将迫使定时器2用作波特率发生器.
3	EXEN2	定时器2外部事件使能。如果定时器2不用做波特率发生器时,该位将控制定时

nuvoton

		器2的捕捉/重装功能的开启与关闭。如果该位置0,那么T2EX管脚上的电平变化将被忽略,否则T2EX上的电平变化将会引发捕捉或重装
2	TR2	定时器2运行控制该位用于打开/关闭定时器2,该位清零时定时器2停止运行并 且TH2 和TL2 中的内容被保留。
1	C/T2	计数器/定时器选择位,该位决定定时器2是用作定时器还是计数器。如果定时器2用作波特率发生器(每个tick2个时钟),那么该位的设置对定时器2没有影响。为0则定时器2是一个以按T2M设置的速率进行工作的定时器。为1它会对T2 脚上的负跳变进行计数。
0	CP/RL2	捕捉/重装选择:该位决定定时器2是工作在捕捉模式还是重装模式。如果RCLK或TCLK置位,那么该位会被忽略定时器2会在每次溢出后自动重装。如果该位为0那么在每次定时器2溢出或是当EXEN2=1且在T2EX上检测到下降电平时,定时器2会自动重装。如果该位为1当EXEN2=1且在在T2EX上检测到下降电平时,定时器2会进行一次捕捉。

定时器2 捕捉寄存器低字节

Bit:	7	6	5	4	3	2	1	0
	RCAP2L.7	RCAP2L.6	RCAP2L.5	RCAP2L.4	RCAP2L.3	RCAP2L.2	RCAP2L.1	RCAP2L.0

助记符: RCAP2L 地址: CAh

位	名称	功能
7-0	RCAP2L.[7:0]	当定时器2工作于捕捉模式时,该寄存器用于保存TL2的计数值。当定时器2工作于16位自动重装模式时,RCAP2L也用于保存16位自动重装值的低8位数值。.

定时器2 捕捉寄存器高字节

 Bit:
 7
 6
 5
 4
 3
 2
 1
 0

 RCAP2h.7
 RCAP2h.6
 RCAP2h.5
 RCAP2h.4
 RCAP2h.3
 RCAP2h.2
 RCAP2h.1
 RCAP2h.0

助记符: RCAP2H 地址: CBh

位	名称	功能
7-0	RCAP2H.[7:0]	当定时器2工作于捕捉模式时,该寄存器用于保存TH2的计数值。当定时器2工作于16位自动重装模式时,RCAP2H也用于保存16位自动重装值的高8位数值.

定时器2低字节

Bit:	7	6	5	4	3	2	1	0
	TL2.7	TL2.6	TL2.5	TL2.4	TL2.3	TL2.2	TL2.1	TL2.0

助记符: TL2 地址: CCh

位	名称	功能

Publication Release Date: July1, 2009 Revision: SC5

- 27 -



7-0	TL2.[7:0]	定时器2低字节

定时器2高字节

Bit:	7	6	5	4	3	2	1	0
	TH2.7	TH2.6	TH2.5	TH2.4	TH2.3	TH2.2	TH2.1	TH2.0

位	名称	功能
7-0	TH2.[7:0]	定时器2高字节

程序状态字

Bit:	7	6	5	4	3	2	1	0
	CY	AC	F0	RS1	RS0	OV	F1	Р

助记符: PSW 地址: D0h

位	名称	功能
7	CY	进位标志: 当ALU进行算术运算产生进位或借位时置位.
6	AC	辅助进位标志: 高半字节运算产生进位或借位时置位.
5	F0	用户标志0:用户可以使用的通用标志位.
4	RS1	寄存器区选择位:
3	RS0	寄存器区选择位:
2	OV	溢出标志: 作为一个预先操作,当第七位而不是第八位产生进位时该标志被设置
1	F1	用户标志1: 用户可以使用的通用标志位.
0	Р	奇、偶标志位。由硬件控制其置位与复位。用于表示累加器中"1"的数目奇数还是偶数。.

端口4

Bit:	7	6	5	4	3	2	1	0
	-	-	-	-	P4.3	P4.2	P4.1	P4.0

助记符: P4 地址: D8h

I/O 口4的地址为D8H,是一个4位多功能可编程I/O口。每个管脚都可以通过软件来单独设置。I/O口4有4种工作方式。

累加器

Bit:	7	6	5	4	3	2	1	0
	ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0

助记符: ACC 地址: E0h

nuvoTon

Γ	位	名称	功能
Γ	7-0	ACC	A (或ACC)寄存器是标准8052的累加器.

B 寄存器

Bit:	7	6	5	4	3	2	1	0
·	B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0

助记符: B	地址: F0h

位	名称	功能
7-0	В	B寄存器是标准8052中的辅助累加器.



9 指令

W78E054D/W78E052D/W78E051D执行8052 体系微处理器中的所有的指令。指令的功能,对标志位及状态位的影响完全与标准8052 处理器的指令相同

Op-code	HEX Code	Bytes	W78E054D/W78E052D/ W78E051D系列时钟周
·		,	期
NOP	00	1	12
ADD A, R0	28	1	12
ADD A, R1	29	1	12
ADD A, R2	2A	1	12
ADD A, R3	2B	1	12
ADD A, R4	2C	1	12
ADD A, R5	2D	1	12
ADD A, R6	2E	1	12
ADD A, R7	2F	1	12
ADD A, @R0	26	1	12
ADD A, @R1	27	1	12
ADD A, direct	25	2	12
ADD A, #data	24	2	12
ADDC A, R0	38	1	12
ADDC A, R1	39	1	12
ADDC A, R2	3A	1	12
ADDC A, R3	3B	1	12
ADDC A, R4	3C	1	12
ADDC A, R5	3D	1	12
ADDC A, R6	3E	1	12
ADDC A, R7	3F	1	12
ADDC A, @R0	36	1	12
ADDC A, @R1	37	1	12
ADDC A, direct	35	2	12
ADDC A, #data	34	2	12
SUBB A, R0	98	1	12
SUBB A, R1	99	1	12
SUBB A, R2	9A	1	12
SUBB A, R3	9B	1	12

nuvoTon

_			
SUBB A, R4	9C	1	12
SUBB A, R5	9D	1	12
SUBB A, R6	9E	1	12
SUBB A, R7	9F	1	12
SUBB A, @R0	96	1	12
SUBB A, @R1	97	1	12
SUBB A, direct	95	2	12
SUBB A, #data	94	2	12
INC A	04	1	12
INC R0	08	1	12
INC R1	09	1	12
INC R2	0A	1	12
INC R3	0B	1	12
INC R4	0C	1	12
INC R5	0D	1	12
INC R6	0E	1	12
INC R7	0F	1	12
INC @R0	06	1	12
INC @R1	07	1	12
INC direct	05	2	12
INC DPTR	A3	1	24
DEC A	14	1	12
DEC R0	18	1	12
DEC R1	19	1	12
DEC R2	1A	1	12
DEC R3	1B	1	12
DEC R4	1C	1	12
DEC R5	1D	1	12
DEC R6	1E	1	12
DEC R7	1F	1	12
DEC @R0	16	1	12
DEC @R1	17	1	12
DEC direct	15	2	12
MUL AB	A4	1	48

- 31 -

nuvoTon

DIV AB	84	1	48
DA A	D4	1	12
ANL A, R0	58	1	12
ANL A, R1	59	1	12
ANL A, R2	5A	1	12
ANL A, R3	5B	1	12
ANL A, R4	5C	1	12
ANL A, R5	5D	1	12
ANL A, R6	5E	1	12
ANL A, R7	5F	1	12
ANL A, @R0	56	1	12
ANL A, @R1	57	1	12
ANL A, direct	55	2	12
ANL A, #data	54	2	12
ANL direct, A	52	2	12
ANL direct, #data	53	3	24
ORL A, R0	48	1	12
ORL A, R1	49	1	12
ORL A, R2	4A	1	12
ORL A, R3	4B	1	12
ORL A, R4	4C	1	12
ORL A, R5	4D	1	12
ORL A, R6	4E	1	12
ORL A, R7	4F	1	12
ORL A, @R0	46	1	12
ORL A, @R1	47	1	12
ORL A, direct	45	2	12
ORL A, #data	44	2	12
ORL direct, A	42	2	12
ORL direct, #data	43	3	24
XRL A, R0	68	1	12
XRL A, R1	69	1	12
XRL A, R2	6A	1	12
XRL A, R3	6B	1	12
XRL A, R4	6C	1	12

nuvoTon

		-	
XRL A, R5	6D	1	12
XRL A, R6	6E	1	12
XRL A, R7	6F	1	12
XRL A, @R0	66	1	12
XRL A, @R1	67	1	12
XRL A, direct	65	2	12
XRL A, #data	64	2	12
XRL direct, A	62	2	12
XRL direct, #data	63	3	24
CLR A	E4	1	12
CPL A	F4	1	12
RL A	23	1	12
RLC A	33	1	12
RR A	03	1	12
RRC A	13	1	12
SWAP A	C4	1	12
MOV A, R0	E8	1	12
MOV A, R1	E9	1	12
MOV A, R2	EA	1	12
MOV A, R3	EB	1	12
MOV A, R4	EC	1	12
MOV A, R5	ED	1	12
MOV A, R6	EE	1	12
MOV A, R7	EF	1	12
MOV A, @R0	E6	1	12
MOV A, @R1	E7	1	12
MOV A, direct	E5	2	12
MOV A, #data	74	2	12
MOV R0, A	F8	1	12
MOV R1, A	F9	1	12
MOV R2, A	FA	1	12
MOV R3, A	FB	1	12
MOV R4, A	FC	1	12
MOV R5, A	FD	1	12

- 33 -

nuvoTon

	i	.	
MOV R6, A	FE	1	12
MOV R7, A	FF	1	12
MOV R0, direct	A8	2	24
MOV R1, direct	A9	2	24
MOV R2, direct	AA	2	24
MOV R3, direct	AB	2	24
MOV R4, direct	AC	2	24
MOV R5, direct	AD	2	24
MOV R6, direct	AE	2	24
MOV R7, direct	AF	2	24
MOV R0, #data	78	2	12
MOV R1, #data	79	2	12
MOV R2, #data	7A	2	12
MOV R3, #data	7B	2	12
MOV R4, #data	7C	2	12
MOV R5, #data	7D	2	12
MOV R6, #data	7E	2	12
MOV R7, #data	7F	2	12
MOV @R0, A	F6	1	12
MOV @R1, A	F7	1	12
MOV @R0, direct	A6	2	24
MOV @R1, direct	A7	2	24
MOV @R0, #data	76	2	12
MOV @R1, #data	77	2	12
MOV direct, A	F5	2	12
MOV direct, R0	88	2	24
MOV direct, R1	89	2	24
MOV direct, R2	8A	2	24
MOV direct, R3	8B	2	24
MOV direct, R4	8C	2	24
MOV direct, R5	8D	2	24
MOV direct, R6	8E	2	24
MOV direct, R7	8F	2	24
MOV direct, @R0	86	2	24
MOV direct, @R1	87	2	24

nuvoTon

MOV direct, direct	85	3	24
MOV direct, #data	75	3	24
MOV DPTR, #data 16	90	3	24
MOVC A, @A+DPTR	93	1	24
MOVC A, @A+PC	83	1	24
MOVX A, @R0	E2	1	24
MOVX A, @R1	E3	1	24
MOVX A, @DPTR	E0	1	24
MOVX @R0, A	F2	1	24
MOVX @R1, A	F3	1	24
MOVX @DPTR, A	F0	1	24
PUSH direct	C0	2	24
POP direct	D0	2	24
XCH A, R0	C8	1	12
XCH A, R1	C9	1	12
XCH A, R2	CA	1	12
XCH A, R3	СВ	1	12
XCH A, R4	CC	1	12
XCH A, R5	CD	1	12
XCH A, R6	CE	1	12
XCH A, R7	CF	1	12
XCH A, @R0	C6	1	12
XCH A, @R1	C7	1	12
XCHD A, @R0	D6	1	12
XCHD A, @R1	D7	1	12
XCH A, direct	C5	2	24
CLR C	C3	1	12
CLR bit	C2	2	12
SETB C	D3	1	12
SETB bit	D2	2	12
CPL C	В3	1	12
CPL bit	B2	2	12
ANL C, bit	82	2	24
ANL C, /bit	B0	2	24
			•

- 35 -

nuvoTon

ORL C, bit	72	2	24
ORL C, /bit	A0	2	24
	A0 A2	2	12
MOV C, bit			
MOV bit, C ACALL addr11	92 71, 91, B1, 11, 31, 51, D1, F1	2	24
LCALL addr16	12	3	24
RET	22	1	24
RETI	32	1	24
AJMP ADDR11	01, 21, 41, 61, 81, A1, C1, E1	2	24
LJMP addr16	02	3	24
JMP @A+DPTR	73	1	24
SJMP rel	80	2	24
JZ rel	60	2	24
JNZ rel	70	2	24
JC rel	40	2	24
JNC rel	50	2	24
JB bit, rel	20	3	24
JNB bit, rel	30	3	24
JBC bit, rel	10	3	24
CJNE A, direct, rel	B5	3	24
CJNE A, #data, rel	B4	3	24
CJNE @R0, #data, rel	В6	3	24
CJNE @R1, #data, rel	B7	3	24
CJNE R0, #data, rel	B8	3	24
CJNE R1, #data, rel	B9	3	24
CJNE R2, #data, rel	BA	3	24
CJNE R3, #data, rel	BB	3	24
CJNE R4, #data, rel	ВС	3	24
CJNE R5, #data, rel	BD	3	24
CJNE R6, #data, rel	BE	3	24
CJNE R7, #data, rel	BF	3	24
DJNZ R0, rel	D8	2	24

nuvoTon

DJNZ R1, rel	D9	2	24
DJNZ R5, rel	DD	2	24
DJNZ R2, rel	DA	2	24
DJNZ R3, rel	DB	2	24
DJNZ R4, rel	DC	2	24
DJNZ R6, rel	DE	2	24
DJNZ R7, rel	DF	2	24
DJNZ direct, rel	D5	3	24

表9-1: W78E054D/W78E052D/W78E051D指令

nuvoton

10 指令时序

W78E054D/W78E052D/W78E051D 系列执行标准8051/52 体系微处理器中的所有的指令。指令的功能,对标志位及状态位的影响完全与标准8052 处理器的指令相同。每个机器周期可分为 6 种状态,S1 ~ S6,每种状态持续2个时钟周期,

MOVX 指令的时序是W78E054D/W78E052D/W78E051D 系列另一大特性。MOVX指令的周期固定,为2个机器周期。指令以正常的12个时钟周期开始,在下一个时钟周期,

W78E054D/W78E052D/W78E051D 系列输出要访问的外部数据存储器的地址,此刻才进行真正的访问。

11 电源管理

W78E054D/W78E052D/W78E051D 有若干节电选项来帮助用户减少电源消耗。 W78E054D/W78E052D/W78E051D 的节电模式为掉电模式、经济模式以及空闲模式。

11.1 空闲模式

用户通过将1写入PCON.0,使系统进入空闲模式。把系统放入空闲模式的指令是系统在进入空闲模式前执行的最后一条指令。在空闲模式下,提供给CPU的时钟被切断,但是中断、定时器、串行口的时钟照常工作。这样CPU就进入冻结状态;程序计数器、堆栈指针、程序状态字、累加器及其他一些寄存器的内容保持不变。ALE和PSEN在空闲模式下处于高电平状态。各个端口维持进入空闲模式前的逻辑状态。有2种方式可以让系统从空闲模式中退出。由于中断控制器依旧在工作,因此任何使能的中断都可以让系统退出空闲模式。当这样的中断发生时,系统将自动清除空闲位,退出空闲模式并转向相应的中断服务程序。在中断服务程序完成后,系统将在使系统进入空闲模式的那条指令之后继续程序的运行。复位同样可以使系统退出空闲模式。实现复位的方式有在RST脚上输入高电平,上电复位以及看门狗定时器复位。外部复位时,高电平至少要维持2个机器周期,以便系统识别外部复位信号。复位后程序指针数值为0000H,所有SFR都回到初始状态。由于时钟并没有停止工作因此程序会被立即执行。在空闲模式下,看门狗定时器依旧工作,因此如果看门狗定时器中断打开,看门狗定时器溢出后会产生中断使系统退出空闲模式。软件必须复位看门狗定时器,以便在看门狗定时器溢出并经过512个时钟周期后将系统复位。W78E054D/W78E052D/W78E051D 以复位的方式从空闲模式中退出后,系统将从头开始执行指令。.

11.2 掉电模式

用户通过将1写入PCON.1,使系统进入掉电模式。把系统放入掉电模式的指令是系统在进入掉电模式前最后执行的一条指令。在掉电模式下,系统所有的时钟都停止工作设备进入停止状态。系统所有的工作都停止,这样电源的消耗就降至最低。在这种情况下,ALE及 PSEN 管脚输出低电平。端口上输出其相应SFR寄存器内的值。

复位以及电平跳变出发的中断可以使系统退出掉电模式。外部复位可让系统退出中断,RST脚上的高电平将终止掉电模式,然后重新开启时钟。程序将从0000H处开始执行,由于在掉电模式中时钟停止工作,因此看门狗定时器不能提供复位功能让系统退出掉电模式。

如果EA=1,外部中断被设置为电平触发方式而且相应的外部中断开放,那么外部中断输入脚上的低电平将迫使系统退出掉电模式。如果上面所述的条件满足,当外部中断输入脚上有低电平信号时,该信号将重新启动时钟。设备转向相应的中断服务程序,在ISR服务完成后,系统将从使系统进入掉电模式的那条指令之后继续程序的运行。

nuvoton

12 复位条件

用户有很多与硬件相关的选项来将W78E054D/W78E052D/W78E051D 复位。一般来说许多寄存器在复位后都将回到其初始值,而不管复位的类型如何。但有些标志位的状态取决于复位的类型。用户可以根据这些标志位来判断复位的类型。有2种方法可以将系统复位: 1.外部复位信号; 2.看门狗定时器复位。

12.1 复位源

12.1.1 外部复位

系统在每个机器周期的S5P2 态对RST管脚进行连续的采样。因此RST管脚上的电平至少要维持2个机器周期,以保证系统检测到有效的RST高电平。然后复位电路将同步发出复位信号,因此复位是一个同步的动作,要求时钟在此期间一直运行来实现外部复位。

系统进入复位状态以后,只要RST脚上电平一直为高,那么系统就一直处于复位状态中。在RST信号撤除后,系统仍将会在2个机器周期内保持复位状态,然后才从0000H处开始执行程序。对外部复位来说,没有与之配套的标志位。但是由于另外的2种复位模式都有相应的标志位存在,那么当其他2个标志位为零时,可以将外部复位认为是默认的复位情况.

12.1.2 软件复位

W78E054D/W78E052D/W78E051D提供软件复位功能. 通过设定CHPCON 寄存器第0, 1 和 7 位为高, 使能软件复位.

12.1.3 复位状态

大多数SFR在复位后回到其初始状态。程序计数器被设为0000H,而且只要复位状态一直保持,它也将维持0000H的数值不变。但是复位不影响片上RAM的状态。RAM中的数据在复位期间维持不变。但是堆栈指针变为07H,因此堆栈的数据会丢失。如果VDD低于2V(维持RAM中数据所需的最小电压),那么RAM中的数据就会丢失。因此第一次上电复位后RAM中的数据不确定,而当电源电压跌至2V以下后,RAM中数据丢失。

复位后大多数SFR被清除,中断和定时器被关闭。如果复位源是上电复位,那么看门狗定时器也被关闭。端口特殊寄存器中的值是FF,所以端口上将输出全高电平。.



12.2 中断

W78E054D/W78E052D/W78E051D 系列具有2级中断8个中断源.

12.3 中断源

外部中断INTO 和INT1 按照ITO和IT1的设置可以是边沿触发或是电平触发。TCON中的IEO和IE1 位是外部中断的标志位,检测这2位的状况可以知道是否产生了外部中断。在边沿触发模式中,系统在每个机器周期都要采样INTx脚。如果在一个周期里采样到高电平在下一个周期里采样到低电平,那么系统就检测到了一个高电平到低电平的跳变,此时相应的IEx位置位,同时向系统申请中断服务。由于系统在每个机器周期都要对外部中断进行采样,因此外部中断输入脚上的高电平或低电平至少要维持一个机器周期。当系统响应中断执行中断服务程序时,IEx位被自动清除。如果选择电平触发方式,那么中断请求源的低电平信号必须保持到系统响应该中断。在进入中断服务程序时,IEx位不会被硬件清零。如果外部中断输入脚上的电平在中断服务程序完成后依然保持,系统会立即识别该中断再次进入同样的中断服务程序,注意外部中断INT2到INT5只能是边沿触发。默认条件下,外部中断INT2,INT3对应的标志位必须由软件来清除。

当TF0、TF1标志位置位时会产生定时器0和定时器1中断。当定时器溢出时这些标志位会置位。当执行定时器中断服务程序时,这些标志位会被硬件自动清零。定时器2中断的产生取决与TF2和EXF2的逻辑或。当定时器2溢出或是遇到捕捉/重装事件时这些标志位会置位。当系统执行定时器2中断服务程序时,这些标志位不会被硬件清除。软件应当解析定时器2中断的类型并清除相应的标志位。

串行口会在接收和发送数据时产生中断,串行口有2个中断源分别是SCON0中的RI和TI,以及SCON1中的RI_1和TI_1。这些位不会被硬件自动清零,用户必须用软件来将这些位清零。

所有产生中断的位可以由软件来置位和清零,因此可以由软件来引发相应的中断。各个中断可由IE中的相应位来打开或关闭,IE中还有EA位来控制除PFI外所有中断的打开或关闭.

中断源	向量地址	中断源	向量地址
外部中断 0	0003h	定时器0溢出	000Bh
外部中断 1	0013h	定时器1溢出	001Bh
串行口	0023h	定时器2溢出	002Bh
外部中断 2	0033h	外部中断 3	003Bh

表 13-1 W78E054D/W78E052D/W78E051D 中断向量地址

12.4 优先级结构

对中断来说,系统为其提供**2**种优先级:高低。可以单独的将中断源设置为高低优先级,很自然较低的中断源不能中断较高的中断源。但是系统中存在一个预定义的中断处理顺序结构,用于处理同时产生且优先级又相同的中断。结构的具体方式见下表。

每个机器周期都检测中断标志和中断优先权。如果满足特定条件硬件将执行内部产生的LCALL 指令,目标地址是中断向量地址。产生LCALL的条件是:

1. 较低优先级的中断不会打断同等优先级的中断和较高优先级的中断服务程序

Publication Release Date: July1, 2009 Revision: SC5

nuvoton

- 2. 在正在执行指令的最后一个周期检测中断标志
- 3. 正在执行的指令不包括写IE, IP, XICON寄存器的指令并且不是RETI.

如果上述的任何一个条件不满足,LCALL 就不会发生。在每一个指令周期都会检测中断标志。如果上述条件有一个不满足,虽然标志位置'1',也不能响应中断。当所有的条件都满足了,中断标志已经消失,该中断也不能再被回应。

处理器响应一个有效的中断是通过执行一个LCALL 指令将程序转移到中断入口地址。引起中断的中断标志可能被清除也有可能不被清除。当进入中断服务程序定时,器中断的TF0、TF1标志会被硬件清除。外部中断INT0和INT1只有在它们的触发条件发生时他们的标志被清除。串行中断标志不能由硬件清除。看门狗定时器中断标志 WDIF必须有软件清除。硬件执行一个长调指令。该指令保存程序计数器的内容到堆栈,但是不保存程序状态字PSW。当中断发生时PC被装入中断向量地址。

每一个中断源都可以单独的设为2个中断级别之一,设置方法是通过设置或清除IE, IP, XICON 寄存器的相应位。中断不会打断同等优先级的中断和较高优先级的中断服务程序中断;最高优先权中断不会被任何中断打断;故若同时有2个中断请求,较高优先级的中断先执行服务程序。

若具有同等优先级中断同时请求中断,由内部有一个监测顺序来决定执行中断服务程序的顺序。

如下表所示的内容是:中断源、标志位、向量地址、允许位、优先权位、仲裁序列,并且描述了那一个唤醒CPU的掉电模式。

描述	中断标志位	向量地址	中断允许位	中断优先权	仲裁序列	唤醒掉电
外部中断 0	IE0	0003H	EX0 (IE.0)	硬件, 软件	1(最高)	是
定时器0溢出	TF0	000BH	ET0 (IE.1)	硬件, 软件	2	否
外部中断 1	IE1	0013H	EX1 (IE.2)	硬件, 软件	3	是
定时器1溢出	TF1	001BH	ET1 (IE.3)	硬件, 软件	4	否
串口中断	RI + TI	0023H	ES (IE.4)	软件	5	否
定时器2溢出	TF2	002BH	ET2 (IE.5)	软件	6	否
外部中断 2	XICON	0033H	EX2 (XICON.2)	硬件, 软件	7	是
外部中断 3	XICON	003BH	EX3 (XICON.6)	硬件, 软件	8(最低)	是

表 13-2 中断优先权结构

12.5 |中断响应时间

T每一个中断源的响应时间取决于几个方面,如中断自身特点和指令的执行。外部中断 INT0 和INT1在 机器周期的S5P2 采样并且他们相应的中断标志IEx自动的置位或清除。定时器0和1溢出标志在机器周期的C3置位,在下一个机器周期检测中断标志。如果有1个中断请求满足3个条件,硬件将自动产生长跳指令,该指令需要4个机器周期。这样从中断标志置位到执行中断服务程序最少只需要5个机器周期。

nuvoton

很长的响应时间应该可以预知的如果三个条件有一个不满足,如果有较高或同等优先级的中断正在执行中断服务程序。很明显中断等待时间正在执行的中断服务程序的长短。如果检测机器周期正在执行指令,需等待指令执行完毕,最大的响应时间(如果不在其它中断的服务程序)发生在W78E054D/W78E052D/W78E051D系列执行写IE, IP,和MUL、DIV 指令。

12.6 中断输入

当外部中断输入使能时,可以把W78E054D/W78E052D/W78E051D 从掉电和空闲模式中唤醒

- 43 -



13 可编程定时器/计数器

W78E054D/W78E052D/W78E051D 系列系列有3个16位可编程定时器/计数器, 可以选择 12 或 6 振荡器周期

13.1 定时器/计数器 0 & 1

W78E054D/W78E052D/W78E051D有2个16位定时器/计数器,这些定时器中都有2个8位寄存器以构成16位的计数寄存器。对于定时器0它们是TH0(高8位的计数寄存器)和TL0(低8位的计数寄存器)。定时器1也有类似的计数寄存器TH1和TL1。可以将它们设置为定时器(对机器周期进行计数)和外部事件计数器。

将它们设置为定时器后,定时器将对时钟周期计数。时钟源可以是系统时钟的12分频或是系统时钟的4分频。在计数器模式下,每当检测到外部计数输入脚上的负电平跳变(T0针对定时器0,T1针对定时器1),计数寄存器的内容就会加一。T0和T1上的电平在每个机器周期的C4态被采样,如果在一个机器周期采样到高电平,在下一个机器周期采样到低电平,那么就会确认一个电平由高到低的跳变,计数器寄存器指针加一。由于需要2个机器周期来确认管脚上的电平负跳变,因此外部输入信号的最大频率是主频的24分之一。无论是定时器还是计数器,计数寄存器都在机器周期的C3态加一。因此在定时器模式下,在T0和T1脚上检测到的电平负跳变会在紧跟着检测到该电平跳变后的那个机器周期中使计数器加1。

由TMOD寄存器中的C/T位来确定定时器/计数器以何种方式工作。每个定时器/计数器都有它自己的模式选择位;TMOD中用第2位选择定时器/计数器0的功能、第6位来选择定时器/计数器1的功能。此外每个定时器/计数器都可以选定4种运行方式中的一种来运行。由TMOD中的M0和M1位来选择定时器的工作模式。

13.2 时钟源选择

W78E054D/W78E052D/W78E051D 为定时器提供2种时钟源,一种是标准8051时钟源,即系统工作频率的1/12为计数时钟源。这种运行方式保证了时间循环与标准的8051一致,这也是W78E054D/W78E052D/W78E051D 默认的定时器时钟来源.

13.2.1 模式 0

模式0下,是13位的定时器/计数器,由8位的THx和TLx的低5位组成,TLx的高3位被忽略。TLx会在时钟源的负跳变处加一,当TLx的第五位由1变0后,THx开始计数。当THx的数值由FF变为00以后,TCON中的溢出标志位TFx会置位。

当TRx置位且GATE为0或 $\overline{\text{INTx}}$ 为1时,计数输入才有效。C/ $\overline{\text{T}}$ =0时,定时器/计数器对时钟周期进行计数,C/ $\overline{\text{T}}$ =1时对T0 以及 T1 上的1到0跳变进行计数。当13位的定时器计数值变为1FFFH后,下一次计数会使其变为0000H。此时相关的溢出标志位置位如果中断打开,此时还会产生一个定时器中断。

13.2.2 模式 1

模式1与模式0 非常相似,只是模式1下定时器/计数器为16位的,而非13位。就是说是用THx和TLx的全部16位来计数。当计数值由FFFFH向0000H翻转后,相应的溢出标志置1,并产生中断。对时钟源的选择与模式0 下的方式一致,门挖方式也同模式0 相同.

- 44 -

nuvoton

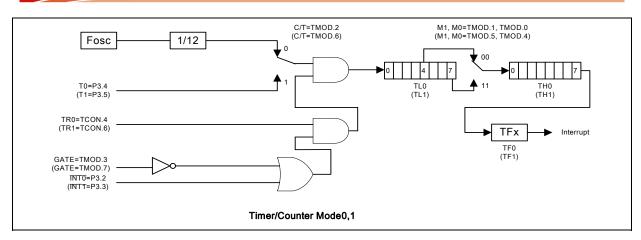


图 14-1 模式 0 和模式 1 下的定时器/计数器

13.2.3 模式 2

模式2下定时器/计数器为自动重装模式。此模式下TLx是一个8位的计数器,THx保存重装计数值。当TLx由FFH向00H溢出后,TCON中的TFx标志置位THx中内容重装至TLx,继续计数过程。重装过程中THx内的值保持不变。当TRx置位且GATE为0或INTx 为1时,计数器才真正开始工作。对Tn脚上的脉冲输入计数.

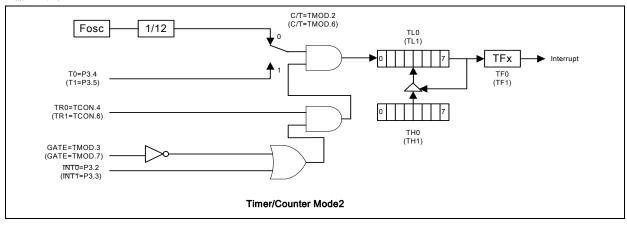


图 14-2 模式 2 下的定时器/计数器

13.2.4 模式 3

对2个定时器/计数器来说,他们的模式3 有着不同的工作方式。对定时器/计数器1 来说模式3 会将其停止;对定时器/计数器0来说模式3下TL0 和TH0是 2个独立的8位计数寄存器。下图表示这种模式下的逻辑关系。模式3下TL0用定时器0的控制位:如 C / T, GATE, TR0, INTO 和TF0。TL0可以用来对时钟周期来计数以及对T0 脚上的1到0 跳变计数。TH0 只能对内部时钟源计数,并使用定时器/计数器1的控制位(TR1和TF1)。当需要额外的8位定时器时可以使用模式3。当定时器0处于模式3时,定时器1依然可以工作在模式0、1、2下,但它的灵活性受到限制。虽然基本功能得以维持,但已不能对TF1和TR1进行控制。此时定时器1依然可以使用GATE及INT1脚。另外可以通过将其放入或离开模式3的方式来打开或关闭它。它同样可以用作串行口的波特率发生器。

Publication Release Date: July1, 2009 Revision: SC5

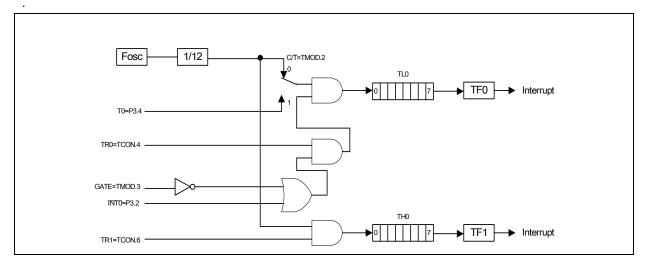


图 14-3 模式 3 下的定时器/计数器 3

13.3 定时器/计数器 2

定时器/计数器2 是由T2MOD进行配置并受T2CON寄存器进行控制的向上/向下定时器/计数器。定时器/计数器2有捕捉和重装功能。同定时器0、1一样定时器2 有灵活的设置方式和对时钟源的选择。定时器/计数器2 的时钟源可以是外部输入时钟(T2 脚),TR2=1时该时钟运行,TR2=0时该时钟停止。

13.3.1 捕获模式

捕捉模式由T2CON中的CP/RL2位来设置,置1后定时器/计数器2进入捕捉模式。在捕捉模式下定时器/计数器2 为一个16位向上计数器。当计数值由FFFFH变为0000H后TF2置位并且产生一个中断。如果EXEN2=1,那么T2EX 脚上的负跳变会使TL2和TH2中的数值装入RCAP2L和RCAP2H寄存器中。此时T2CON中的EXF2位会置位,并产生一个中断。将T2CR位置位,TL2和TH2中的值被捕捉后自动将定时器2复位。

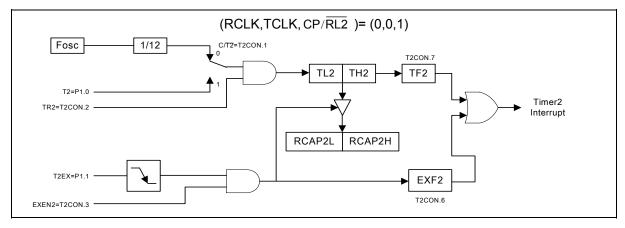


图 14-4 16 位捕获模式

13.3.2 向上计数,自动重装模式

当T2CON中 CP / RL2 =0且T2MOD中DCEN=0时定时器2进入向上计数,自动重装方式。此模式下定时器2是16位的向上计数器,当计数值由FFFFH向0000H翻转时,RCAP2L和RCAP2H中的内容被自动重装至TL0和TH0。重装时TF2置位。如果EXEN2=1,那么T2EX脚上的负跳变也会引起一次重装动作,这时T2CON中的EXF2位置位.

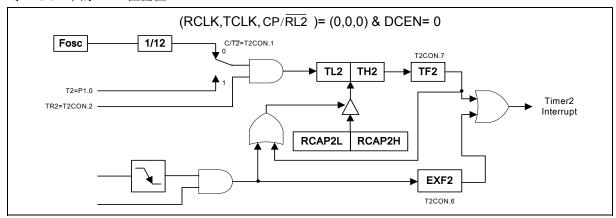


图 14-5 16 位自动重装向上计数器

13.3.3 波特率发生器

当T2CON中的RCLK=1且TCLK=1时,定时器2进入波特率发生器模式。在此模式下,定时器2是一个16位的自动重装计数器,当计数值从FFFFH向0000H翻转后TL2和TH2会自动重装。这时TF2不会置位,如果EXEN2=1,那么T2EX脚上的负跳变会使T2CON中的EXF2置位,产生一个中断.

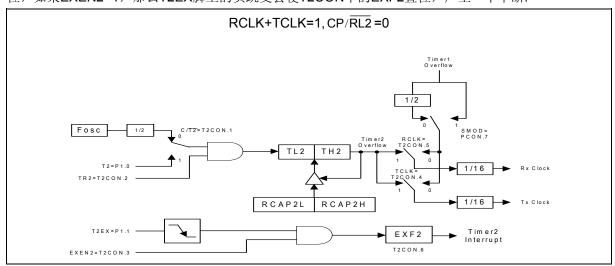


图 14-6 波特率发生器模式

Publication Release Date: July1, 2009 Revision: SC5

14 看门狗定时器

看门狗定时器是一个自行运行定时器,用户可通过编程将其设置为系统监控器,时基发生器或事件定时器。定时器基于一组分频器,对系统时钟频率进行分割。分频器输出可选,并决定溢出时间。溢出时,如果看门狗有效,将引起系统复位。看门狗定时器主要用作一个系统监控器,在实时控制的应用中尤为重要。如果发现电源脉冲干扰或电磁干扰,处理器将会运行不确定的代码。如果不及时检查,整个系统可能会崩溃。由于时钟速率不同,看门狗定时器将会产生不同的溢出时间,在系统复位时,看门狗定时器无效。总之,可通过软件编程重启看门狗定时器,并将其设置到一个可知状态。看门狗定时器的控制位的描述如下.

ENW: 置位表明看门狗有效

CLRW: 置位表明看门狗定时器和预分频器清零。此标志位会自动清零。

WIDL: 若此位被置位,看门狗定时器在IDLE模式下有效;否则,在IDLE模式下不工作。缺省是

清零。

PS2, PS1, PS0: 看门狗定时器预分频器选择, 当设置PS2~0, 预分频系数选择如下:

PS2	PS1	PS0	预分频系数选择
0	0	0	2
0	0	1	4
0	1	0	8
0	1	1	16
1	0	0	32
1	0	1	64
1	1	0	128
1	1	1	256

溢出时间由下式得出:

在看门狗溢出之前,程序必须通过向WDTC.6(CLRW)写入1,使14位定时器清零。当1写入该位后,14位定时器,预分频器及此位本身将在下一个指令周期被复位。复位时。看门狗定时器清零.

nuvoTon

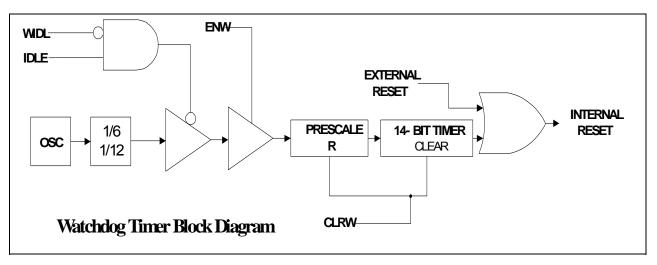


图 15-1 看门狗定时器框图

看门狗溢出时间 (OSC = 20 MHz)

PS	2 PS	S1 PS0	看门狗溢出时间
0	0	0	19.66 mS
0	1	0	39.32 mS
0	0	1	78.64 mS
0	1	1	157.28 mS
1	0	0	314.57 mS
1	0	1	629.14 mS
1	1	0	1.25 S
1	1	1	2.50 S

表 15-1 看门狗溢出时间

15 串行口

串行口还为用户提供帧错误检测、自动地址识别等附加功能。该串行口提供同步及异步通信方式。在同步模式下串行口产生时钟并以半双工的方式工作。在异步模式下,能以全双工的方式工作,即可以同时收发数据。发送,接收寄存器均用SBUF来访问。对SBUF的写是发送数据,从SBUF读是读取数据。串行口能以4种不同的方式工作。.

15.1 模式 0

该模式提供与外部设备进行同步通信的方式。在该模式下,串行数据由RXD脚进行收发,而TXD脚用于产生移位时钟。在发送或接收时TXD上的时钟由W78E054D/W78E052D/W78E051D 提供。这种方式下是以半双工的形式进行通信,每帧接收或发送8位数据。数据的最低位被最先发送或接收,波特率固定为振荡源频率的1/12。波特率由SM2(SCON0.5)位来决定,当SM2=0时波特率为时钟平率的1/12。

下图是模式0的功能方块图。数据由RXD线进行收发。TXD线用来输出移位时钟,移位时钟用来给W78E054D/W78E052D/W78E051D 和其他设备串行接收/发送数据。对SBUF的写将会发送数据,此时移位时钟启动数据从RXD脚串行移出,直至送完8位数据。如果SM2=1,在TXD脚上的移位时钟下跳变之前RXD上的数据会维持1个时钟周期。,之后TXD脚上的电平变低并维持2个时钟周期,之后TXD脚上电平变高。如果SM2=0,RXD上的数据在TXD变低前会维持3个时钟周期,之后TXD上电平会变低6个时钟周期,之后再变高。这样就保证了在接收端数据可以在TXD的上升沿处同步,在TXD的下降沿处被接收。

Transmit Shift Register Write to Internal PARIN SBUF Fosc Data Bus RXD LOAD SOUT P3.0 Alternate CLOCK **Output Function** 1/12 1/4 TX START TX SHIFT SM2 0TX CLOCK TI Serial Interrupt RI RX CLOCK TXD SHIFT CLOCK P3.1 Alternate Output Function RI LOAD SBUF REN TX START **RX SHIFT** Read SBUF Serial Controllor CLOCK Internal ▶SBUF **PAROUT** Data Bus RXD -P3.0 Alternate Input Function Receive Shift Register

图 16-1 模式 0 下的串口 0

TI标志位在发送完最后一位数据后的C1态置1,当REN=1 且RI=0时串行口接收数据。移位时钟被激活,串行口会在移位时钟的上升沿锁定数据。外部设备要在移位时钟的下降沿处送出数据。这个过程持



续到8位数据全部发送完毕。RI会在TXD的最后一个下降沿处置1,这时接收动作结束,RI要由软件清零。

15.2 模式 1

在模式1下,串行口以全双工的方式工作。串行通信的数据贞由10位数据组成,在RXD和TXD脚上进行收发。10位数据组成如下:起始位(位0),8位数据(最低位在前),终止位(1)。在接收端,停止位进入SCON0的RB8位。在该模式下波特率可变,波特率可以是定时器1溢出率的1/16或1/32。由于定时器1的溢出率可以按需要设定,因此波特率的选择范围很宽。

向SBUF写入数据后将启动一次发送动作,串行数据的第一位在一个16分频计数器的第一次翻转后的C1态、被送到TXD脚,下一位数据在下一次16分频计数器翻转后的C1态送至TXD脚。因此数据的传送与这个16分频的计数器同步,而不是直接写入接收端的SBUF。在发送完9位数据后,会发送停止位。在停止位输出到TXD脚以后,TI会在C1态置位。这发生在向SBUF写入数据后16分频计数器的第11次翻转以后。当REN=1 时系统进行接收操作,接收器以所选波特率的16倍速度采样RXD脚状态。

当RXD脚上接收到1-0跳变就启动接收器接收。接收的值是3次采样中至少2次相同的值,以保证接收准确。在起始位,如果接收到的值不为0,则起始位无效,复位接收电路,当再次接收到一个由1-0的跳变时重新启动接收器。如果接收值为0起始位有效,接收器开始接收本贞的其余信息。

在接收了8位数据以后,还将接收一个停止位,进入RB8,之后RI置位。但这种情况是在RI=0,且SM2=0或接收到的停止位为1时才有效。

如果上述条件满足,则停止位进入RB8,8位数据进入SBUF,RI置位,否则丢弃接收到的贞数据。在停止位的中间,接收器重启,开始新的一次接收.

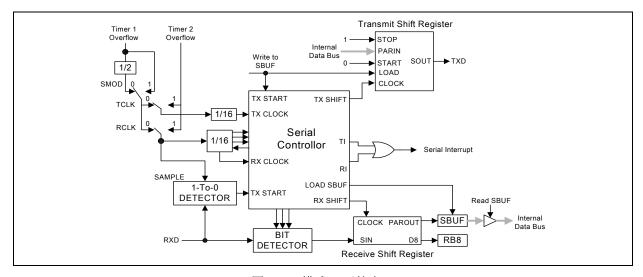


图 16-2 模式 1 下的串口

15.3 模式 2

该模式用11位数据来进行全双工异步通信。下图是对他的功能描述。数据由起始位位(0),8位数据(最低位在前),可编成的第9位数据(TB8)和停止位组成。第9位数据接收至RB8。波特率是时钟频率的1/32 或1/64,由PCON中的SMOD位来选择。向SBUF中写入数据启动一次发送, 串行数据的第一

- 51 -

Publication Release Date: July1, 2009 Revision: SC5

nuvoton

位在一个16分频计数器的第一次翻转后的C1态,被送到TXD脚,下一位数据在下一次16分频计数器翻转后的C1态送至TXD脚。因此数据的传送与这个16分频的计数器同步,而不是直接写入接收端的SBUF。在发送完9位数据后,会发送停止位。在停止位输出到TXD脚以后,TI会在C1态置位,这发生在向SBUF写入数据后16分频计数器的第11次翻转以后。

当REN=1 时系统进行接收操作,接受器以所选波特率的16倍速度采样RXD脚状态。当RXD脚上接收到1-0跳变就启动接收器接收。接收的值是3次采样中至少2次相同的值,以保证接收准确。在起始位,如果接收到的值不为0 ,则起始位无效,复位接收电路,当再次接收到一个由1-0 的跳变时重新启动接收器。如果接收值为0 起始位有效,接收器开始接收本贞的其余信息。

在接收了9位数据以后,还将接收一个停止位,进入RB8,之后RI置位。但这种情况是在RI=0,且 SM2=0或接收到的停止位为1时才有效。

如果上述条件满足,则停止位进入RB8,8位数据进入SBUF,RI置位,否则丢弃接收到的贞数据。在停止位的中间,接收器重启,开始新的一次接收.

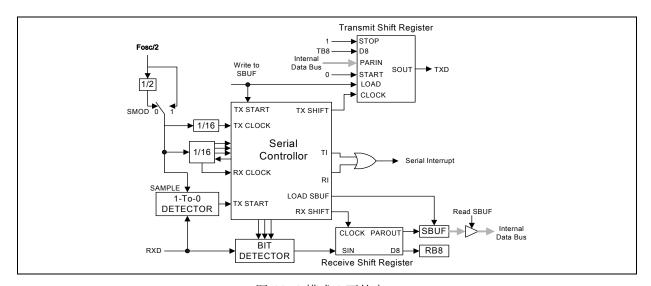


图 16-3 模式 2 下的串口

15.4 模式 3

模式3中除了波特率可编程外,其他方面都与模式2相同。用户必须在进行串行通信前初始化SFR寄存器。初始化动作包括模式和波特率的选择。如果是用模式1或模式3,那么定时器1也要被初始化。在所有的模式中向SBUF写入数据将启动一次发送。在模式0中当RI=0和REN=1时启动一次接收。这时TXD脚上会出现同步时钟,并在RXD脚上传送8位数据。在其他模式下,接收动作在REN=1且接收到数据后就启动。外部设备以发送起始位的方式来开始串行通信。.

nuvoTon

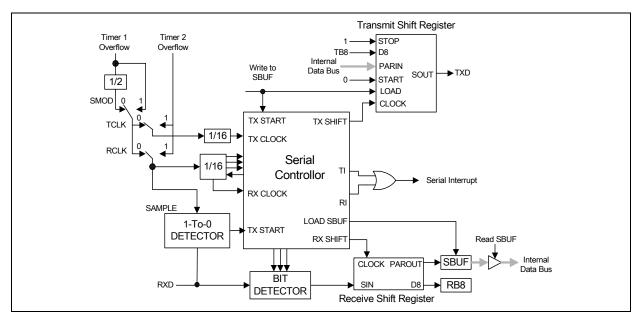


图 16-4 模式 3 下的串行口 3

SM1	SM0	模式	类型	波特率时钟	贞大小	起始位	终止位	第9位
0	0	0	同步	4 or 12 TCLKS	8 位	无	无	无
0	1	1	异步	Timer 1 or 2	10 位	1	1	无
1	0	2	异步	32 or 64 TCLKS	11 位	1	1	0, 1
1	1	3	异步	Timer 1 or 2	11位	1	1	0, 1

表 16-1 串行口的模式



16 F04KBOOT模式

W78E054D/W78E052D/W78E051D 在上电复位上电和外部复位后,可以通过设定配置位 bit2:CBS 位,进行区域可以选择.Bit2: CBS

上电和外部复位后,区域选择.

- 1: 从AP ROM 区域启动(默认).
- 0: 从LD ROM 区域启动(0x3800).

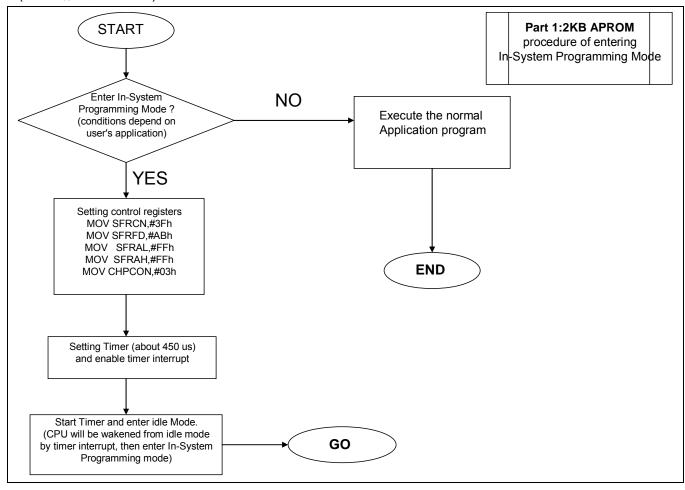
F02KBOOT 模式

CDC	1: 从AP ROM 区域启动(0x0000).
CBS	0: 从LD ROM 区域启动(0x3800).

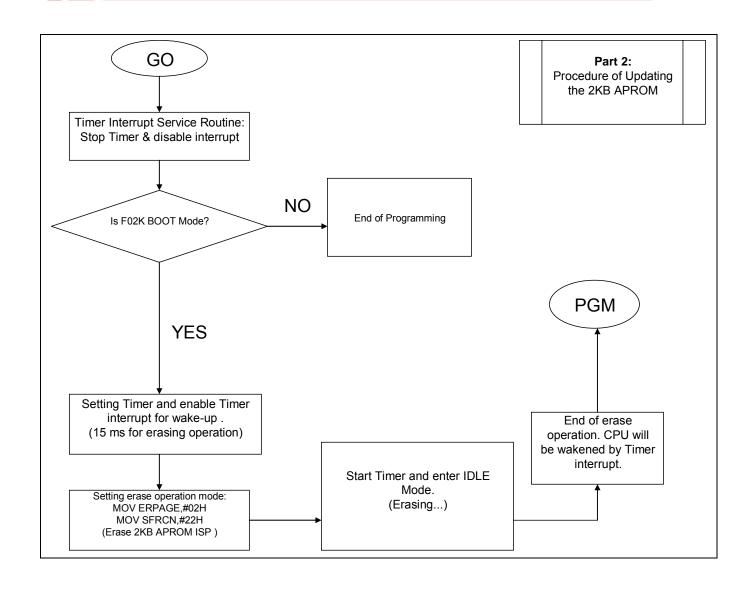
17 ISP(在系统编程)

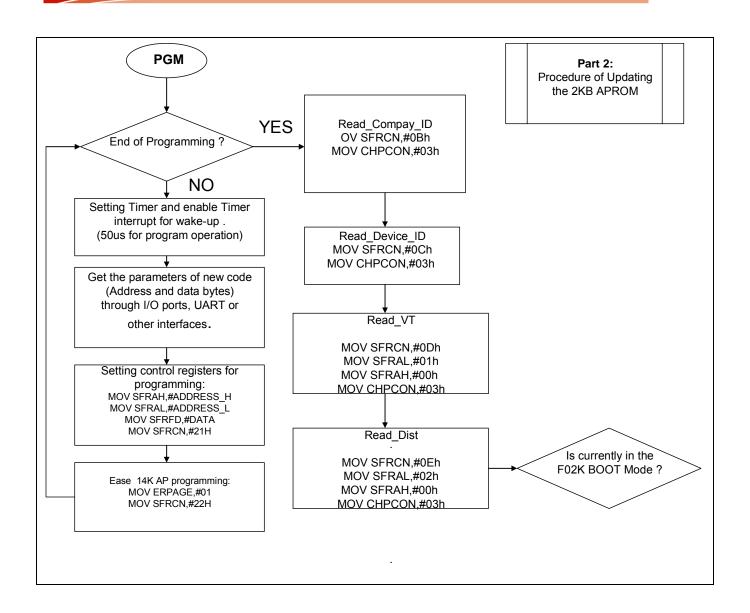
ISP 用来更新 片内AP-ROM 和 LD-ROM的程序。

(ISP 工作电压3.3-5.5V)



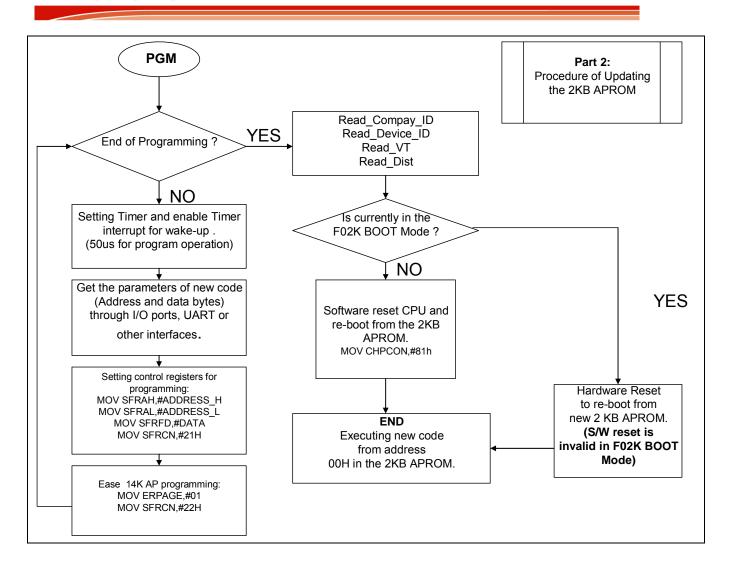
- 55 -





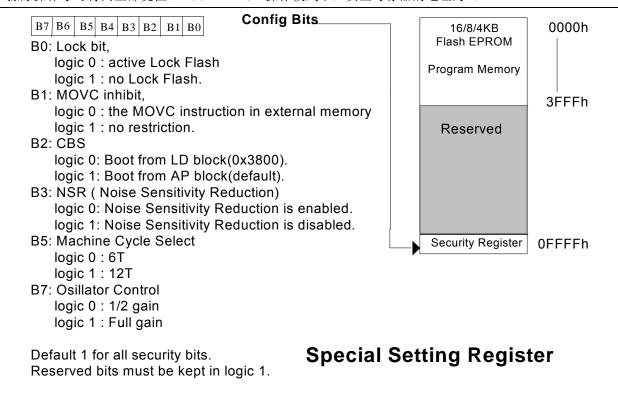
- 57 -

nuvoTon



18 配置位

W78E054D/W78E052D/W78E051D 具有一个安全寄存器,在正常模式下无法进行访问。只有在Flash EPROM操作模式下,对其进行访问。一旦安全寄存器各位由高设为低时,就不能再改变。只有通过全擦除操作才可将其全部复位。Flash EPROM操作模式下,安全寄存器的地址为#0FFFFh.



Bit 0: 锁址位

此位是用来保护用户在W78E054D/W78E052D/W78E051D中的程序代码。在完成编程和校验操作后,设置此位。一旦该位设置为0,就无法再对Flash EPROM的数据和特殊设置寄存器进行访问。.

Bit 1: Movc 禁止

此位用来限制MOVC指令的可访问区域。它可防止外部程序存储器的MOVC指令读取内部程序代码。当此位被设置为0,外部程序存储器的MOVC指令只可以访问外部存储器代码,而不能访问内部存储器。内部程序存储器的MOVC指令可以访问内部和外部存储器中的ROM数据。如果此位设置为1,则对MOVC指令没有限制。

Bit2: CBS

nuvoton

上电和外部复位后,区域选择.

1: 从AP ROM 区域启动(默认).

0: 从LD ROM 区域启动(0x3800).

Bit 3:NSR (抑制噪声灵敏度)

NSR=1: 禁止抑制噪声灵敏度. NSR=0: 使能抑制噪声灵敏度.

Bit 5: 机器周期选择

该位默认为 1(12T). 当设定为 0时, 机器周期为 6T.

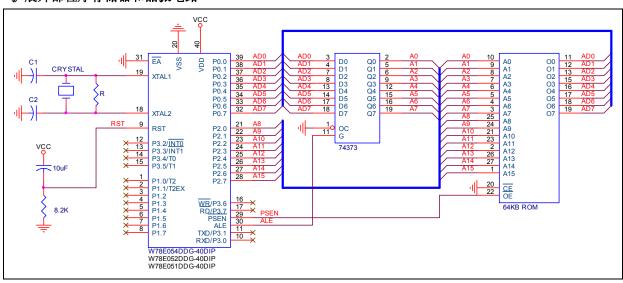
Bit 7: 振荡器选择

当该位设定为 0 (24 Mhz), 将减少 EMI. 该位设定为1 (40 Mhz), W78E054D/W78E052D/W78E051D 可以到40Mhz,将产生较大的EMI.

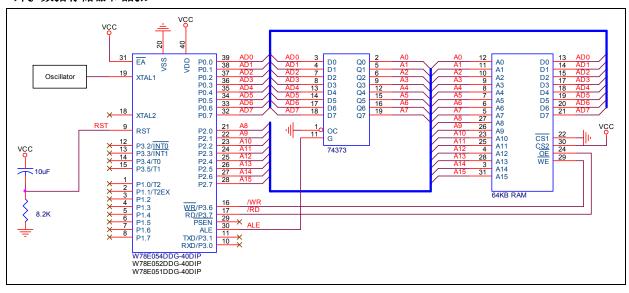


19 典型应用电路

扩展外部程序存储器和晶振电路



外扩数据存储器和晶振





20 电气特性

20.1 绝对最大额定值

参数	符号	最小值	最大值	单位
直流电源电压	VDD-VSS	2.4	5.5	V
输入电压	VIN	VSS-0.3	VDD+0.3	V
工作温度 (W78E054D/W78E052D/W78 E051D)	TA	0	+70	°C

注释:超出最大绝对额定值表所列的情况使用,会对器件的可靠性和寿命造成严重损害.



20.2 D.C. 直流特性

(V_{DD}= 2.7~5V±10%, V_{ss}=0V, T_A= 25°C, 除非另有说明.)

Sym	参数	测试条件	Min	Typ ^{*1}	Max	单位
V _{IL}	输入低电压 (Ports 0~4, /EA, XTAL1, RST)	2.4 < V _{DD} < 5.5V	-0.5		0.2V _{DD} - 0.1	\
V _{IH}	输入高电压 (Ports 0~4, /EA)	2.4 < V _{DD} < 5.5V	0.2V _{DD} +0.9		V _{DD} + 0.5	٧
V _{IH1}	输入高电压 (XTAL1, RST)	2.4 < V _{DD} < 5.5V	0.7V _{DD}		V _{DD} + 0.5	V
V _{OL}	输出低电压 (Ports 0~4, ALE, /PSEN)	V_{DD} =4.5V, I_{OL} = 12.0mA ^{*3,*4} V_{DD} =2.4V, I_{OL} = 8.0mA ^{*3,*4}			0.4	٧
V _{OH1}	输出高电压 (Ports 1~4)	V_{DD} =4.5V, I_{OH} = -300 μ A ^{*4} V_{DD} =2.4V, I_{OH} = -20 μ A ^{*4}	2.4 2.0			\
V _{OH2}	输出高电压 (Ports 0 & 2 in external bus mode, ALE, /PSEN)	V_{DD} =4.5V, I_{OH} = -8.0mA ^{*4} V_{DD} =2.4V, I_{OH} = -2.0mA ^{*4}	2.4 2.0			V
I _{IL}	逻辑 0 输入电流 (Ports 1~4)	V _{DD} =5.5V, V _{IN} =0.4V		-45	-50	μΑ
I _{TL}	逻辑 1~0 转换电流 (Ports 1~4)	V _{DD} =5.5V, V _{IN} =2.0V ^{*2}		-510	-650	μΑ
ILI	输入漏电流 (Port 0)	$0 < V_{IN} < V_{DD} + 0.5$		±1.0	±10	μΑ
		Active mode ^{*5} @12MHz, V _{DD} =5.0V @40MHz, V _{DD} =5.0V @12MHz, V _{DD} =3.3V @20MHz, V _{DD} =3.3V		10.4 18.2 3.6 4.4		mA
I _{DD}	电流值	Idle mode @12MHz, V _{DD} =5.0V @40MHz, V _{DD} =5.0V @12MHz, V _{DD} =3.3V @20MHz, V _{DD} =3.3V		3.4 10.3 1.3 1.9		mA
		Power-down mode		<1	50	μΑ

nuvoton

R _{RST}	RST 引脚内部下拉电阻	2.4 < V _{DD} < 5.5V	100		225	ΚΩ
------------------	-----------------	------------------------------	-----	--	-----	----

Note:

*1: 典型值为实验室测试值.

*2: 当V_{IN} 接近 2V时,转换电流达到最大值.

*3: 最大 I_{OL}: 20mA

最大I_{OL}: 40mA(8位端口) 最大 I_{OL}: 100mA(所有端口)

*4: 如果 I_{OH} 超过测试条件, V_{OH} 将低于测试值. 如果I_{OL}超过测试条件, V_{OL}将高于测试值.

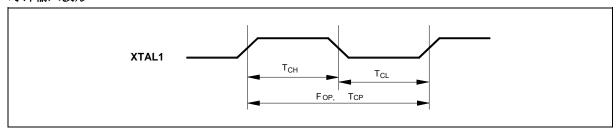
*5: CPU保持为复位状态 (EA=H, Port0=H).

电压	最大工作速度	6T/12T 模式	注释
4.5-5.5V	40Mhz	12T	
4.5-5.5V	20Mhz	6T	
2.4V	20Mhz	12T	
2.4V	10Mhz	6T	

工作速度 VS 电压

20.3 流特性

时钟输入波形



参数	符号	最小值.	典型 值.	最大 值.	单位	注释
工作速度	Fop	0	-	40	MHz	1
时钟周期	TCP	25	=	-	nS	2
时钟高时间h	Tch	10	=	-	nS	3
时钟低时间	Tcl	10	-	-	nS	3

注释:



- 1. 时钟在任一状态都可以停止。
- 2. Tcp规格用作其它规格的基准。
- 3. XTAL1的输入对占空比没有要求。

20.3.1 程序读取周期

参数	符号	最小值	典型值	最大值	单位	注释
地址有效到ALE低	TAAS	1 TCP-∆	-	-	nS	4
ALE低后地址保持	TAAH	1 TCP-∆	-	-	nS	1, 4
ALE低到 PSEN 低	TAPL	1 TCP-∆	-	-	nS	4
PSEN低到数据有效	TPDA	-	-	2 TCP	nS	2
PSEN 高后数据保持	TPDH	0	-	1 TCP	nS	3
PSEN 高后数据悬浮	TPDZ	0	-	1 TCP	nS	
ALE脉宽	TALW	2 TCP-∆	2 TCP	-	nS	4
PSEN脉宽	TPSW	3 ТСР-∆	3 ТСР	i	nS	4

Notes:

- 1. 在整个存储器存取周期,P0.0-P0.7, P2.0-P2.7保持稳定。
- 2. 存储器访问时间为3Tcp。
- 3. 内部数据锁定先于PSEN 变为高电平。
- 4. "Δ"为20nS(由于缓冲器驱动延迟和线载延迟(wire loading))

20.3.2 数据读取周期

参数	符号	最小值	典型 值	最大值	单位	注释
ALE 低到RD低	TDAR	3 ТСР-∆	-	3 ТСР+∆	nS	1, 2
RD低到数据有效	TDDA	-	-	4 TCP	nS	1
RD高后数据保持	TDDH	0	-	2 TCP	nS	
RD高后数据悬浮	TDDZ	0	-	2 TCP	nS	
 RD 脉宽	TDRD	6 ТСР-∆	6 TCP	-	nS	2

注释:

- 1. 数据存储器访问时间为8Tcp。
- 2. "Δ"为20nS(由于缓冲器驱动延迟和线载延迟)

数据写周期

参数	符号	最小值	典型值	最大值	单位
ALE低到 WR 低	TDAW	3 ТСР-∆	-	3 ТСР+∆	nS
WR 低到数据有效	TDAD	1 TCP-∆	-	-	nS

Publication Release Date: July1, 2009 Revision: SC5



WR 高后数据保持	TDWD	1 TCP-∆	-	-	nS
WR 脉宽	TDWR	6 TCP-∆	6 TCP	-	nS

Note: " Δ " 为20nS(由于缓冲器驱动延迟和线载延迟)

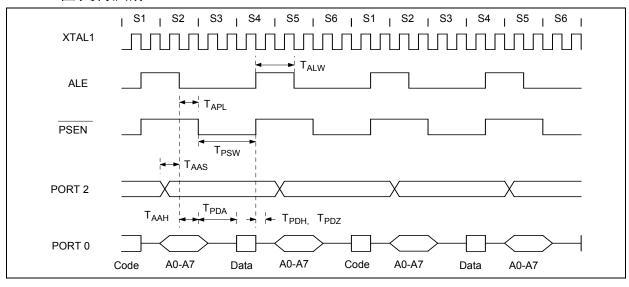
端口访问周期

参数	符号	最小值	典型值	最大值	单位
端口输入建立到ALE低	TPDS	1 TCP	ı	-	nS
ALE低后端口输入保持	TPDH	0	-	-	nS
端口输出到ALE高	TPDA	1 TCP	1	-	nS

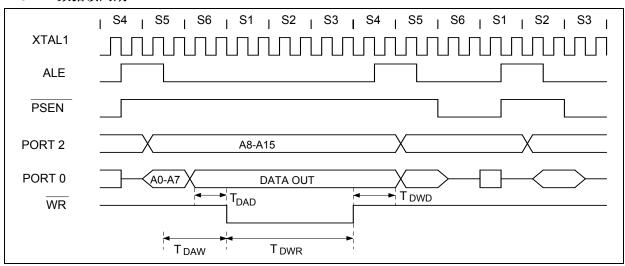
N注释:端口在S5P2时读取数据,在S6P2结束时输出数据。时序以ALE为参考(由于参考ALE较为方便)

20.4 时序波形图

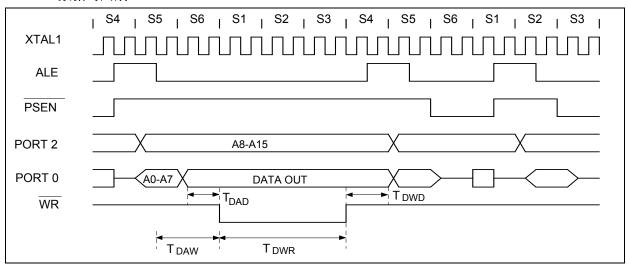
20.4.1 程序读取周期



20.4.2 数据读周期

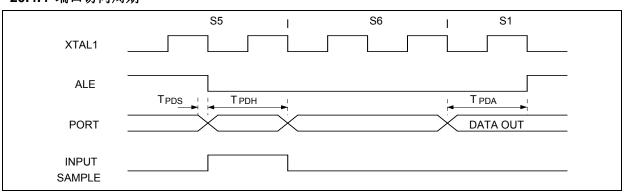


20.4.3 数据写周期



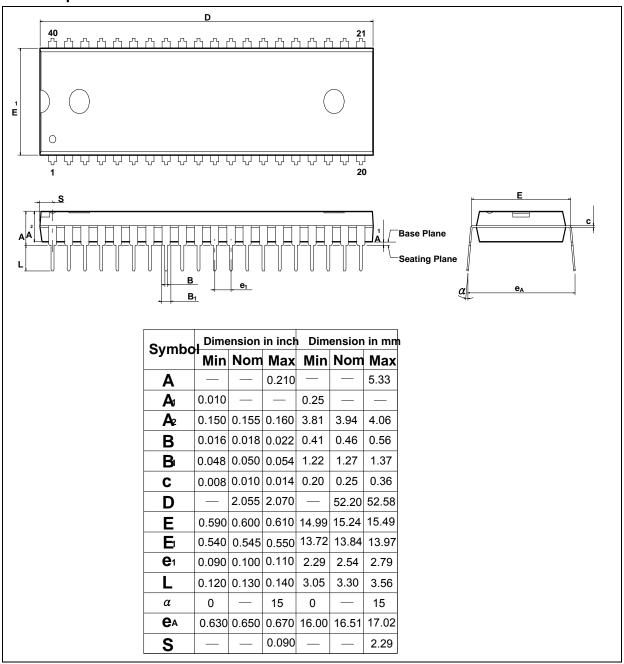
nuvoTon

20.4.4 端口访问周期



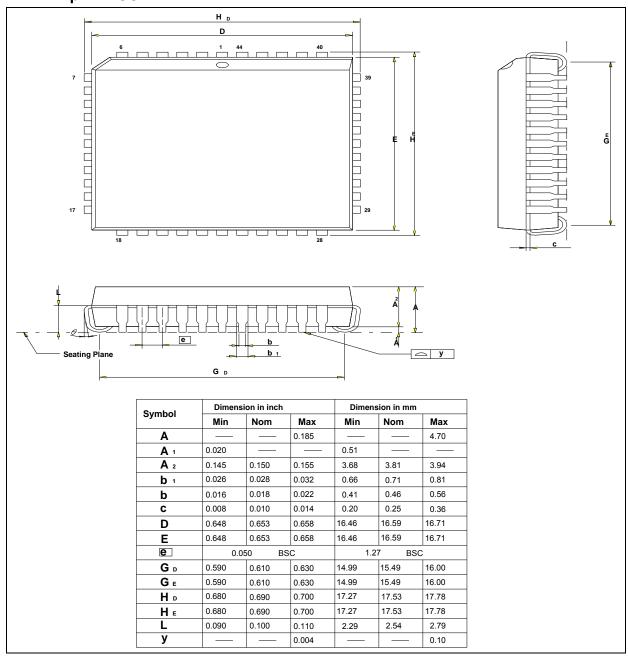
21 封装尺寸

21.1 40-pin DIP



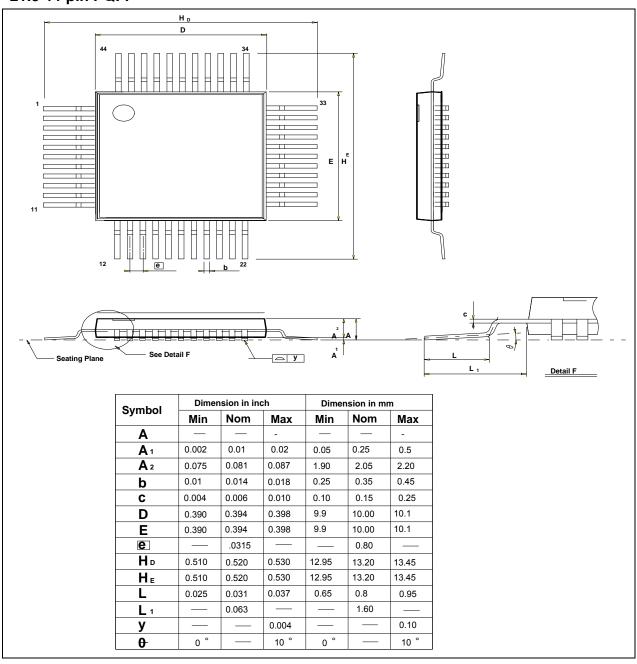
nuvoton

21.2 44-pin PLCC



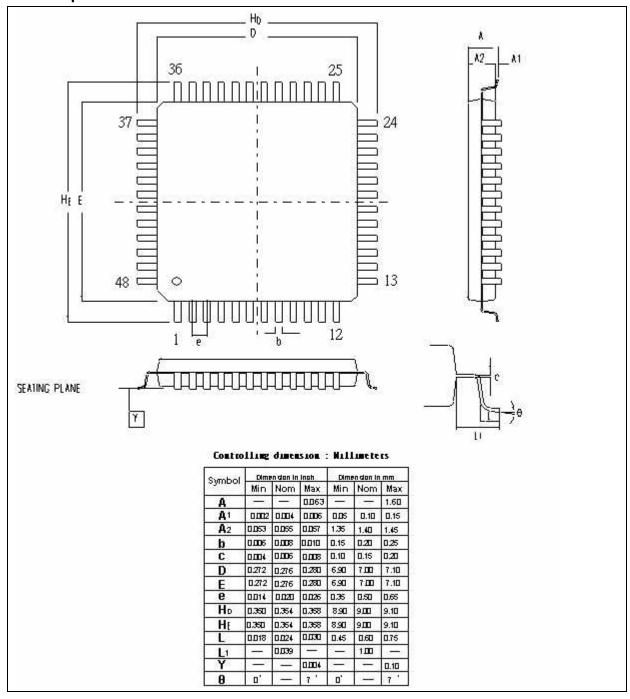


21.3 44-pin PQFP



nuvoTon

21.4 48-pin LQFP





应用指南: ISP 软件编程示例

在进入ISP模式后,控制器将执行2K字节的LDROM中的程序。 装载程序擦除APROM中的内容,然后从外部SRAM缓冲(或外部接口)读入新代码,来更新APROM

例 1:

EXAMPLE: Base on Keil C51 Compiler

\$nomod51

#include <reg52.h>

EAPAGE	DATA	0BEh
CHPCON	DATA	0BFh
SFRAL	DATA	0C4h
SFRAH	DATA	0C5h
SFRFD	DATA	0C6h
SFRCN	DATA	0C7h

;CPU Clock =	12MHz/12T mode	
READ_TIME	EQU	1
PROGRAM_TIME	EQU	50
ERASE_TIME	EQU	5000

APROM_END_ADDRESS	EQU	03800h
-------------------	-----	--------

;For W78E(I)052D

;APROM_END_ADDRESS EQU 02000h

;For W78E(I)051D

;APROM_END_ADDRESS EQU 01000h

FLASH_STANDBY	EQU	00111111B
READ_CID	EQU	00001011B
READ_DID	EQU	00001100B
ERASE_ROM	EQU	00100010B
ERASE_VERIFY	EQU	00001001B
PROGRAM_ROM	EQU	00100001B
PROGRAM_VERIFY_ROM	EQU	00001010B
READ ROM	EQU	00000000B

```
ORG
         03800h
         SP,#060h
   mov
                       ;Set TimerO as mode1
        TMOD,#01h
  mov
   cal1
        Read_Company_ID
        Read_Device_ID_HIGH
   call
        Read_Device_ID_LOW
   cal1
   cal1
        Erase_APROM
   call
        Erase_Verify_ROM
   call
        Program_APROM
   cal1
        Program_Verify_APROM
   cal1
        Software_Reset
   simp
; * Read_Company_ID
**********************
Read_Company_ID:
  mov
        SFRCN, #READ_CID
        TLO, #LOW (65536-READ TIME)
  mov
        THO, #HIGH(65536-READ_TIME)
  mov
   setb
        TR0
        CHPCON, #00000011b
  mov
        TF0
  c1r
  clr
        TR0
        A,SFRFD
                       ; check Read company ID
  mov
   cjne
        A,#ODAh,CID_Error
   ret
CID Error:
        P1,#01h
   mov
   sjmp
; * read device ID high
Read_Device_ID_HIGH:
  mov
        SFRAL, #0FFh
         SFRAH, #0FFh
  mov
        SFRCN, #READ_DID
  mov
        TLO, #LOW (65536-READ_TIME)
  mov
        THO, #HIGH(65536-READ_TIME)
  mov
```

```
TRO
  setb
       CHPCON, #00000011b
  mov
  c1r
       TF0
  clr
       TR0
       A, SFRFD
                   ; read device id high byte
  mov
  ret
: * read device ID low
Read_Device_ID_LOW:
       SFRAL, #0FEh
  mov
       SFRAH, #0FFh
  mov
       SFRCN, #READ_DID
  mov
       TLO, #LOW (65536-READ_TIME)
  mov
       THO, #HIGH(65536-READ_TIME)
  mov
  setb
       TR0
       CHPCON, #00000011b
  mov
  c1r
       TF0
  clr
       TR0
       A.SFRFD
                   ; read device id low byte
  mov
  ret
;* Flash standby mode
Standby:
  mov
       SFRCN, #FLASH_STANDBY
       SFRFD,#0FFh
  mov
       SFRAL, #0FFh
  mov
       SFRAH, #0FFh
  mov
  setb
       TR0
       CHPCON, #00000011b
  mov
       TF0
  clr
       TRO
  c1r
;* Erase APROM
Erase_APROM:
```

```
EAPAGE,#01h
                       :set EAPAGE is APROM
  mov
        SFRCN, #ERASE_ROM
  mov
        TLO, #LOW (65536-ERASE TIME)
  mov
        THO, #HIGH(65536-ERASE_TIME)
  mov
        TR0
  setb
        CHPCON, #00000011b
  mov
        EAPAGE,#00h
                       :clear EAPAGE
  mov
  c1r
        TF0
        TR0
  clr
; * VERIFY APROM BANK
Erase_Verify_ROM:
        SFRCN, #ERASE_VERIFY
  mov
  mov
        DPTR,#0000h
er_lp:
        TLO, #LOW (65536-READ_TIME)
  mov
        THO, #HIGH(65536-READ TIME)
  mov
        SFRAL, DPL
  mov
        SFRAH, DPH
  mov
        TR0
  setb
        CHPCON, #00000011b
  mov
  clr
        TF0
        TR0
  c1r
  mov
        A, SFRFD
        A, #0FFh, Erase_Verify_Error
  cine
  inc
        DPTR
        RO,DPL
  mov
  cjne
        RO, #LOW (APROM_END_ADDRESS), er_lp
  mov
        R1,DPH
        R1,#HIGH(APROM_END_ADDRESS),er_lp
  cine
  ret
Erase_Verify_Error:
  mov
        P1,#02h
        $
  sjmp
;*PROGRAMMING APROM BANK, APROM write 55h, AAh, 55h, AAh.....
```

```
Program_APROM:
   mov
          SFRCN, #PROGRAM_ROM
          DPTR,#0000h
   mov
          A,#055h
   mov
wr_lp:
   mov
          THO, #HIGH(65536-PROGRAM_TIME)
          TLO, #LOW (65536-PROGRAM_TIME)
   mov
          SFRFD.A
   mov
          SFRAL, DPL
   mov
          SFRAH, DPH
   mov
   setb
          TR0
          CHPCON, #00000011b
   mov
   c1r
          TF0
   c1r
          TRO
   cpl
          Α
   inc
          DPTR
   mov
         RO.DPL
   cine
          RO, #LOW (APROM_END_ADDRESS), wr_1p
   mov
          R1,DPH
   cjne
          R1,#HIGH(APROM_END_ADDRESS),wr_lp
;*Program Verify APROM BANK, read APROM 55h,AAh,55h,AAh......
Program_Verify_APROM:
   mov
          SFRCN, #PROGRAM_VERIFY_ROM
          DPTR,#0000h
   mov
          B,#055h
   mov
rd_lp:
          THO, #HIGH(65536-READ_TIME)
   mov
          TLO, #LOW (65536-READ_TIME)
   mov
          SFRAL, DPL
   mov
          SFRAH, DPH
   mov
   setb
          TR0
   mov
          CHPCON, #00000011b
          TF0
   clr
          TRO
   clr
          A.SFRFD
   mov
```

```
A,B,Program_Fail
  cjne
  mov
       A.B
       Α
  cp1
       B,A
  mov
  inc
       DPTR
       RO,DPL
  mov
  cjne
       RO, #LOW (APROM_END_ADDRESS), rd_lp
  mov
       R1,DPH
       R1,#HIGH(APROM_END_ADDRESS),rd_lp
  cjne
  ret
Program_Fail:
       P1,#03h
  mov
  simp
;* PROGRAMMING COMPLETLY, SOFTWARE RESET CPU TO APROM
Software_Reset:
  MOV
       CHPCON.#081h
                ;CHPCON=081h, SOFTWARE RESET to APROM.
;* PROGRAMMING COMPLETLY, SOFTWARE RESET CPU TO LDROM
;MOV CHPCON,#083h
              ;CHPCON=083h, SOFTWARE RESET to LDROM.
  sjmp
       $
  end
```



22 文件版本描述

版本	日期	页	描述
SC 1	September 8, 2008	-	初次发行
SC 1	September 10, 2008	-	移除编程时序
SC 3	Decmber 19,2008		 修改ISP 说明 修改DC 特性 补充confing 位说明
SC 4	Decmber 24,2008		 更新W78E054D/W78E052D/W78E051D 部分 更新 DC 特性
sc 5	July 1,2009		 修改电器特性 修改典型应用电路图 修改ISP 模式框图 增加ISP 控制图表 修改ISP demo code.

Important Notice

Nuvoton products are not designed, intended, authorized or warranted for use as components in systems or equipment intended for surgical implantation, atomic energy control instruments, airplane or spaceship instruments, transportation instruments, traffic signal instruments, combustion control instruments, or for other applications intended to support or sustain life. Further more, Nuvoton products are not intended for applications wherein failure of Nuvoton products could result or lead to a situation wherein personal injury, death or severe property or environmental damage could occur.

Nuvoton customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify Nuvoton for any damages resulting from such improper use or sales.

芯唐电子科技(上海)有限公司(8位单片机)uC微控制器产品部

上海市长宁区延安西路2299号27楼(邮编200336)

电话: 021-62365999 传真: 021-62365998

Please note that all data and specifications are subject to change without notice.

All the trademarks of products and companies mentioned in this datasheet belong to their respective owners

- 79 -

Publication Release Date: July1, 2009 Revision: SC5