

杨杰

南京大学仙林校区

南京

☎ 15365186708

✉ 467287824@qq.com

个人简介

我的兴趣主要在 FPGA、嵌入式系统、计算机体系结构、异构计算等方面。

本科期间，项目集中在 FPGA 和 ARM+FPGA 异构系统。

研究生期间，我的研究课题是数据中心网络加速，主要关注 RDMA 拥塞控制和中间件。

教育经历

2015--至今 硕士, 南京大学计算机科学与技术系.

2010-2014 本科, 南京大学计算机科学与技术系.

获奖情况

2012-2013 人民奖学金三等奖

2011-2012 国家励志奖奖学金, 人民奖学金一等奖

技能

编程语言 Verilog HDL, C, C++, Python, Java, Matlab

项目经历

2016--至今 南京大学, 南京.

基于 FPGA 的 RDMA 网卡实现

RDMA 是数据中心网络传输技术新趋势。本项目是将目前主流的 RDMA 协议实现在 FPGA 上，作为 RDMA 网络研究平台。项目采用 Xilinx HLS 结合 Microblaze，在 Xilinx Kintex7 芯片实现，可以达到 10Gbps 速率发送 RDMA 报文。同时，该平台可以支持与商业 RDMA 网卡互联。

2015-3-2015-9 南京大学, 南京.

基于 FPGA 的软件定义中间件实现

本项目中，我们定义类 C 伪语言实现自定义中间件的功能，最终伪语言运行在 FPGA 上。伪语言首先经过编译器转换为 Xilinx HLS，然后转成 verilog 烧写在 FPGA 芯片上，主要实现的中间件有 NAT，AES 加密解密等。

2013–2015 南京大学, 南京.

SimMIPS: 基于 FPGA 的 MIPS 嵌入式系统

SimMIPS 是基于 FPGA 实现的片上系统, 包括 MIPS32 核心, 总线以及多种外设等。MIPS32 核心按照标准 MIPS32 指令集实现, 同时包括有内存管理单元 (MMU)。使用 C/C++ 开发的应用程序或操作系统, 经过 MIPS 交叉编译工具编译后的代码可以直接在 MIPS32 核心中运行。更多细节可以访问<https://github.com/jackyangNJ/SimMIPS>。

2013–2014 南京大学, 南京.

SmartCar: 室内导航智能小车

SmartCar 旨在结合多种传感器技术, 实现室内导航的功能。我们基于智能车 zrobot 平台, 该平台的控制器是融合 ARM 核心的 FPGA 芯片, 使用 C/C++、Java 和 Verilog HDL 语言, 结合图像识别以及传统惯性导航技术, 实现室内定位。图像识别方法是在室内张贴含有位置信息的二维码, 小车在行走中可以扫描定位。项目相关源码可以访问<https://github.com/jackyangNJ/SmartCar>。

2013 暑期 计算所, 中科院, 北京.

探索 Xilinx MicroBlaze 性能以及搭建平台

本项目是辅助计算所项目研究。我的工作是在 Xilinx FPGA 上, 测试 MicroBlaze 运行 Linux 的整数计算性能, 同时搭建一个多核 MicroBlaze 系统原型, 各核心之间使用高速 AXI Stream 通信。

Publication

Chen Tian, Alex X Liu, Ali Munir, and Jie Yang. Openfunction: An extensible data plane abstraction protocol for platform-independent software-defined middleboxes. In Network Protocols (ICNP), 2016 IEEE 24th International Conference on, pages 1–2. IEEE, 2016.