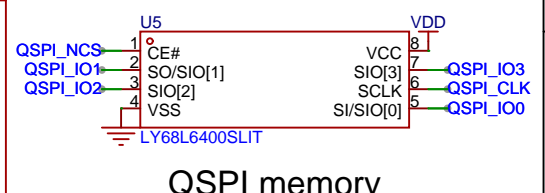
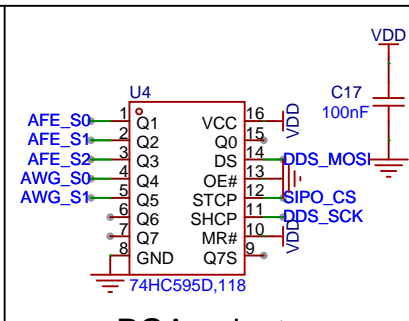
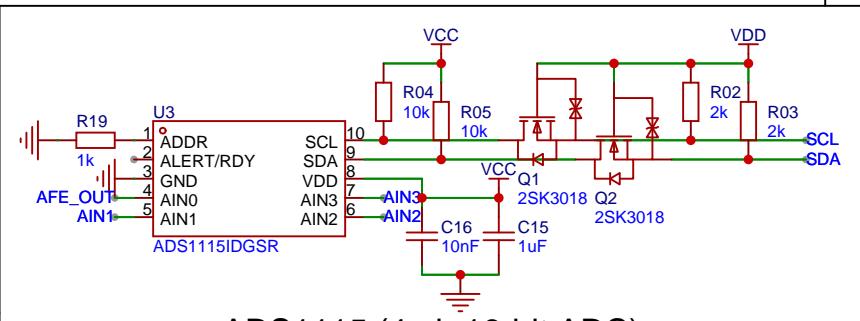
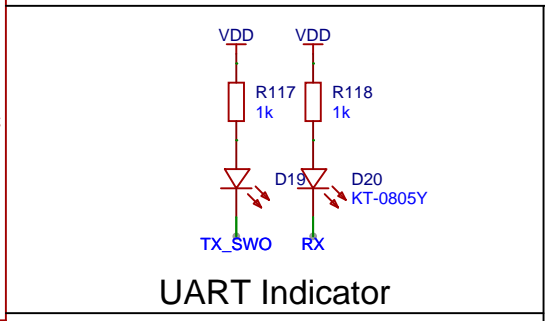

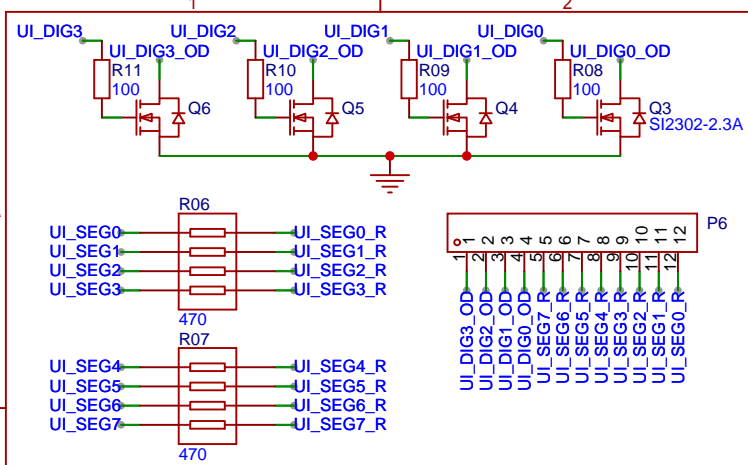


引脚复用提示：  
1. 丝印有“.”标记的不被任何板载资源占用  
2. 除PA8外所有IO均连接到排针  
3. 可通过去除底面0欧电阻断开板载资源  
4. LSE可通过跳线启用，默认断开  
5. 部分网络走线较长，如有串扰，自行分析解决

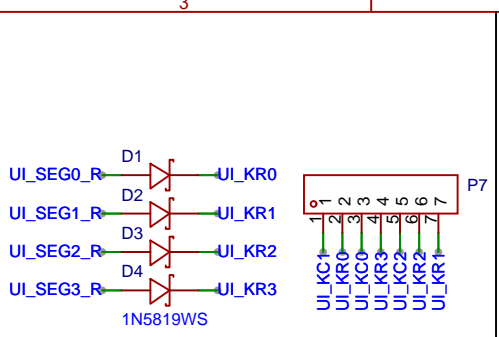
低功耗优化提示：  
1. 切除ST-LINK部分（不要伤到矩阵键盘线路）  
2. 断开所有不需要的器件电源引脚处的0欧电阻  
3. 取下部分芯片或剪断电源引线  
4. 取下LED限流电阻、电位器、稳压二极管  
5. 降低boost电压，或重新设计电源管理电路



ADS1115 (4-ch 16-bit ADC)		PGA selector				
	原理图	G4CourseMain			更新日期	2024-04-03
					创建日期	2024-02-20
	图页	Core			物料编码	
	绘制		G4Course			
	审阅					
			版本	尺寸	页	1 共 7
		V1.0	A4	嘉立创EDA		



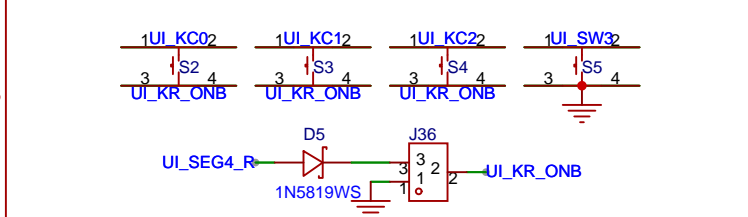
7-segment



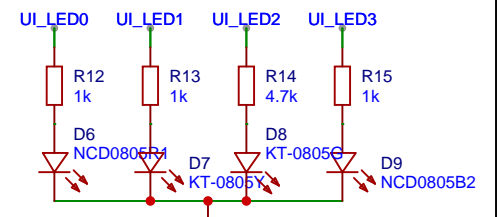
Keyboard

J36 ( " BUTTON " ) 跳线：  
短接左边 ( " SCAN " ) ，左侧3个按键作为矩阵键盘附加的一行，扫描读取（行线为 " SEG4 " ）  
短接右边 ( " FIX " ) ，左侧3个按键独立，单片机启用上拉电阻，矩阵键盘不应连接

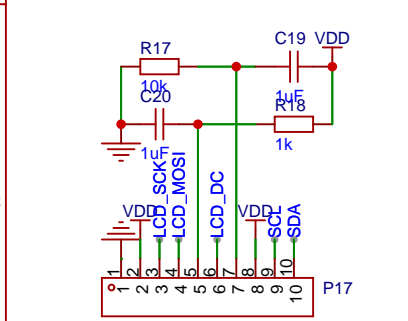
J37 ( " BUZZER " ) 跳线：  
短接左边，蜂鸣器始终关闭，维护课堂环境  
短接右边 ( " EN " ) ，蜂鸣器正常使用



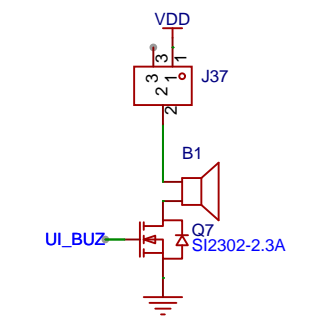
Buttons



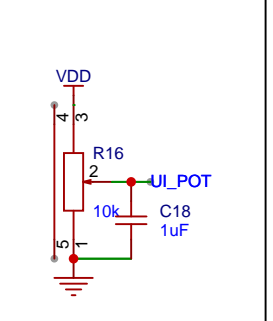
LEDs



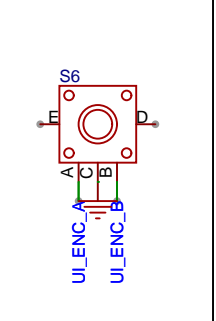
LCD



Buzzer

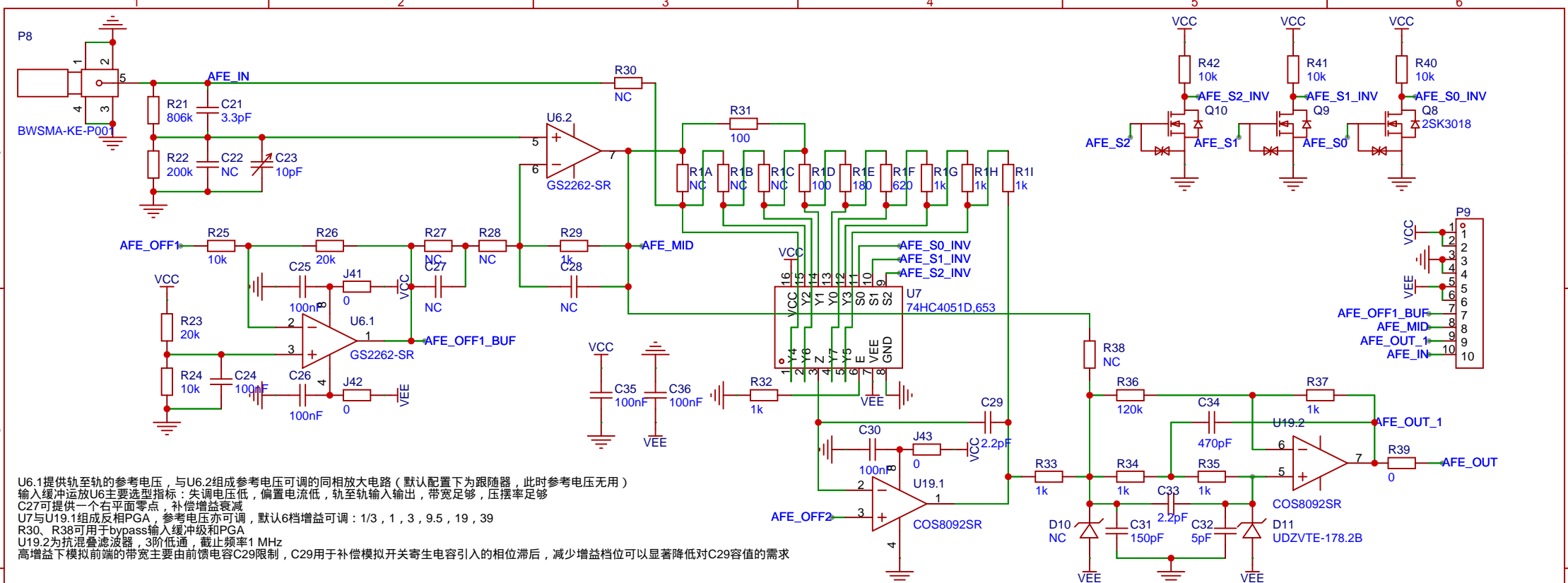


Potentiometer



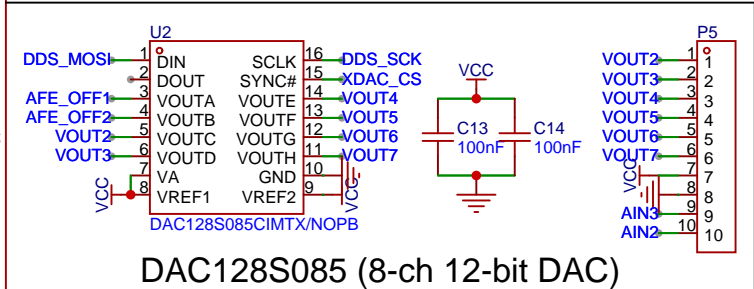
Encoder

原理图	G4CourseMain		更新日期	2024-04-03
			创建日期	2024-02-20
图页	UI		物料编码	
绘制	G4Course			
审阅				
	版本	尺寸	页	2 共 7
嘉立创EDA		V1.0	A4	嘉立创EDA



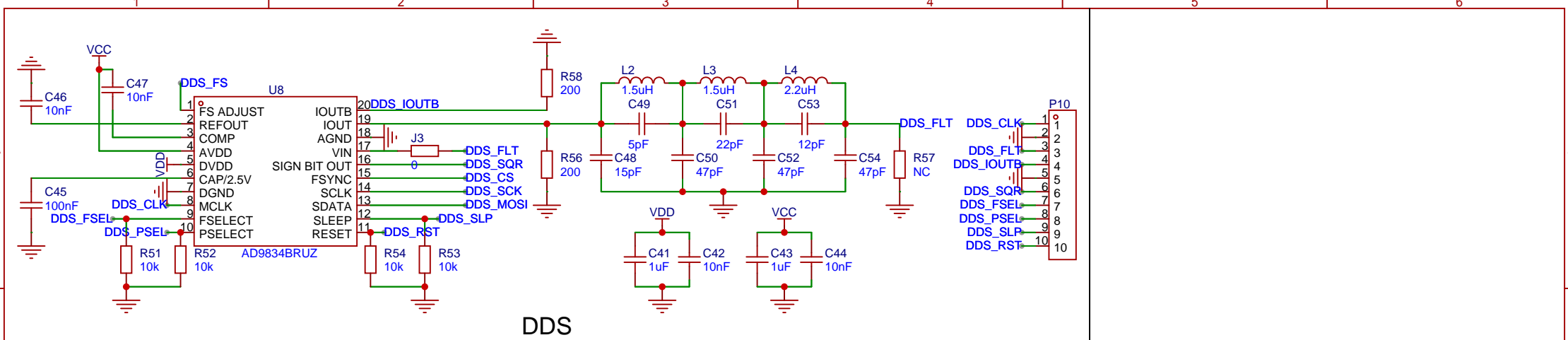
U6.1提供轨至轨的参考电压，与U6.2组成参考电压可调的同相放大电路（默认配置下为跟随器，此时参考电压无用）  
输入缓冲运放U6主要选型指标：失调电压低，偏置电流低，轨至轨输入输出，带宽足够，压摆率足够  
C27可提供一个右平面零点，补偿增益衰减  
U7与U19.1组成反相PGA，参考电压亦可调，默认6档增益可调：1/3，1，3，9.5，19，39  
R30、R38可用于bypass输入缓冲级和PGA  
U19.2为抗混叠滤波器，3阶低通，截止频率1 MHz  
高增益下模拟前端的带宽主要由前馈电容C29限制，C29用于补偿模拟开关寄生电容引入的相位滞后，减少增益档位可以显著降低对C29容值的需求

Analog Front-End

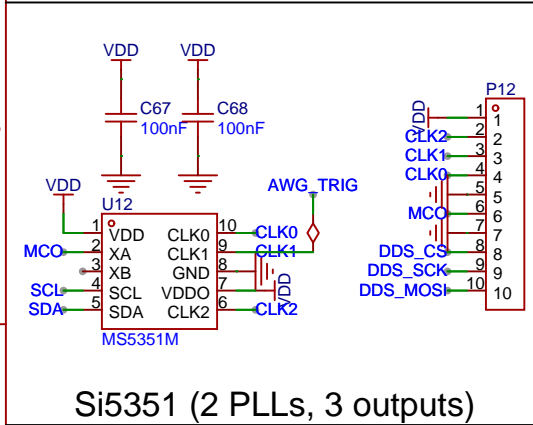


DAC128S085 (8-ch 12-bit DAC)

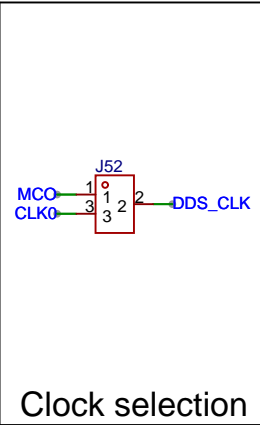
原理图	G4CourseMain			更新日期	2024-04-03
				创建日期	2024-02-20
图页	AFE			物料编码	
绘制	G4Course				
审阅					
	版本	尺寸	页	3	共 7
嘉立创EDA		V1.0	A4	嘉立创EDA	



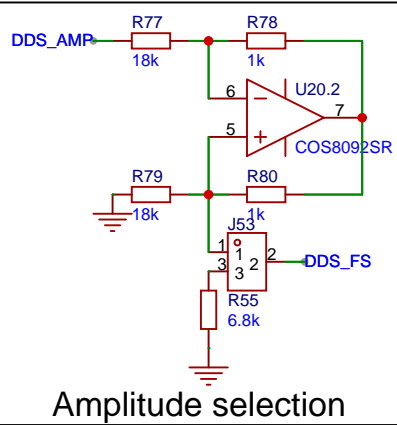
DDS



Si5351 (2 PLLs, 3 outputs)



Clock selection



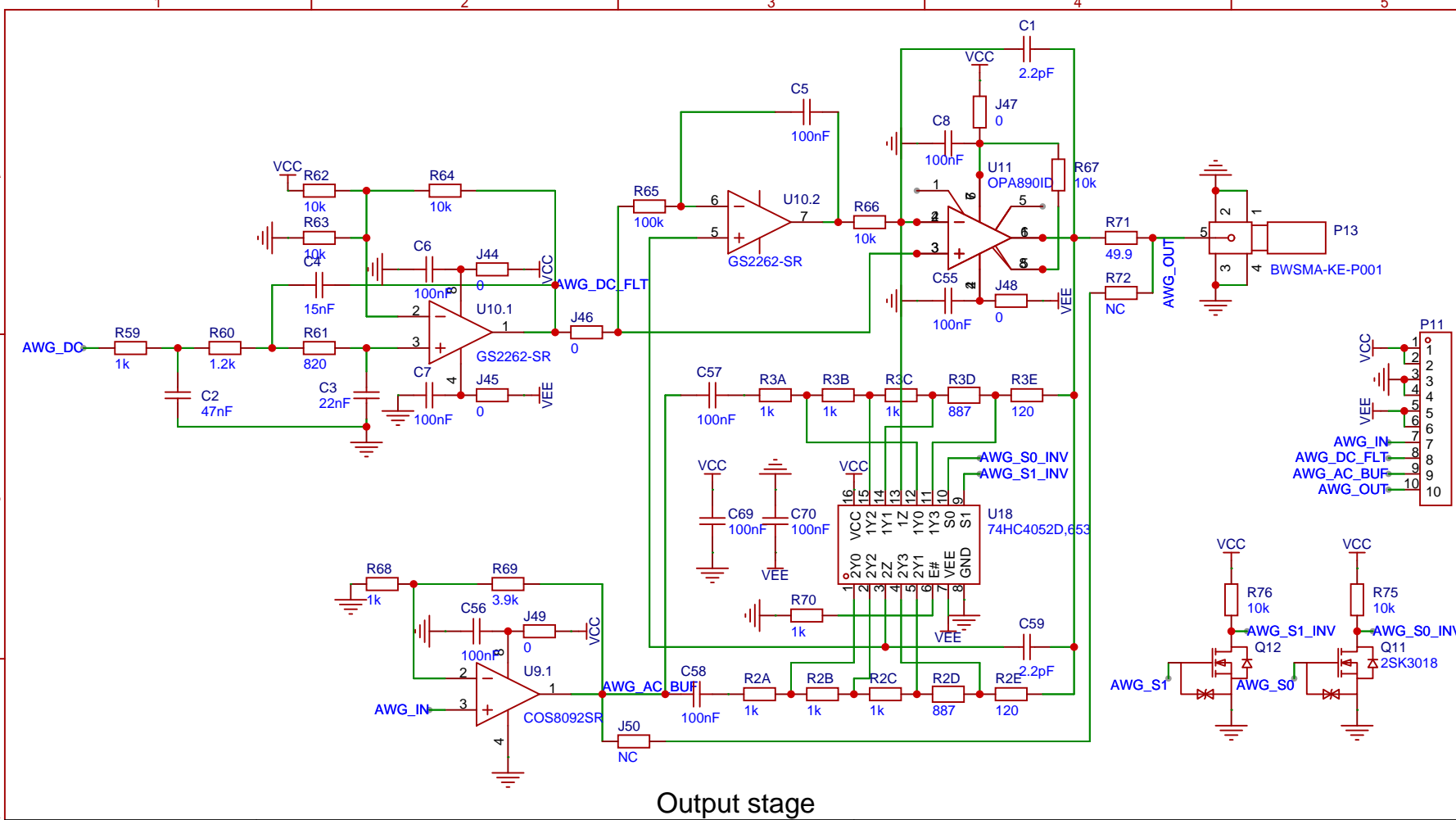
Amplitude selection

J52 ( " PLL|MCO " ) 跳线选择DDS时钟源：  
短接左边 ( " PLL " )，选择Si5351的CLK0输出  
短接右边 ( " MCO " )，选择单片机PA8引脚MCO

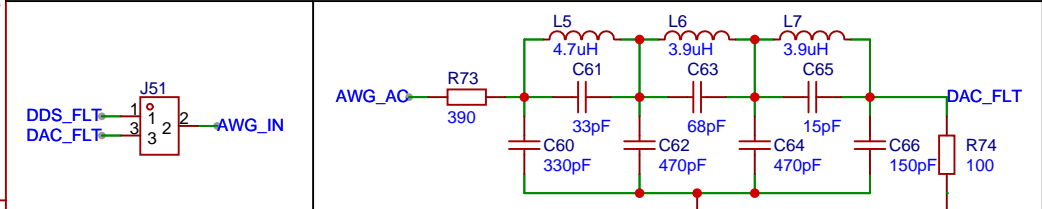
使用现有电路，一般能将DDS超频到100 MHz以上  
要输出更高频率的波形，滤波器和后级电路也要相应更改  
( DDS输出滤波器通带20 MHz，阻带30 MHz )  
如需稳定超频，可以外部提供CAP/2.5V电源，使用略高的电压  
如需降低功耗，可以改用DC/DC供CAP/2.5V

J53 ( " FIX|AM " ) 跳线选择DDS满量程幅度：  
短接左边 ( " FIX " )，固定约600 mV ( 200 负载 )  
短接右边 ( " AM " )，由单片机DAC控制，最大约600 mV  
最大值由R77和R79设置，可更改，但受到IOUT电压的限制

原理图	G4CourseMain	更新日期	2024-04-03
		创建日期	2024-04-03
图页	DDS.G4CourseMain	物料编码	
绘制	G4Course		
审阅			
	版本	尺寸	页 4 共 7
嘉立创EDA		V1.0	A4
嘉立创EDA			




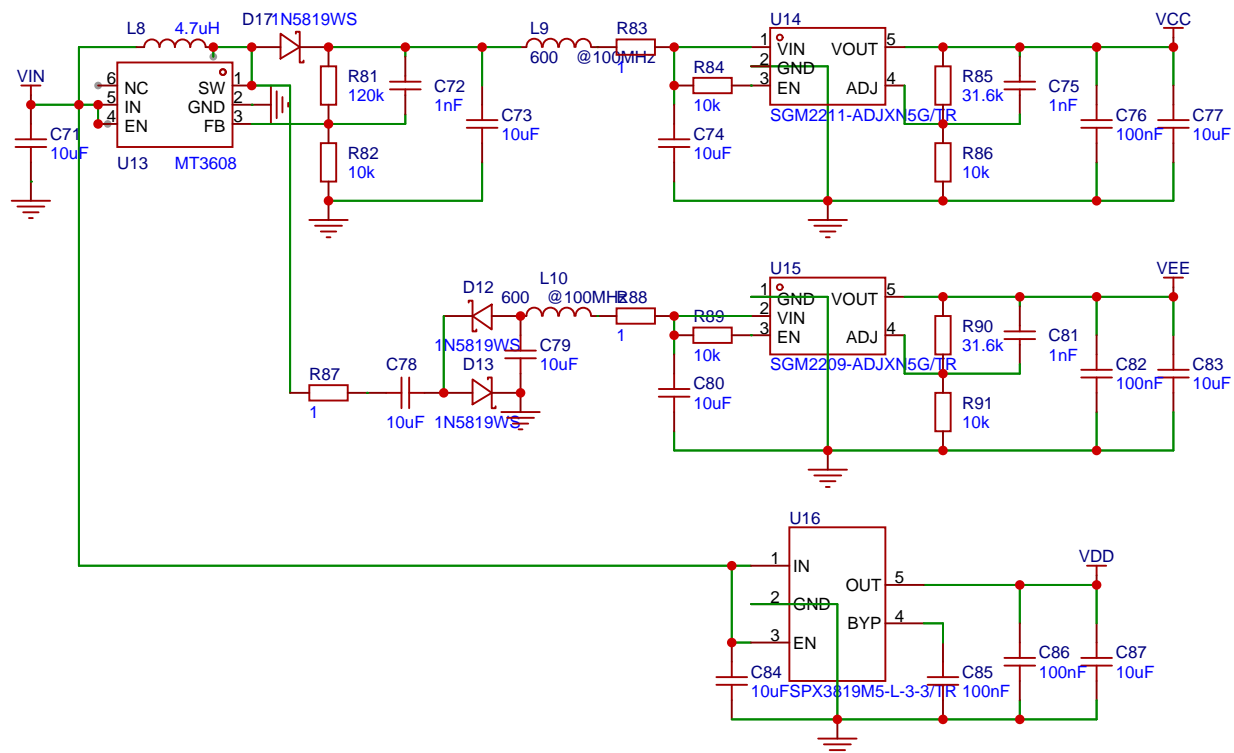
Output stage



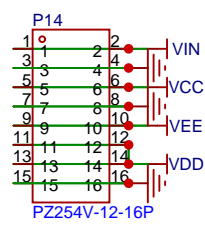
J51 ( " DDS|DAC " ) 跳线选择输出级信号源：  
短接左边 ( " DDS " ) ，选择DDS滤波后输出  
短接右边 ( " DAC " ) ，选择单片机DAC滤波后输出  
DAC滤波器通带5 MHz，阻带10 MHz，自带1/5衰减，为了与DDS保持一致

U11为主放大器，反相PGA结构，电阻须成对改变，默认4档增益：0.047，1/3，1，3  
主放大器选型指标：高带宽，超高压摆率，输出摆幅尽量大  
U10.1结合抖动DAC提供高分辨率的轨至轨直流偏置，U10.2为辅助放大器，消除主放大器的直流误差

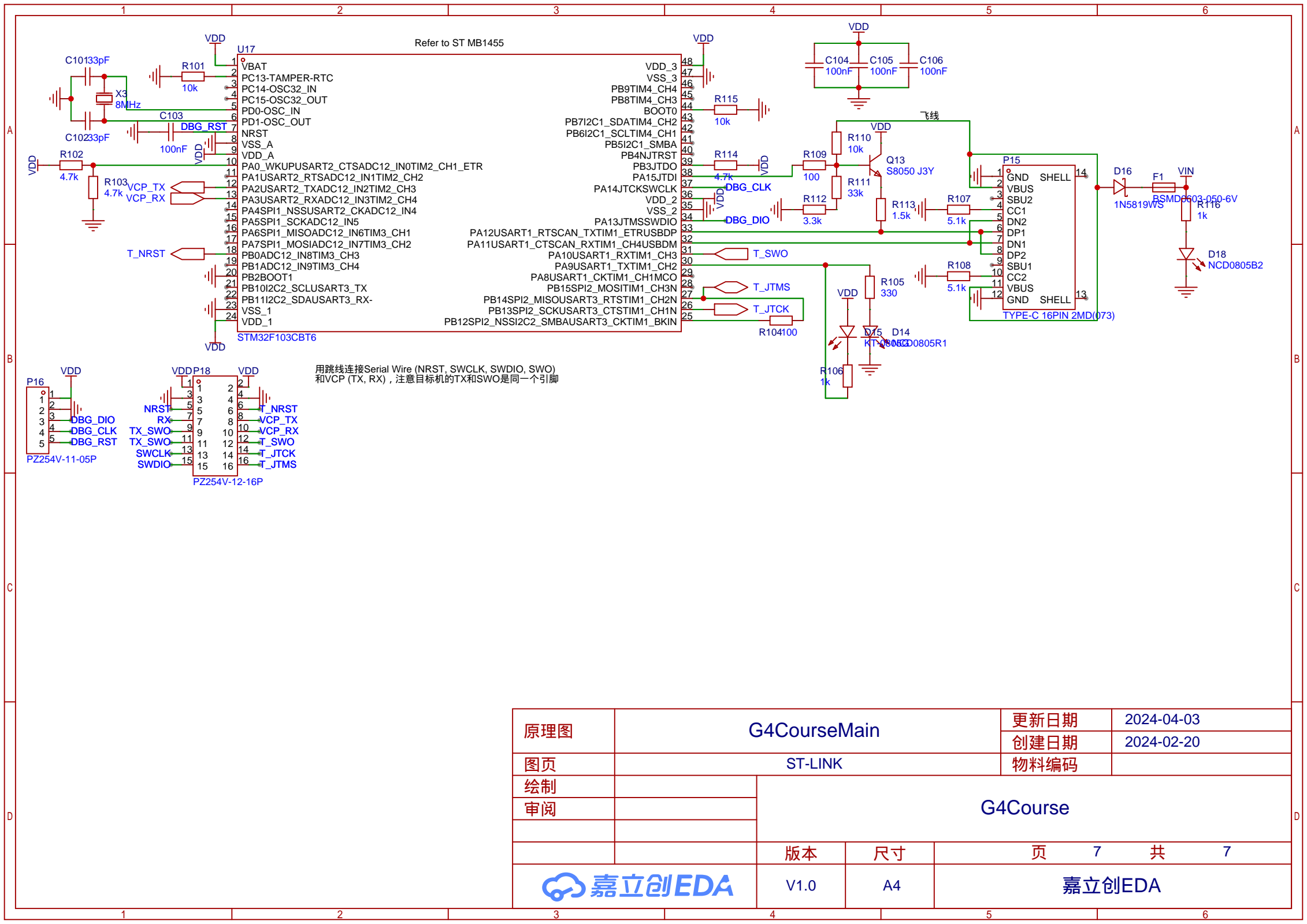
Source selection	DAC reconstruction filter		原理图	G4CourseMain			更新日期	2024-04-03		
							创建日期	2024-02-20		
			图页	AWG			物料编码			
			绘制		G4Course					
			审阅							
					版本	尺寸	页	5	共	7
				V1.0	A4	嘉立创EDA				



VCC = 5.0 V  
VEE = -5.0 V  
VDD = 3.3V  
不建议更改VCC和VEE的电压，除非你清楚所有芯片的耐压，并且有飞线、改线的能力



原理图	G4CourseMain		更新日期	2024-04-03
			创建日期	2024-02-20
图页	Power		物料编码	
绘制		G4Course		
审阅				
		版本	尺寸	页 6 共 7
嘉立创EDA		V1.0	A4	嘉立创EDA



原理图	G4CourseMain			更新日期	2024-04-03
				创建日期	2024-02-20
图页	ST-LINK			物料编码	
绘制	G4Course				
审阅					
	版本	尺寸	页 7 共 7		
嘉立创EDA		V1.0	A4	嘉立创EDA	