

## SIMULAÇÃO DE CIRCUITOS DIGITAIS COM MÚLTIPLAS SAÍDAS UTILIZANDO MATRIZES

Matos, Jadson G.<sup>1</sup>; Hentz, Agenor<sup>2</sup>; Pereira, Rodrigo V. M.<sup>3</sup>

<sup>1</sup>UFSC/Departamento de Computação/Engenharia de Computação/jadson.g.matos@grad.ufsc.br

<sup>2</sup>UFSC/Coord. Especial de Física, Química e Matemática/agenor@gmail.com

<sup>3</sup>UFSC/Departamento de Computação/Engenharia de Computação/pereira.rodrigo@ufsc.br

**Palavras-Chave:** Circuitos Digitais; Álgebra Linear;

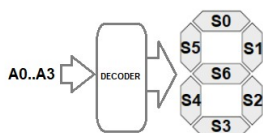
### INTRODUÇÃO

O ensino de Álgebra Linear nos cursos de graduação pode ser enriquecido através de aplicações e usos práticos. Relatos dos alunos desta disciplina frequentemente refletem um sentimento de distanciamento entre teoria e prática.

Por outro lado, a disciplina de Circuitos Digitais faz uso de circuitos como portas lógicas e *flip-flops*, entre outros componentes, para a solução de problemas do cotidiano. Ocorre que a implementação destas soluções, em geral, é feita através do emprego de mapas de Karnaugh e Álgebra de Boole.

Dessa forma, o presente trabalho apresenta um estudo de caso, do emprego alternativo de matrizes e demais elementos da Álgebra Linear em circuitos digitais, utilizando Lógica Vetorial (MIZRAJ, 2008). Em particular, optou-se pela aplicação que consiste em um *display* de sete segmentos (7-sig). De maneira genérica, o circuito que integra este dispositivo consiste de uma entrada de 4 bits ( $A_0...A_3$ ) que corresponde à  $2^4 = 16$  possíveis entradas (10 dígitos e letras de A..F). As saídas do circuito digital são 7 bits ( $S_0...S_6$ ), correspondendo a quais segmentos do *display* são acionados, conforme Figura 1.

**Figura 01** – Diagrama de um Display 7-Seg.



Fonte: O Autor

Considerando o problema de otimização das saídas de um *display* deste tipo, comumente emprega-se a MINTERMOS (Soma de Produtos) para se obter a lógica combinacional das respectivas saídas ( $S_0...S_6$ ).

Um possível resultado (OLIVEIRA, 2015) para esse problema (Figura 02) contém 20 portas lógicas, conforme descrito na Tabela 01.

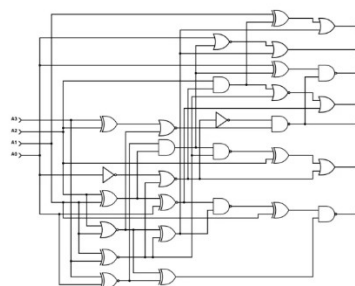
**Tabela 01** – Quantidade Portas Lógicas para um 7-Seg.

XOR	XNOR	OR	NAND	AND	NOT
9	1	3	4	2	1
Total					20

Fonte: O autor

Considerando a universalidade das portas lógicas e transformando todas as portas em AND e NOT, temos o total de 65 portas lógicas necessárias para implementar a solução da Figura 2.

**Figura 02** – Diagrama de Portas Lógicas para um Display de Sete Segmentos



Fonte: (OLIVEIRA,2015)

### METODOLOGIA

A presente abordagem é empregada nas aulas introdutória de Álgebra Linear transformando bits em estados que por sua vez são descritos como vetores.

Dessa forma, cada bit é representado por matrizes-coluna, através da representação de *bra-ket*, da seguinte forma (Equação 1):

$$|0\rangle = \begin{pmatrix} 1 \\ 0 \end{pmatrix} \quad |1\rangle = \begin{pmatrix} 0 \\ 1 \end{pmatrix} \quad \text{Equação 1}$$

Considerando, por exemplo, a entrada do sistema digital,

$$|n\rangle = |A_3 A_2 A_1 A_0\rangle$$

a mesma pode ser representada por um produto tensorial como uma matriz-coluna, com  $2^4 = 16$  elementos. Cada elemento  $n_j$  desta coluna é obtido através do produto  $n_j = A_{3,x_3} \times A_{2,x_2} \times A_{1,x_1} \times A_{0,x_0}$ , onde  $n = x_3 x_2 x_1 x_0$  é a representação binária de  $n$ . Como resultado, a representação de  $|$  consiste uma matriz-coluna com 16 elementos, preenchida com zeros, à exceção da  $n$ -ésimo elemento, cujo valor é o número 1.

A partir desta representação, o problema presente pode ser tratado tão somente por uma multiplicação de matrizes, na forma  $TA=S$  (Equação 2), onde  $A$  é a matriz de entrada, descrita acima,  $T$  é a matriz-transformação, que representa a ação do circuito digital, e  $S$  é a matriz que representa o estado de saída lógica ( $S_0...S_6$ ). Como  $S$  representa o estado de 7 bits, então ele contém  $2^7 = 128$  elementos.

Para a presente pesquisa, utilizou-se um programa feito na linguagem de programação Python e desenvolvido pelos autores, para implementar a utilização de matrizes e demais elementos de Álgebra Linear na modelagem das entradas e saídas de um problema de circuitos digitais. Para validação dos resultados obtidos no passo anterior, optou-se por utilizar a ferramenta Yosys.

## RESULTADOS E DISCUSSÃO

Primeiramente se obteve a tabela-verdade dos bits de saída desejados. Por exemplo, a saída deseja para a entrada

$$|n = 0\rangle = |0000\rangle$$

é tal que todos os segmentos do *display* estão ligados, com exceção de  $S_6$ , conforme pode ser visto na Figura 1, de forma que o *display* 7-Seg represente o numeral ZERO "0". Com isso, a saída correspondente desejada deve ser

$$S = |S_6 S_5 S_4 S_3 S_2 S_1 S_0\rangle$$

Já a saída esperada para  $|n = 1\rangle = |0001\rangle$

é o vetor ,  $S = |0000110\rangle$

onde somente os segmentos  $S_1$  e  $S_2$  estão ligados. Com isto, podemos obter a representação tensorial correspondente para esta saída, através da rotina mencionada anteriormente. Este procedimento foi realizado para todas as demais saídas, correspondentes a cada uma das 16 entradas possíveis (numerais de 0 a 9, e letras de A .. F - representação hexadecimal).

A matriz-transformação  $T$  tem ordem  $128 \times 16$ . Ela pode ser obtida de maneira facilitada, devido à natureza simples da forma geral dos vetores de entrada, que possui apenas um elemento diferente de zero para qualquer entrada. Pode-se mostrar que a  $j$ -ésima coluna de  $T$  é composta pela representação tensorial da saída correspondente ao tensor de entrada  $|n\rangle$ . Isto significa que a primeira coluna de  $T$  é a saída esperada para a entrada  $|0\rangle = |0000\rangle$ , a segunda coluna de  $T$  é a saída esperada para a entrada  $|1\rangle = |0001\rangle$  e assim por diante.

Uma vez encontrada a matriz  $T$ , a simulação do efeito de uma entrada  $A_0 \dots A_3$  no circuito digital da Figura 2, que representa a lógica por trás de um display de 7 segmentos, em essência, trata-se de encontrar o tensor correspondente à esta entrada, realizar a multiplicação de matrizes  $TA=S$  e converter a saída  $S$  no seu equivalente binário para encontrarmos  $S_0 \dots S_6$ .

## CONCLUSÃO

Os resultados acima corroboram a afirmação de que esta é uma abordagem alternativa à Álgebra de Boole, comumente utilizada na disciplina de Circuitos Digitais. Ela pode ser facilmente apresentada em sala de aula aos alunos da disciplina de Álgebra Linear, principalmente aos discentes do curso de Ciências da Computação e outros afins, como um exemplo prático de possíveis soluções cotidianas aos tópicos abordados. Por outro lado, o uso de circuitos digitais pode ser empregado como fator motivador em aulas tradicionais da disciplina de Álgebra Linear. Ainda, a abordagem apresentada pode ser utilizada como aula introdutória a assuntos contemporâneos como computadores quânticos e q-bits (BAAQUIE; KWEK, 2023).

## REFERÊNCIAS

BAAQUIE, B. E.; KWEK L.C., **Quantum Computers : Theory and Algorithms**. 1a ed. Singapura: Springer Nature Singapore Pte Ltd., 2023.

MIZRAJI, E., **Vector Logic: A Natural Algebraic Representation of the Fundamental Logical Gates**. *Journal of Logic and Computation*, vol. 18, nº 1, pp. 97-121, Fev. 2008, doi: 10.1093/logcom/exm057.

OLIVEIRA, V. C. de. **Projeto e Otimização de Circuitos Digitais por Técnicas de Evolução Artificial**. 2015. 183 p. Trabalho de Conclusão de Curso (Bacharelado em Ciências da Computação) - Universidade de Brasília, Brasília, 2015.