

Base Tecnológica

Bloque II. Tema 1

Gestión de Sistemas e Informática

Curso 2017 - 18

Juan José Aguado Gil

24 Julio 2017

1. Generaciones de Ordenadores

- **1ª Generación (1951-1958):** válvulas de vacío, tarjetas perforadas, programación en código máquina.
- **2ª Generación (1959-1964):** transistores, tarjetas perforadas, programación en lenguaje ensamblador y primeras versiones de lenguajes simbólicos (COBOL y FORTRAN).
- **3ª Generación (1964-1971):** circuitos integrados, interacción con la máquina a través de un sistema operativo que gestiona teclado y monitor, lenguajes de programación más evolucionados (PASCAL).
- **4ª Generación (1971-Presente):** microprocesadores (miles de circuitos integrados en un único chip), interfaces gráficos y ratón.
- **5ª Generación (Presente-Futuro):** inteligencia artificial, reconocimiento de voz, procesamiento del lenguaje natural.

2. Arquitectura de Von Newmann

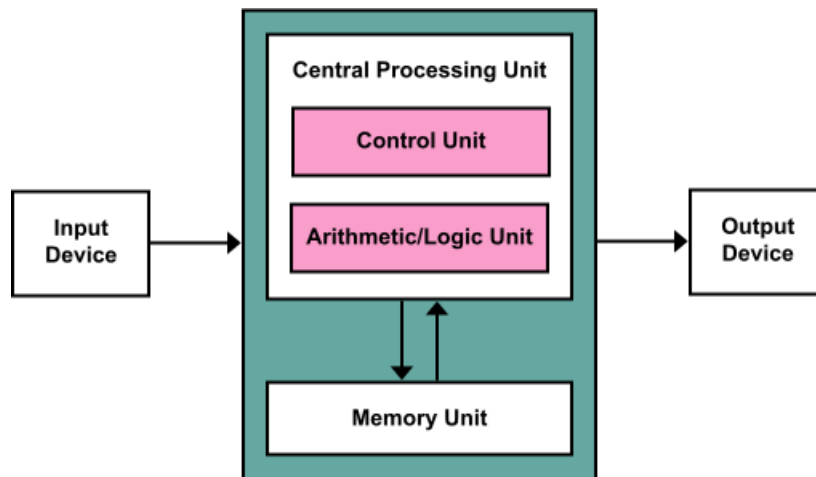


Figura 1: Arquitectura de Von Newmann.

3. Segmentación de Instrucciones (Pipelining)

Método para aumentar el rendimiento de los microprocesadores. Consiste en descomponer la ejecución de cada instrucción en varias etapas para poder empezar a procesar una instrucción diferente en cada etapa y ejecutar varias instrucciones a la vez. Estas etapas son:

- **Instruction Fetch (IF):** búsqueda de la instrucción.
- **Instruction Decode (ID):** decodificación de la instrucción.
- **Execution (EX):** ejecución de la instrucción en la ALU.
- **Memory (MEM):** escritura en memoria de los resultados.
- **Writeback (WB):** escritura de los resultados en registro (si procede).

Instr. No.	Pipeline Stage						
	IF	ID	EX	MEM	WB		
1							
2							
3							
4							
5							
Clock Cycle	1	2	3	4	5	6	7

Figura 2: Segmentación de Instrucciones.

4. Rendimiento de Ordenadores

FLOPS (Floating Point Operations per Second) es una medida del rendimiento de una computadora útil en campos como el cálculo científico que requiere muchas operaciones en punto flotante. En tales casos ésta es una medida más precisa que medir el número de instrucciones por segundo (MIPS).

5. Arquitectura SBC

SBC (Single Board Computer: Computador de Placa Simple) es un computador completo construido en una única tarjeta que incluye microprocesador, memoria, entrada/salida y otras características requeridas en un ordenador funcional. Fueron construidos para demostraciones de sistemas en desarrollo, sistemas en el ámbito de la educación o para uso como controladores embebidos.

A diferencia de los ordenadores personales de escritorio, los SBC no tienen slot de expansión para funciones periféricas.

5.1. Raspberry Pi

Es un un computador de placa simple (SBC) de bajo costo desarrollado en Reino Unido por la Fundación Raspberri Pi, con el objetivo de estimular la enseñanza de ciencias de la computación en las escuelas.

Su sistema operativo oficial es una versión adaptada de Debian, denominada Raspbian, aunque permite usar otros sistemas operativos, incluido una versión de Windorws 10. En todas sus versiones incluye un procesador Broadcom, una memoria RAM (según modelo entre 256MB y 1GB), una GPU, puertos USB, HDMI, Ethernet, 40 pines GPIO y un conector para cámara.



Figura 3: Raspberry Pi.

6. GPU: Graphics Processor Unit

La Unidad de Procesamiento Gráfico o GPU es un coprocesador dedicado al procesamiento de gráficos u operaciones de coma flotante para aligerar la carga de trabajo del procesador central en aplicaciones como los videojuegos o aplicaciones 3D interactivas. Las GPU están presentes en las tarjetas gráficas.



Figura 4: GPU.

7. Microprocesadores de Intel

Procesador	Fecha	Clock Rate	Num. Núcleos
8080	1974	2 MHz	1
8086	1978	4.77-8 MHz	1
8088	1979	4.77-8 MHz	1
80286	1982	10-12 MHz	1
i80386	1985-1990	16-33 MHz	1
i80486	1989-1992	25-100 MHz	1
Intel Pentium	1993-1999	65-250 MHz	1
Intel Pentium MMX	1996-1999	120-300 MHz	1
Intel Atom	2008-present	800 MHz - 2.13 GHz	1, 2 o 4
Intel Celeron	1998-present	266 MHz - 3.6 GHz	1, 2 o 4
Intel Xeon	1998-present	400 MHz - 4.4 GHz	hasta 28
Intel Core	2006-2008	1.06-2.33 GHz	1 o 2
Intel Core 2	2006-2011	1.06-3.33 GHz	1, 2 o 4
Intel Core i3	2010-present	1.2-3.7 GHz	2 /w hyperthreading
Intel Core i5	2009-present	1.06-4.2 GHz	2 /w hyperthreading, 4
Intel Core i7	2008-present	1.6-4.4 GHz	4, 4 /w hyperthreading

Tabla 1: Principales Microprocesadores de Intel.

7.1. x86: Northbridge y Southbridge

Northbridge y Southbridge son los dos chips que forman el núcleo del chipset de una tarjeta principal de un PC. El Northbridge está conectado directamente a la CPU a través del **Frontal Side Bus (FSB)** y es responsable de las tareas que requieren un mayor rendimiento, tales como la comunicación entre la CPU y la RAM y la tarjeta de vídeo PCI Express (o AGP). El Southbridge no está conectado directamente a la CPU e implementa las funciones más lentas del chipset, tales como las funciones de E/S (USB, audio, serie, BIOS, bus ISA, control de interrupciones y canales IDE).

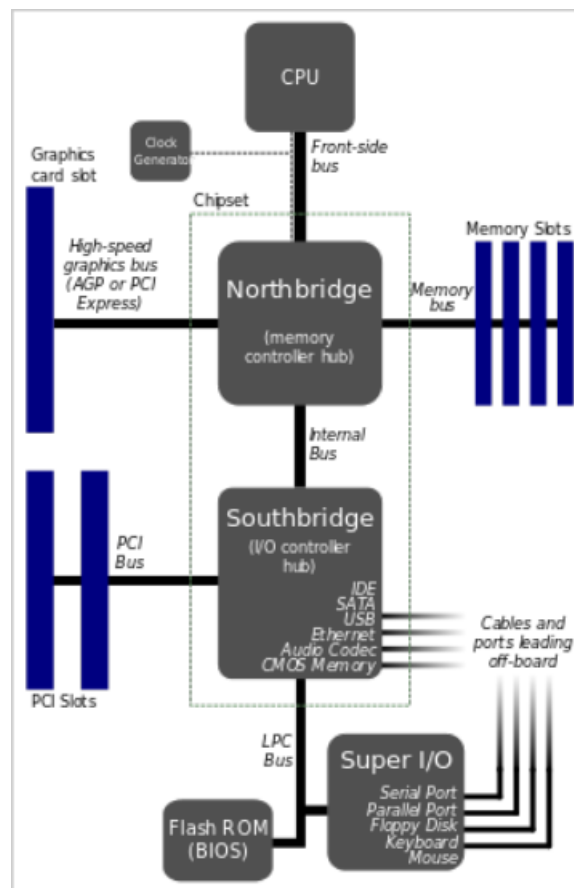


Figura 5: x86: Northbridge y Southbridge.

8. Tipos de Memoria RAM (Random Access Memory)

- **SRAM:** Static RAM. No requiere refresco. Más rápida y más cara que las DRAM, típicamente usada donde la velocidad es más importante que el coste; ej: memoria caché.
- **PSRAM:** Pseudostatic RAM. Combinación de SRAM y DRAM.
- **DRAM:** Dynamic RAM. Requiere refresco. Se usa donde se requiere bajo coste y alta capacidad; ej: memoria principal.
 - **Asynchronous DRAM.** Dependiendo de cómo se implemente a nivel hardware las operaciones de lectura y escritura pueden ser:
 - **PM DRAM** (Page Mode DRAM).
 - **FPM DRAM** (Fast Page Mode DRAM).

- **EDO DRAM** (Extended Data Out DRAM).
- **BEDO DRAM** (Burst Extended Data Out DRAM).
- **Synchronous DRAM (SDRAM)**: modifica la interface de las memorias asíncronas añadiendo una señal de reloj *clock enable*. Tipos:
 - **SDR SDRAM** (Single Data Rate SDRAM).
 - **DDR SDRAM** (Double Data Rate SDRAM).
 - **DRDRAM** (Direct Rambus DRAM).
 - **RLDRAM** (Reduced Latency DRAM).
- **Graphics RAM**: memorias DRAM síncronas y asíncronas diseñadas para tareas relacionadas con gráficos.
 - **VDRAM** (Video DRAM).
 - **WDRAM** (Window DRAM).
 - **MDRAM** (Multibank DRAM).
 - **SGRAM** (Synchronous Graphics RAM).
 - **GDDR SDRAM** (Graphics Double Data Rate SDRAM).

9. Memoria Caché

Memoria de acceso rápido de un microprocesador, que funciona de manera semejante a la memoria principal, pero es de menor tamaño y de acceso más rápido. Se usa para reducir el tiempo de acceso a datos ubicados en la memoria principal que se utilizan con más frecuencia.

9.1. Política de Ubicación

Decide dónde debe colocarse un bloque de memoria principal que entra en la memoria caché. Las más utilizadas son:

- **Directa**: al bloque i -ésimo de memoria principal le corresponde la posición $i \bmod n$ de la memoria caché (n = número de bloques de la caché). Cada bloque de memoria principal tiene su posición en la caché que siempre es la misma.
- **Asociativa**: los bloques de la memoria principal se alojan en cualquier bloque de la caché, comprobando solamente la etiqueta de todos y cada uno de los bloques para verificar acierto.
- **Asociativa por conjuntos**: Cada bloque de la memoria principal tiene asignado un conjunto de la caché, pero se puede ubicar en cualquier de los bloques que pertenecen a dicho conjunto.

10. Jerarquía de Almacenamiento

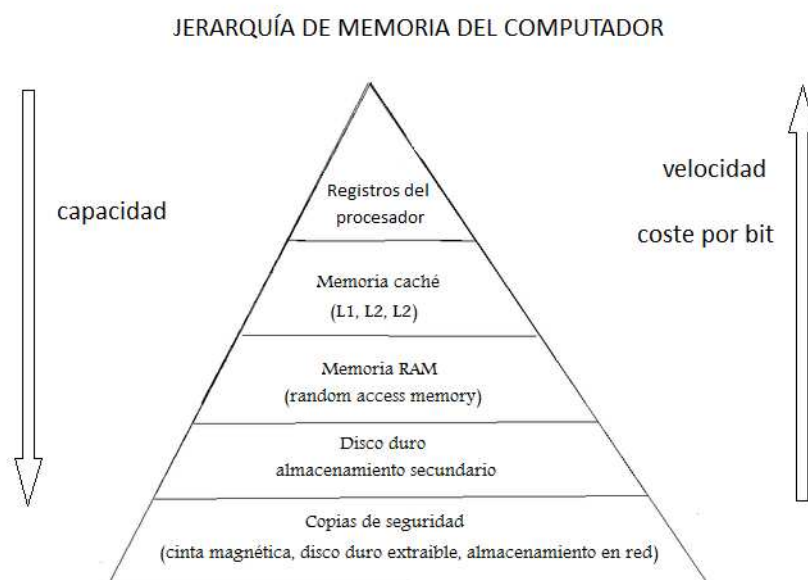


Figura 6: Jerarquía de Memoria.

11. Unidades de Almacenamiento

Prefijo	Símbolo	Factor	Num. bits
Jota	J	10^{36}	120
Sagan	S	10^{33}	110
Geop	Ge	10^{30}	100
Bronto	B	10^{27}	90
Yotta	Y	10^{24}	80
Zetta	Z	10^{21}	70
Exa	E	10^{18}	60
Peta	P	10^{15}	50
Tera	T	10^{12}	40
Giga	G	10^9	30
Mega	M	10^6	20
Kilo	K	10^3	10

Tabla 2: Unidades de Almacenamiento.

12. Preguntas de Exámenes

1. (PI.2016.22). **¿Cuál es la unidad de capacidad de información que se corresponde con 10 elevado a 24 bytes?:**
 - a) 1 Exabyte.
 - b) 1 ZettaByte.
 - c) 1 PetaByte.
 - d) 1 YottaByte.
2. (PI.2016.27). **El nombre de Raspberry Pi hace referencia a:**
 - a) Un lenguaje de programación visual libre orientado a la enseñanza.
 - b) Un computador de placa simple (SBC) de bajo coste.
 - c) Un potente framework para el diseño web adaptativo.
 - d) Una base de datos NoSQL orientada a documentos.
3. (PI.2016.02.Reserva). **La arquitectura hardware de un ordenador compuesta por: una unidad aritmético-lógica, una unidad de control, una única memoria para almacenar instrucciones y datos, dispositivos de entrada/salida y buses de datos que comunican las distintas partes, es la arquitectura::**
 - a) de Von Newmann.
 - b) de Harvard.
 - c) de Moore.
 - d) de Wirth.
4. (PI.2015.21). **Ordene de mayor a menor rapidez de velocidad de acceso, los siguientes elementos que se encuentran en un ordenador personal:**
 - a) Memoria caché, memoria principal, bancos de registros, discos duros.
 - b) Bancos de registros, memoria caché, memoria principal, discos duros.
 - c) Bancos de registros, memoria caché, discos duros, memoria principal.
 - d) Memoria caché, bancos de registros, memoria principal, discos duros.
5. (PI.2015.22). **Ordene de mayor a menor potencia los siguientes procesadores:**
 - a) Intel Core i7, Intel Core i3, Intel Celeron e Intel Atom.
 - b) Intel Core i3, Intel Core i7, Intel Celeron e Intel Atom.
 - c) Intel Core i3, Intel Core i7, Intel Atom e Intel Celeron.
 - d) Intel Atom, Intel Celeron, Intel Core i7 e Intel Core i3.

6. (PI.2015.24). **La potencia de un microprocesador se mide en FLOPS, unidad que indica:**
- a) El número de accesos a memoria que es capaz de realizar en un segundo.
 - b) La frecuencia de la señal de reloj del microprocesador.
 - c) El número de operaciones de coma flotante por segundo que puede realizar.
 - d) El número de millones de instrucciones por segundo que puede procesar.
7. (PI.2013.25). **¿Cuál de las siguientes unidades de magnitud en relación al almacenamiento de información es mayor?:**
- a) Petabyte (PB).
 - b) Terabyte (TB).
 - c) Yottabyte (YB).
 - d) Zettabyte (ZB).
8. (PI.2010.22). **¿En qué generación de ordenadores se empezó a utilizar el transistor?:**
- a) En la primera generación.
 - b) En la segunda generación.
 - c) En la tercera generación.
 - d) En la cuarta generación.
9. (PI.2010.23). **Los actuales diseños lógicos de los chipset para la arquitectura x86 se estructuran en dos bloques funcionales: el Northbridge y el Southbridge. Indique cuál de los siguientes subsistemas son competencia del Northbridge:**
- a) Acceso a la RAM y controlador AGP.
 - b) Controladores IDE y SATA.
 - c) Controladores USB y FIREWIRE.
 - d) Super I/O (Puerto Serie, paralelo), audio y LAN.
10. (PI.2008.25). **Señale cuál NO es un tipo de memoria RAM:**
- a) FPM-RAM.
 - b) EDO-RAM.
 - c) SDRAM.
 - d) FDE-RAM.
11. (PI.2008.27). **Señale la afirmación correcta. Cuando en un microprocesador hablamos de un ciclo de máquina de tipo “fetch” nos estamos refiriendo a:**

- a) Lectura de microinstrucción.
 - b) Lectura de dato de la memoria.
 - c) Escritura de dato de la memoria.
 - d) Escritura de dato en un dispositivo.
12. (PI.2008.30). **Señale la afirmación correcta en relación con los componentes de un ordenador. Según la arquitectura de Von Neumann, la unidad aritmético-lógica y la unidad de control forman parte de:**
- a) CPU (Unidad Central de Proceso).
 - b) Memoria.
 - c) Periféricos.
 - d) Registros acumuladores.
13. (LI.2016.21). **La estrategia de organización de memoria caché en la que no existe el campo índice y la etiqueta coincide con el número de bloque de la memoria principal es correspondencia:**
- a) directa.
 - b) asociativa por conjuntos.
 - c) (totalmente) asociativa.
 - d) diferida.
14. (LI.2015.30). **1 Saganbyte se corresponde con:**
- a) 1024 Brontobytes.
 - b) 1024 Yottabytes.
 - c) 1024 Jotabytes.
 - d) 1024 Geopbytes.
15. (LI.2013.25). **La técnica que permite solapar instrucciones mediante la división de su ejecución en etapas se denomina:**
- a) Parametrización.
 - b) Segmentación.
 - c) Multiplexación.
 - d) Paginación.

13. Soluciones

1. D
2. B
3. A
4. B
5. A
6. C
7. C
8. B
9. A
10. D
11. A
12. A
13. C
14. D
15. B