

Diagramas de Arquitectura

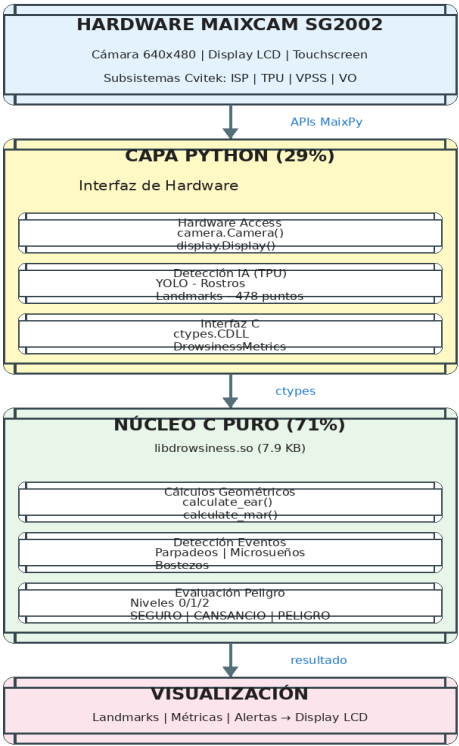
Detector de Somnolencia para Conductores

Jaime Alfonso Jiménez Naranjo
Miguel Alejandro Carvajal Medina
Daniel Sierra Peña

Universidad Nacional de Colombia
Sistemas Embebidos - 2025

1. Arquitectura General del Sistema

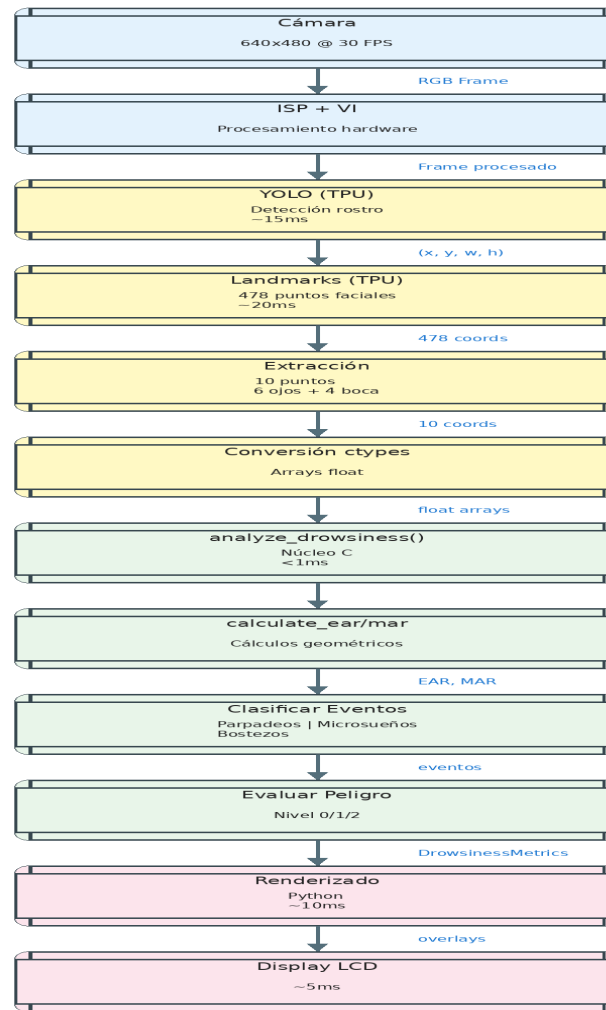
Arquitectura General del Sistema



Capa	Proporción	Responsabilidad
Hardware	N/A	Captura, procesamiento neural, display
Python	29%	Acceso a hardware, detección IA
C Puro	71%	Análisis completo de somnolencia

2. Flujo de Datos del Sistema

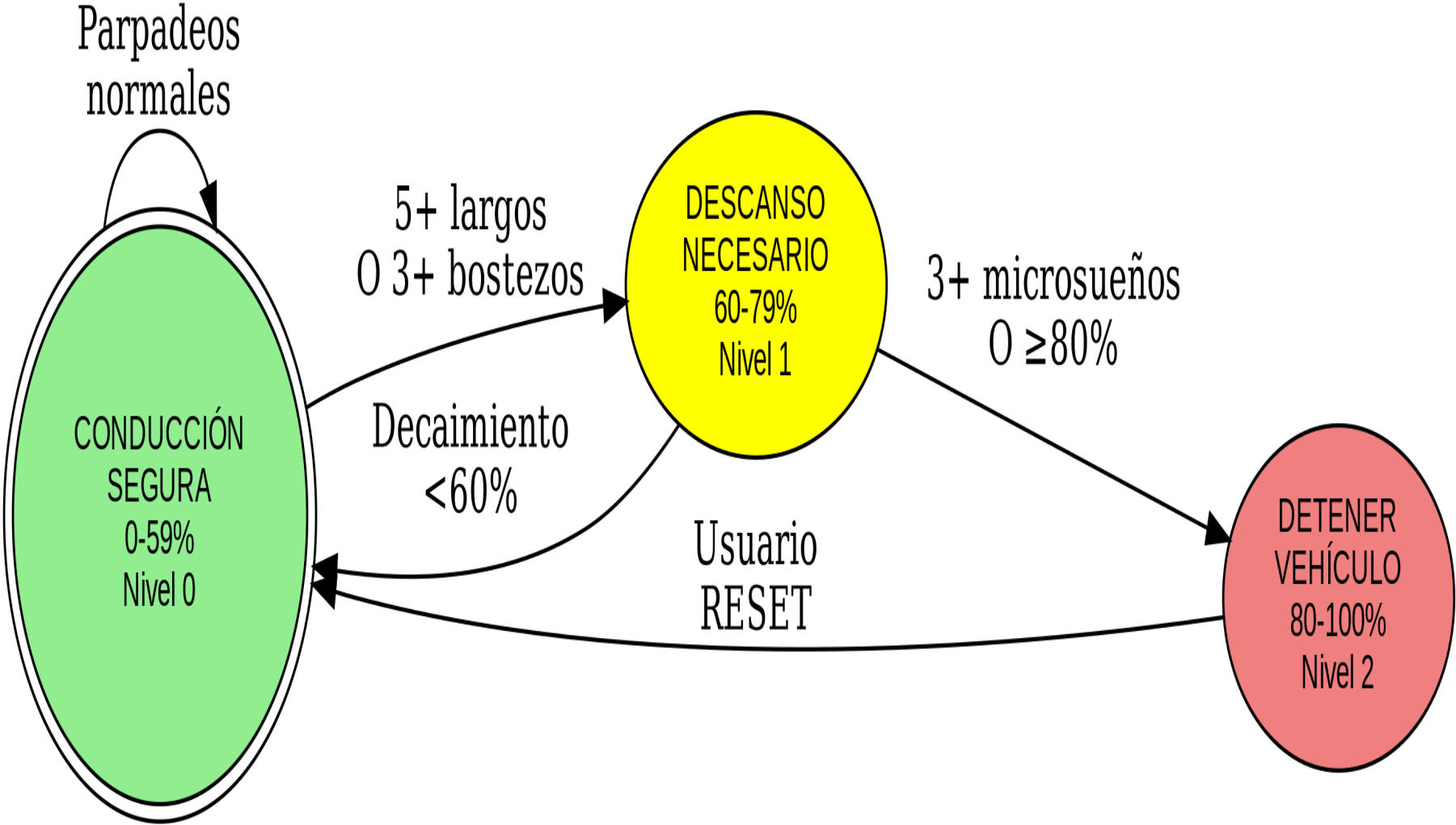
Flujo de Datos del Sistema



Latencia Total: <70ms (Imperceptible)

Etapa	Latencia	Aceleración
Captura	5ms	Hardware ISP
YOLO	15ms	TPU
Landmarks	20ms	TPU
Análisis C	<1ms	Optimización -O3
Renderizado	10ms	CPU
Display	5ms	Hardware VO

3. Máquina de Estados



Estado	Rango	Condición de Entrada
SEGURO	0-59%	Inicio o decaimiento
CANSANCIO	60-79%	5+ parpadeos largos O 3+ bostezos
PELIGRO	80-100%	3+ microsueños O nivel \geq 80%