

REPORT

**THIẾT KẾ VÀ THỰC HIỆN HỆ THỐNG CẢNH BÁO THẮT DÂY AN TOÀN
TRÊN XE HƠI**

Design and Implementation of a Belt Fasten Controller

Nhóm 5

	Họ và tên (Full name)	Mã SV (ID)	Đóng góp (Contribution)
Thành viên 1 (Member 1)	Phạm Thành Nam	20021251	Lập trình trạng thái cho hệ thống
Thành viên 2 (Member 2)	Phạm Thị Huyền Trang	20021271	Tìm hiểu và thiết kế về LCD
Tên/Địa chỉ Repo trên Github (hoặc Google Drive, ...)	https://github.com/jake-newbie/belt-fasten-controller.git https://drive.google.com/file/d/12mQHM4okxeF9RSwF4cBvzLIIXxHYbWvZ/view?usp=sharing		

Abstract (from 5 to 10 lines)

Keywords

Hướng dẫn (Guide)
<p>Sinh viên điền vào báo cáo theo mẫu đính kèm. Sinh viên điền các mục:</p> <ul style="list-style-type: none">• Thông tin sinh viên, mã số sinh viên• Mục <i>Đóng Góp</i> điền các công việc đã làm tương ứng của từng sinh viên.• Tên/Địa chỉ Repo trên Github (hoặc Google Drive, ...) <p>Ngoại trừ phần thông tin sinh viên, mã số sinh viên và tên/địa chỉ Repo trên Github ở đầu, sinh viên cần hoàn thành các phần nội dung (theo các mục đã được gợi ý – nhưng không hạn chế) trong phần báo cáo để mô tả các công việc nhóm đã thực hiện và các kết quả đã đạt được.</p> <p>Sinh viên làm theo nhóm chỉ cần 1 sinh viên đại diện nộp 1 bản báo cáo trên website môn học, sửa tên file thành tên của các thành viên trong nhóm (viết có dấu).</p> <p>Sinh viên nộp lại báo cáo này trước khi tới trình bày kết quả, muộn nhất trước ngày thi hết môn một ngày. Ngày thi, SV cần mang máy tính laptop và sản phẩm để chạy demo!</p>

Lưu ý: Nghiêm cấm mọi hình thức copy bài (bao gồm cả report và mã nguồn) của nhau. Nếu phát hiện sự giống nhau giữa 2 bài thì tùy mức độ mà có thể sẽ bị trừ điểm hoặc chia lấy điểm trung bình làm điểm của project.

Document History

Version	Time	Revised by	Description
V0.1	15/4/2023	Nguyễn Kiêm Hùng	Original Version
V0.2	1904/2023	Nguyễn Kiêm Hùng	Modified the format of report

Table of Contents

Document History	3
Table of Contents	4
1. Introduction	6
2. Yêu cầu đối với thiết kế (Requirements)	6
2.1. <i>Yêu cầu đối với thiết kế</i>	<i>6</i>
2.2. <i>Đặc tả kỹ thuật (Specification).....</i>	<i>6</i>
3. Thực hiện hệ thống (Implementation).....	7
3.1. <i>Kiến trúc phần cứng (Hardware Architecture).....</i>	<i>7</i>
3.1.1. <i>Khởi xử lý trung tâm</i>	<i>8</i>
3.1.2. <i>Cảm biến đầu vào.....</i>	<i>9</i>
3.1.3. <i>Các LED</i>	<i>9</i>
3.1.4. <i>LCD</i>	<i>10</i>
3.2. <i>Lập trình phần mềm</i>	<i>11</i>
3.2.1. <i>Thiết lập Clock cho hệ thống</i>	<i>11</i>
3.2.2. <i>Khởi tạo các LED.....</i>	<i>11</i>
3.2.3. <i>Khởi tạo các Switch</i>	<i>13</i>
3.2.4. <i>Khởi tạo LCD</i>	<i>14</i>
3.2.5. <i>Khởi tạo SysTick Timer</i>	<i>15</i>
3.2.6. <i>Thiết lập mức ưu tiên cho các ngắt</i>	<i>15</i>
3.2.7. <i>Chương trình điều khiển (Hàm main())</i>	<i>16</i>
4. Kiểm chứng (Validation)	17
5. Kết luận (Conclusion)	19
Appendix A: Schematic	20
Appendix B: Code	21
Appendix C:	22
Danh sách hình	23

Danh sách bảng.....	24
References	25

1. Introduction

(Introduction to the motivation, Objectives, and main Contents of the project)

Mục tiêu của dự án: Vận dụng các kiến thức, kỹ năng đã được học để thiết kế và thực thi một bộ điều khiển giám sát và cảnh báo trạng thái thắt dây an toàn trên xe hơi. Hệ thống được thiết kế để có thể thực hiện bằng các mô-đun có sẵn trên bo mạch FRDM-KL46Z.

2. Yêu cầu đối với thiết kế (Requirements)

2.1. Yêu cầu đối với thiết kế

Yêu cầu thiết kế:

- *Chức năng:* Bộ điều khiển bật một còi báo (buzzer) nếu có người ngồi vào ô-tô nhưng không thắt dây an toàn sau một khoảng thời gian cho trước.
- *Các lối vào:* Hệ thống có hai lối vào nhận dữ liệu từ hai cảm biến: một cảm biến dùng để nhận biết trạng thái có người ngồi trong ô-tô và một cảm biến nhận biết trạng thái thắt dây an toàn.
- *Các lối ra:*
 - o Hệ thống có 2 lối ra điều khiển: một tín hiệu điều khiển bật/tắt còi báo buzzer và một tín hiệu thể hiện trạng thái dây an toàn đã được thắt hay chưa.
 - o LCD: Hiển thị trạng thái của hệ thống hoặc đưa ra các chỉ dẫn người lái về việc thắt dây an toàn
- Thời gian đưa ra cảnh báo: Bộ điều khiển sử dụng một timer để xác định khoảng thời gian sẽ đưa ra cảnh báo từ lúc người sử dụng ngồi vào ô-tô.

2.2. Đặc tả kỹ thuật (Specification)

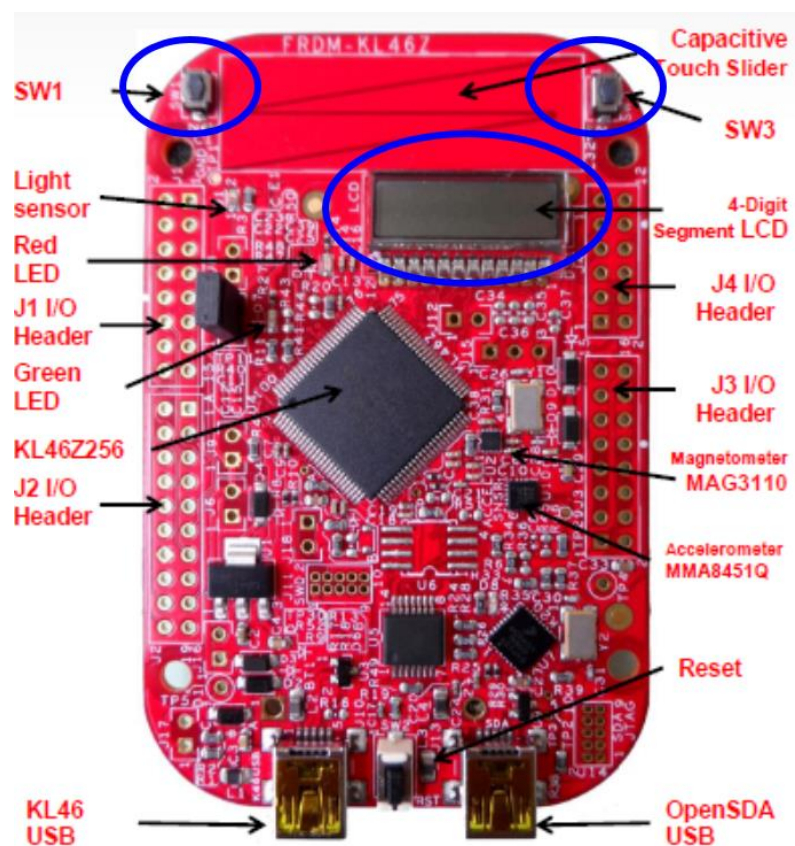
3. Thực hiện hệ thống (Implementation)

3.1. Kiến trúc phần cứng (Hardware Architecture)

Miêu tả chức năng của các ngoại vi có sẵn trên bo mạch FRDM-KL46Z được sử dụng để thực hiện hệ thống điều khiển.

Bảng 1. Mô tả các ngoại vi được sử dụng.

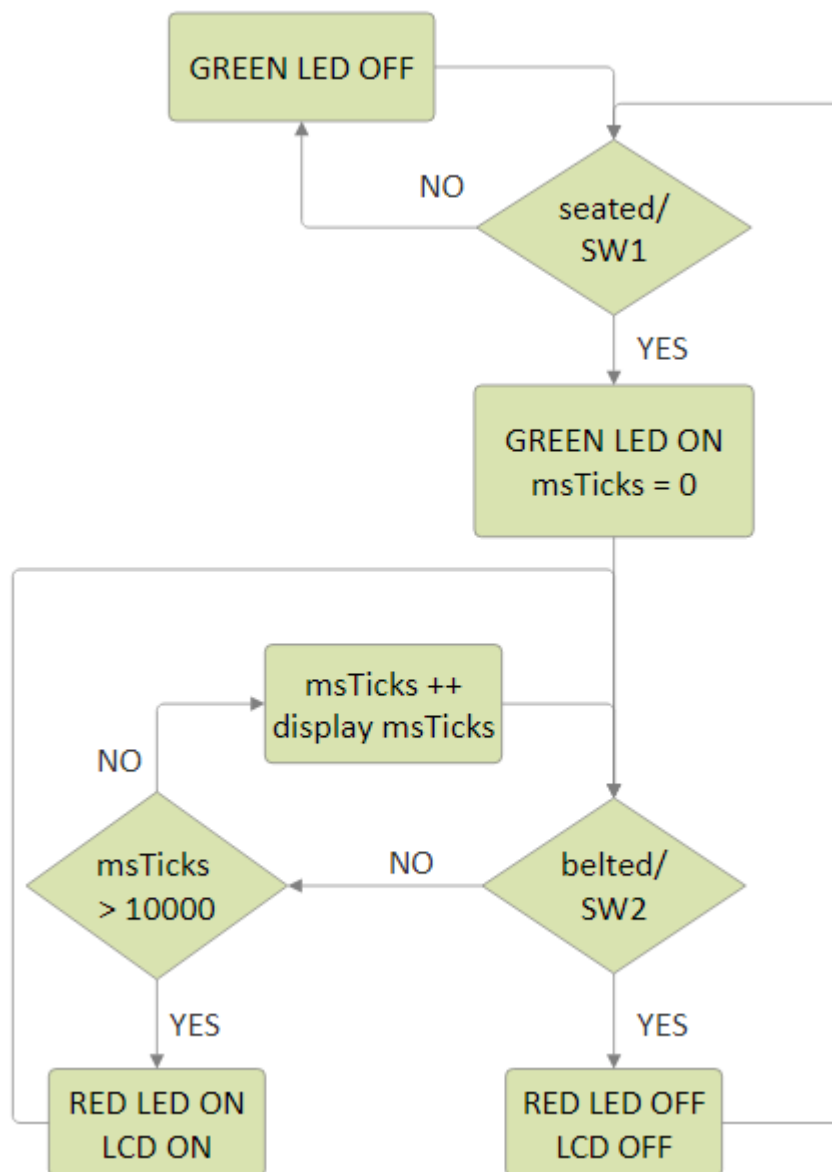
STT	Ngoại Vi	Chức năng
1	SW1	Cảm biến trạng thái có người ngồi
2	SW2	Cảm biến thắt dây an toàn
3	GREEN LED	Đèn báo có người ngồi
4	RED LED	Đèn báo thắt dây an toàn
5	LCD	Hiển thị cảnh báo thắt dây
6	SYSTICK	Bộ đếm thời gian



Hình 1. Giao diện ghép nối I/O của đơn vị Sorting Unit

3.1.1. Khởi xử lý trung tâm

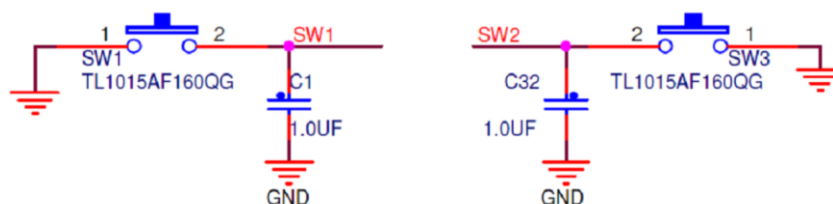
- Hình 2 là sơ đồ khối mô tả trạng thái hoạt động của hệ thống.



Hình 2. Sơ đồ khối hoạt động của hệ thống

3.1.2. Cảm biến đầu vào

Push Buttons



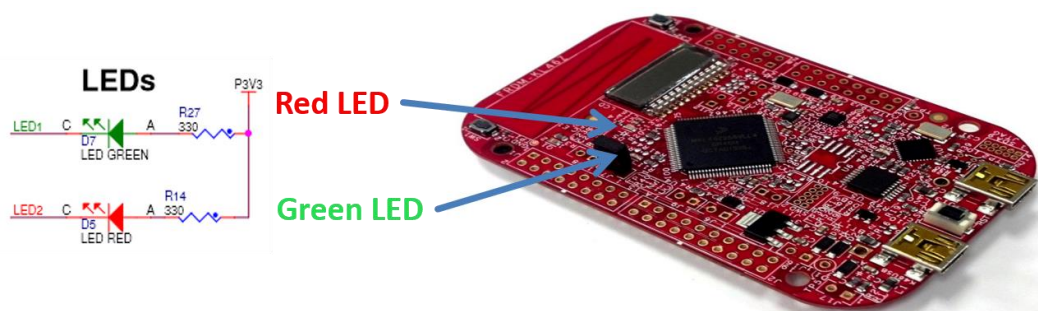
Hình 3. Cấu trúc của cảm biến đầu vào.

- SW1: Cảm biến trạng thái có người ngồi
- SW2: Cảm biến thắt dây an toàn

Bảng 2: Kết nối các nút trên KL46Z

SW	KL46Z Pin
SW1	PTC3
SW2	PTC12

3.1.3. Các LED

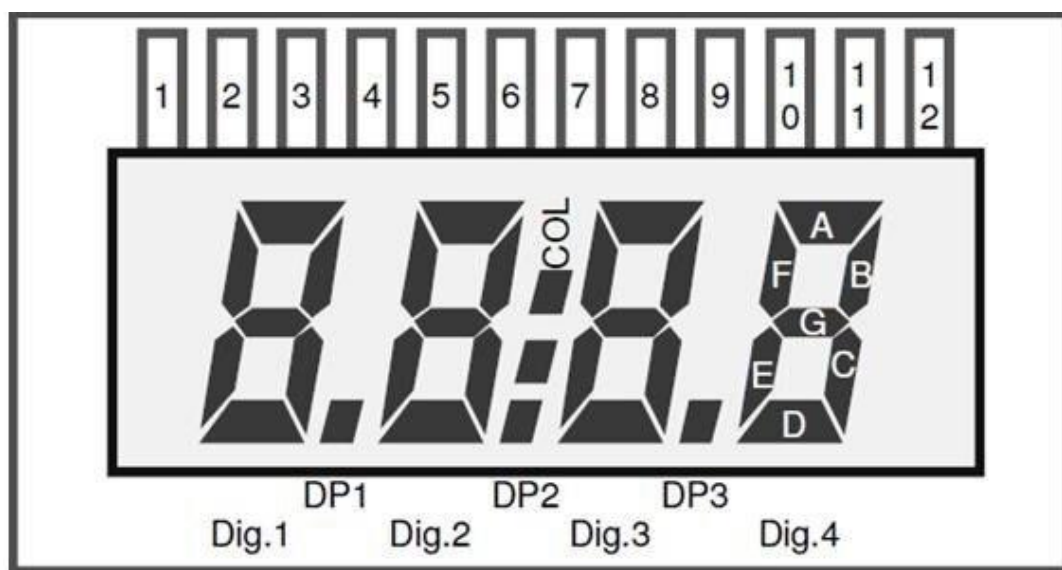


Hình 4. Các LED trên bo mạch FRDM-KL46Z.

Bảng 3: Kết nối các LED trên KL46Z

LED	KL46Z Pin
Red	PTE29
Green	PTD5

3.1.4. LCD



Hình 5. Sơ đồ cấu tạo segment LCD trên bo mạch FRDM-KL46z

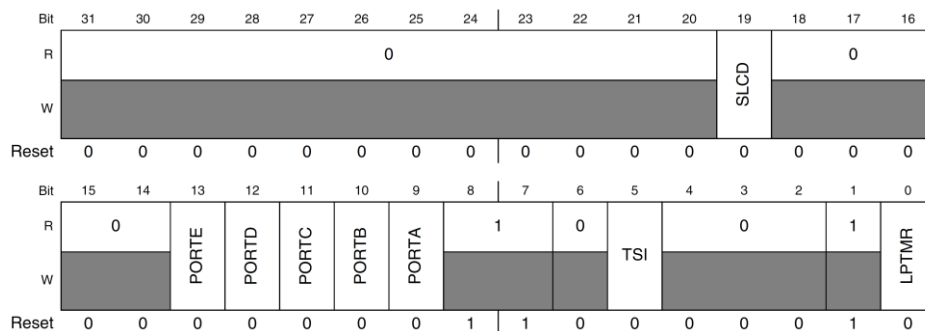
Bảng 4. Kết nối segment LCD

s401 Pin	KL46 LCD Pin	Pin Name
1	LCD_P40 (COM 0)	PTD0
2	LCD_P52 (COM 1)	PTE4
3	LCD_P19 (COM 2)	PTB23
4	LCD_P18 (COM 3)	PTB22
5	LCD_P37	PTC17
6	LCD_P17	PTB21
7	LCD_P7	PTB7
8	LCD_P8	PTB8
9	LCD_P53	PTE5
10	LCD_P38	PTC18
11	LCD_P10	PTB10
12	LCD_P11	PTB11

3.2. Lập trình phần mềm

3.2.1. Thiết lập Clock cho hệ thống

Thanh ghi điều khiển cấp xung nhịp hệ thống SIM_SCGC5 (System Clock Gating Control Register 5) dùng để cho phép nguồn xung nhịp kết nối tới các cổng I/O. Nếu các cổng I/O không được sử dụng, nguồn xung nhịp được cấp có thể ngắt để tiết kiệm năng lượng. Thanh ghi SIM_SCGC5 được sử dụng cho tất cả các cổng GPIO, cho phép cấp xung nhịp tới các cổng A đến E.

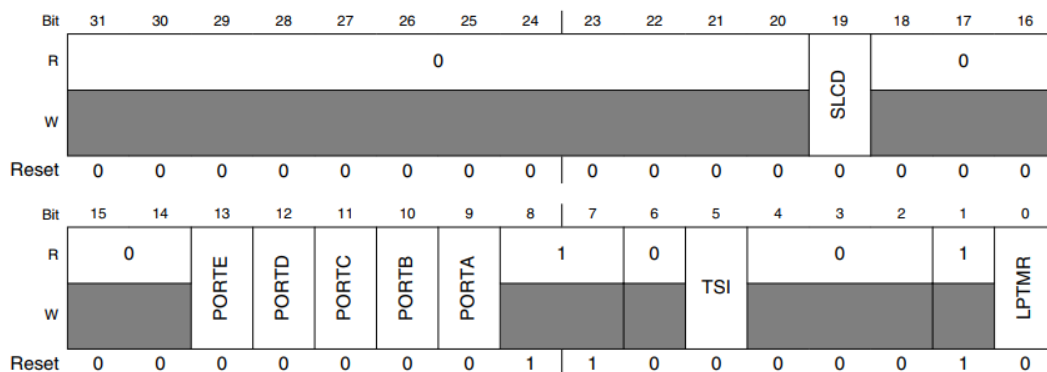


Hình 6. Thanh ghi SIM_SCGC5 (System Clock Gating Control Register 5)

3.2.2. Khởi tạo các LED

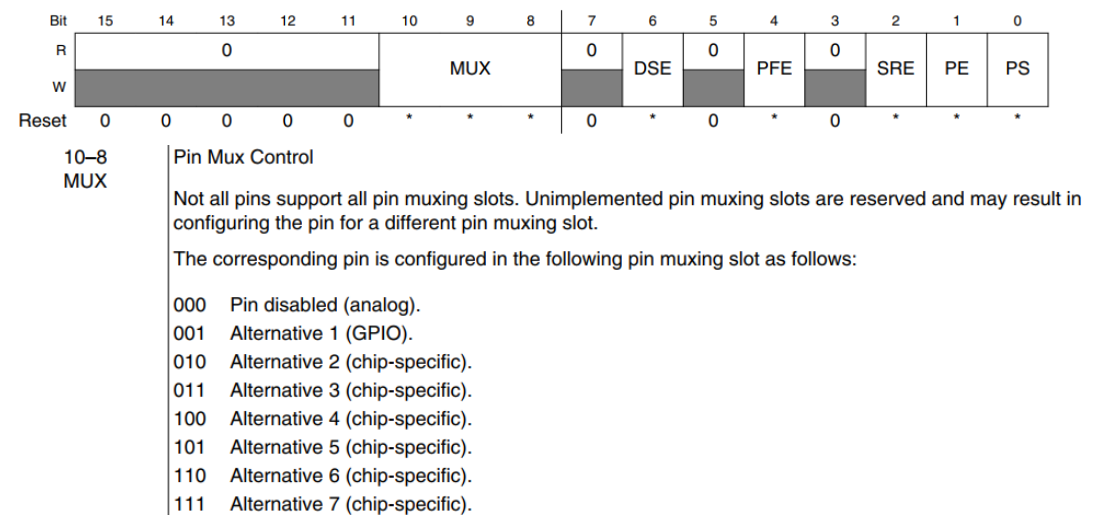
Để khởi tạo các LED của bo mạch FRDM KL46Z, chương trình phần mềm cần thực hiện các bước sau:

1. Cấp xung nhịp tới cổng PORTD (GREEN LED) và PORTE (RED LED)



Hình 7. System Clock Gating Control Register 5 (SIM_SCGC5)

2. Thiết lập cấu hình cho thanh ghi điều khiển chân để chọn chức năng GPIO cho pin PTD5 và pin PTE29



Hình 8. Pin Control Register n (PORTx_PCRn)

3. Thiết lập chân PTD5 và PTE29 làm đầu ra

Field	Description
31–0 PDD	Port Data Direction Configures individual port pins for input or output. 0 Pin is configured as general-purpose input, for the GPIO function. 1 Pin is configured as general-purpose output, for the GPIO function.

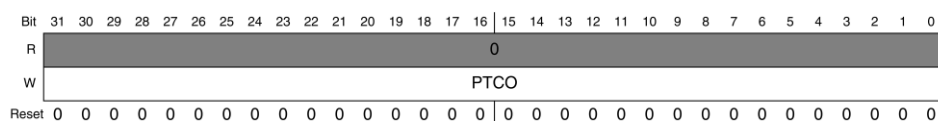
Hình 9. Port Data Direction Register (GPIOx_PDDR)

4. Sử dụng các thanh ghi điều khiển output cho từng chân để bật tắt LED

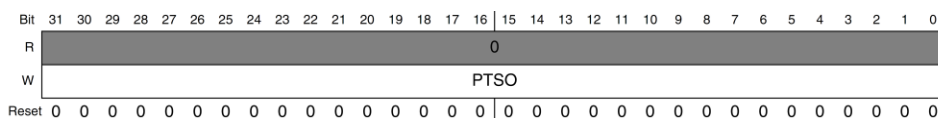
GPIOx → PCOR: xóa dữ liệu lỗi ra

GPIOx → PSOR: đặt dữ liệu lỗi ra

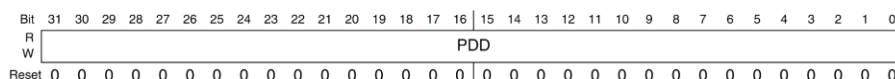
GPIOx → PTOR: đảo trạng thái dữ liệu lỗi ra



Hình 10. Thanh ghi GPIOx_PCOR (Port Clear Output Register)



Hình 11. Thanh ghi GPIOx_PSOR (Port Set Output Register)

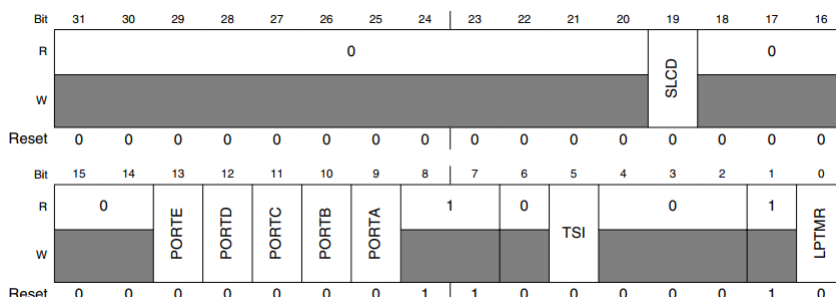


Hình 12. Thanh ghi GPIOx_PDIR (Port Data Input Register)

3.2.3. Khởi tạo các Switch

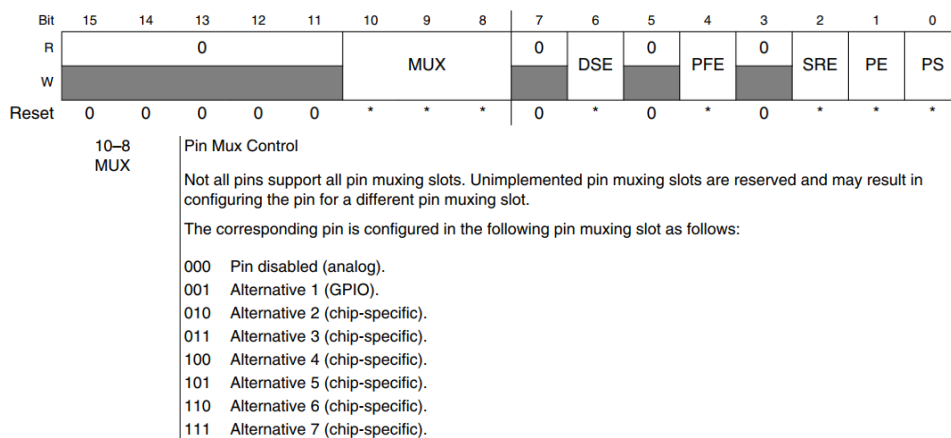
Để đọc phím bấm SW1 trên chân PTC3, SW2 trên chân PT12 và hiển thị trạng thái của nó lên các LED, chương trình điều khiển cần thực hiện các bước sau:

1. Cấp xung nhịp tới cổng PORTC



Hình 13. System Clock Gating Control Register 5 (SIM_SCGC5)

2. Thiết lập cấu hình cho thanh ghi điều khiển chân để chọn chức năng GPIO cho chân PTC3 và PTC12



Hình 14. Pin Control Register n (PORTx_PCRn)

3. Thiết lập chân PTC3 và PTC12 làm đầu vào, hệ thống sẽ đọc trạng thái phím bấm từ chân PTC để hiển thị trạng thái trên LED

Field	Description
31–0 PDD	Port Data Direction Configures individual port pins for input or output. 0 Pin is configured as general-purpose input, for the GPIO function. 1 Pin is configured as general-purpose output, for the GPIO function.

Hình 15. Port Data Direction Register (GPIOx_PDDR)

4. Thiết lập ngắt cho switches

Bit	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16																				
R	0								ISF	0				IRQC																						
W									w1c																											
Reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0																				
19–16 IRQC		<p>Interrupt Configuration</p> <p>This field is read only for pins that do not support interrupt generation.</p> <p>The pin interrupt configuration is valid in all digital pin muxing modes. The corresponding pin is configured to generate interrupt/DMA request as follows:</p> <table><tr><td>0000</td><td>Interrupt/DMA request disabled.</td></tr><tr><td>0001</td><td>DMA request on rising edge.</td></tr><tr><td>0010</td><td>DMA request on falling edge.</td></tr><tr><td>0011</td><td>DMA request on either edge.</td></tr><tr><td>1000</td><td>Interrupt when logic zero.</td></tr><tr><td>1001</td><td>Interrupt on rising edge.</td></tr><tr><td>1010</td><td>Interrupt on falling edge.</td></tr><tr><td>1011</td><td>Interrupt on either edge.</td></tr><tr><td>1100</td><td>Interrupt when logic one.</td></tr><tr><td>Others</td><td>Reserved.</td></tr></table>															0000	Interrupt/DMA request disabled.	0001	DMA request on rising edge.	0010	DMA request on falling edge.	0011	DMA request on either edge.	1000	Interrupt when logic zero.	1001	Interrupt on rising edge.	1010	Interrupt on falling edge.	1011	Interrupt on either edge.	1100	Interrupt when logic one.	Others	Reserved.
0000	Interrupt/DMA request disabled.																																			
0001	DMA request on rising edge.																																			
0010	DMA request on falling edge.																																			
0011	DMA request on either edge.																																			
1000	Interrupt when logic zero.																																			
1001	Interrupt on rising edge.																																			
1010	Interrupt on falling edge.																																			
1011	Interrupt on either edge.																																			
1100	Interrupt when logic one.																																			
Others	Reserved.																																			

Hình 16. Thiết lập ngắt trong Pin Control Register n (PORTx_PCRn)

- Ngoài ra cần phải thiết lập các thanh ghi cấu hình cho bộ NVIC
NVIC_ClearPendingIRQ (PORTx_IRQn) : xóa ngắt chờ
NVIC_EnableIRQ (PORTx_IRQn) : cho phép ngắt

3.2.4. Khởi tạo LCD

- Các cài đặt khởi tạo được thực hiện trong file Seg_LCD.c và Seg_LCD.h
- Việc điều khiển segment LCD được thực hiện thông qua bảng sau

Bảng 5. Hiển thị trên segment LCD

Pin	1	2	3	4	5	6	7	8	9	10	11	12
COM0	COM0	/	/	/	1D	DP1	2D	DP2	3D	DP3	4D	COL
COM1	/	COM1	/	/	1E	1C	2E	2C	3E	3C	4E	4C
COM2	/	/	COM2	/	1G	1B	2G	2B	3G	3B	4G	4B
COM3	/	/	/	COM3	1F	1A	2F	2A	3F	3A	4F	4A

- Câu lệnh dùng để hiển thị sẽ có dạng

LCD->WF8B[LCD_FRONTPLANE [((2*Digit)-2)]] = (LCD_SEG_x);

| Digit là đơn vị muốn hiển thị

| LCD_SEG_X là đoạn cần hiển thị

3.2.5. Khởi tạo SysTick Timer

Bộ đếm thời gian SysTick Timer tạo ra một ngắt định kì cho hệ điều hành thời gian thực (RTOS) hoặc phần mềm điều khiển sự kiện, cho phép hệ thống khởi tạo một hành động theo chu kỳ. Sử dụng thanh ghi trạng thái và điều khiển SysTick → CTRL để khởi động SysTick. Sử dụng thanh ghi nạp lại SysTick → LOAD để thiết lập giá trị cho SysTick.

SysTick->CTRL = SysTick_CTRL_CLKSOURCE_Msk |

SysTick_CTRL_TICKINT_Msk | SysTick_CTRL_ENABLE_Msk;

➔ Cài đặt clock và khởi tạo bộ đếm ngắt SysTick

3.2.6. Thiết lập mức ưu tiên cho các ngắt

Để thiết lập mức ưu tiên của các ngắt thì ta sử dụng lệnh *NVIC_SetPriority()*

NVIC_SetPriority(PORTC_PORTD_IRQn, 1) : thiết lập mức ưu tiên cao hơn cho các SW

NVIC_SetPriority(SysTick_IRQn, 0) : thiết lập mức ưu tiên thấp hơn cho bộ đếm SysTick

	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
R																																
W																																

Hình 17. Interrupt priority levels

3.2.7. Chương trình điều khiển (Hàm main())

```
1  int main(void) {  
2      BOARD_BootClockRUN();  
3      SegLCD_Init();  
4      init_all();  
5      init_SysTick_interrupt();  
6      NVIC_SetPriority(PORTC_PORTD_IRQn,1);  
7      NVIC_SetPriority(SysTick_IRQn,0);  
8      while (1) {  
9          msTicks = 0;  
10         if(state == 1){  
11             PTD->PCOR = GREEN_LED;  
12             while((PTC->PDIR & (1 << 3)) != 0) {  
13                 msTicks = 0;  
14                 while((PTC->PDIR & (1 << 3)) != 0 && msTicks < 10000 && (PTC->PDIR & (1 << 12)) != 0){  
15                     segLCD_Time_count(msTicks);  
16                 }  
17                 while ((PTC->PDIR & (1 << 3)) != 0 && (PTC->PDIR & (1 << 12)) != 0) {  
18                     PTE->PCOR = RED_LED;  
19                     SegLCD_SeatBelt();  
20                 }  
21                 PTE->PSOR = RED_LED;  
22                 SegLCD_SeatBeltOff();  
23             }  
24         }  
25         if(state == -1){  
26             PTD->PSOR = GREEN_LED;  
27             PTE->PSOR = RED_LED;  
28             SegLCD_SeatBeltOff();  
29         }  
30     }  
31     return 0;  
32 }
```

Hình 18. Chương trình điều khiển

4. Kiểm chứng (Validation)

- **Trạng thái 1:** Bắt đầu, khi chưa có người ngồi, 2 LED và LCD không hoạt động



Hình 19. Trạng thái 1, khi chưa có người ngồi

- **Trạng thái 2:** Khi có người ngồi (nhấn SW1), LED xanh sáng, nếu chưa thắt dây thì bộ đếm bắt đầu, nếu có thắt dây thì LCD và LED đỏ không hoạt động



Hình 20. Bộ đếm bắt đầu hoạt động



Hình 21. Khi thắt dây, bộ đếm ngừng

- **Trạng thái 3:** Bộ đếm quá 10s thì đèn LED đỏ và LCD hiện cảnh báo



Hình 22. Cảnh báo LED và LCD

- **Trạng thái 4:** Sau khi tắt dây (nhấn giữ SW2), LED đỏ và LCD ngừng sáng



Hình 23. Sau khi tắt dây

- **Trạng thái 5:** Khi rời khỏi xe (nhấn SW1), quay về trạng thái 1



Hình 24. Trạng thái khi rời khỏi xe

Video kiểm chứng: trong repository ở đầu bài báo cáo

5. Kết luận (Conclusion)

Thông qua bài tập lớn nhóm đã thiết kế được hệ thống cảnh báo dây an toàn theo yêu cầu.

Appendix A: Schematic

Appendix B: Code

Appendix C:

Compress and email to hungnvnu@gmail.com

Danh sách hình

Hình 1. Giao diện ghép nối I/O của đơn vị Sorting Unit	7
Hình 2. Sơ đồ khối hoạt động của hệ thống	8
Hình 3. Cấu trúc của cảm biến đầu vào.....	9
Hình 4. Các LED trên bo mạch FRDM-KL46Z.....	9
Hình 5. Sơ đồ cấu tạo segment LCD trên bo mạch FRDM-KL46z	10
Hình 6. Thanh ghi SIM_SCGC5 (System Clock Gating Control Register 5).....	11
Hình 7. System Clock Gating Control Register 5 (SIM_SCGC5).....	11
Hình 8. Pin Control Register n (PORTx_PCRn).....	12
Hình 9. Port Data Direction Register (GPIOx_PDDR).....	12
Hình 10. Thanh ghi GPIOx_PCOR (Port Clear Output Register)	12
Hình 11. Thanh ghi GPIOx_PSOR (Port Set Output Register)	12
Hình 12. Thanh ghi GPIOx_PDIR (Port Data Input Register)	13
Hình 13. System Clock Gating Control Register 5 (SIM_SCGC5).....	13
Hình 14. Pin Control Register n (PORTx_PCRn).....	13
Hình 15. Port Data Direction Register (GPIOx_PDDR).....	14
Hình 16. Thiết lập ngắt trong Pin Control Register n (PORTx_PCRn).....	14
Hình 17. Interrupt priority levels.....	15
Hình 18. Chương trình điều khiển.....	16
Hình 19. Trạng thái 1, khi chưa có người ngồi	17
Hình 20. Bộ đếm bắt đầu hoạt động.....	17
Hình 21. Khi thất dây, bộ đếm ngừng	17
Hình 22. Cảnh báo LED và LCD	18
Hình 23. Sau khi thất dây.....	18
Hình 24. Trạng thái khi rời khỏi xe.....	19

Danh sách bảng

Bảng 1. Mô tả các ngoại vi được sử dụng.....	7
Bảng 2: Kết nối các nút trên KL46Z.....	9
Bảng 3. Kết nối các LED trên KL46Z	9
Bảng 4. Kết nối segment LCD	10
Bảng 5. Hiển thị trên segment LCD.....	14

References

- [1] KL46 Sub-Family Reference Manual.pdf
- [2] FRDM-KL46Z_SCH.pdf
- [3] Dr. Yifeng Zhu ,”ARM Cortex-M System Timer (SysTick)”