

# Programowanie układów FPGA

Marek Materzok

lista zadań nr 5  
na zajęcia 17 listopada 2025

1. (2 pkt) Rozbuduj przykładowy komponent z wykładu, aby można było sterować głośnością dźwięku przez magistralę Avalon-MM. W tym celu dodaj do tego komponentu interfejs slave Avalon-MM z jedną 8-bitową komórką pamięci, którą można czytać i pisać. Niech wartość przechowywana w tej komórce oznacza liczbę bitów, o którą przesuwamy dane płynące w strumieniu dźwięku Avalon-ST. (Przesunięcie w prawo o 1 bit zmniejsza amplitudę sygnału dwukrotnie, co oznacza ściszenie dźwięku o 6 dB.)

Rozbuduj system Qsys z wykładu, dodając po jednej instancji opracowanego komponentu do strumieni lewego i prawego kanału dźwięku. Podłącz je do mastera JTAG (oczywiście pod różnymi adresami). Zademonstruj możliwość niezależnego ściszenia obu kanałów.

2. (2 pkt) Stwórz komponent realizujący mastera Avalon-MM, działającego analogicznie do interfejsu dostępu do pamięci z zadania 1 z listy 5. Naciśnięcia przycisków powinny tłumaczyć się na dostępy do magistrali Avalon-MM, zamiast dostępu do pamięci. Przyciski, diody LED itp. powinny być dołączone do komponentu przez interfejs typu Conduit.

Stwórz system Qsys zawierający mastera JTAG, mastera opisanego powyżej oraz pamięć RAM. Niech pamięć RAM będzie podpięta do obu masterów. Zademonstruj, że możesz odczytać przez fizyczny interfejs dane zapisane przez konsolę TCL, i vice versa.