

Sterowanie Procesami ciągłymi i Dyskretnymi

Politechnika Poznańska
Instytut Automatyki i Robotyki

ĆWICZENIE 4

CIĄGŁE REGULATORY PID.

Celem ćwiczenia jest analiza cech dynamicznych ciągłego regulatora PID w dziedzinie czasu i częstotliwości oraz badanie statycznej i dynamicznej jakości regulacji z wykorzystaniem regulatora PID w dwóch przypadkach: realizowalności sygnału sterującego oraz ograniczenia sygnału sterującego.

W ramach przygotowania do ćwiczenia należy:

- Przypomnieć wiadomości z zakresu:
 - transmitancja, parametry i odpowiedź skokowa regulatora PID, charakterystyki częstotliwościowe regulatora PID,
 - własności regulatora PID, wpływ poszczególnych bloków regulatora PID na działanie URA,
 - problemy z praktyczną realizacją URA z regulatorem PID.
- Zapoznać się ze strukturą regulatorów PID badanych w czasie ćwiczenia oraz strukturami układów regulacji w których one występują – dodatek A. Przeanalizować jakie sygnały będą obserwowane podczas doświadczeń.

1 Regulator PID – analiza czasowa i częstotliwościowa

Ciągły regulator PID, którego transmitancja operatorowa przyjmuje postać:

$$G_{PID}(s) = k_p \left(1 + \frac{1}{T_i s} + \frac{T_d s}{1 + sT} \right) = k_p \left(\frac{(TT_i + T_i T_d)s^2 + (T + T_i)s + 1}{TT_i s^2 + T_i s} \right), \quad (1)$$

gdzie: k_p, T_i, T_d – parametry (nastawy) regulatora, T – stała czasowa inercji bloku D (dla regulatora idealnego: $T = 0$), stanowi pewien obiekt dynamiczny o specyficznych właściwościach powszechnie wykorzystywanych w celu realizacji zadań regulacji w ciągłych URA¹. Właściwości dynamiczne regulatora (1) określa się na podstawie jego odpowiedzi skokowej oraz częstotliwościowych charakterystyk Bode'go (Nyquist'a).

- 1.1** Otworzyć plik LabSPCiD_cw4.mdl. Przyjąć wartości parametrów: $k_p = 1, T_i = 1, T_d = 1, T = 0.1$.
- 1.2** Przeprowadzić symulacje odpowiedzi obiektu (1) na sygnał wejściowy $e(t) = \mathbf{1}(t)$ i przeanalizować przebiegi poszczególnych składowych u_P, u_I, u_D . Porównać odpowiedź regulatora PID z odpowiedzią skokową regulatorów P, PI, PD. Na podstawie uzyskanych przebiegów określić wartości odpowiednich nastaw regulatora.

¹Warto zauważyć, że w przypadku, gdy $T > 0$ transmitancja (1) nie jest ściśle właściwa, a dla $T = 0$ jest wręcz niewłaściwa – stopień wielomianu licznika $>$ od stopnia wielomianu mianownika(!).

- 1.3** Zbadać wpływ zmian wartości nastaw k_p, T_i, T_d na przebieg odpowiedzi skokowej regulatora PID (oraz przebiegi poszczególnych składowych sygnału odpowiedzi) dla następujących zestawów wartości: $k_p = \{0.5, 2\}$, $T_i = \{0.5, 2\}$, $T_d = \{0.5, 2\}$.
- 1.4** Zbadać wpływ zmiany wartości stałej czasowej inercji T na odpowiedź skokową regulatora PID dla następującego zestawu wartości: $T = \{10, 1, 0.1, 0.01, 0.001\}$ (w praktyce przyjmuje się wartość stałej T tak, aby $\frac{T_d}{T} \approx 10$).
- Jaki jest wpływ wartości stałej czasowej inercji T na charakter odpowiedzi regulatora PID?
 - Jakie znaczenie praktyczne ma występowanie inercji w bloku różniczkującym regulatora? Jakiej odpowiedzi skokowej należy się spodziewać, gdy założymy, że $T \rightarrow 0$?
- 1.5** Zamodelować w środowisku MATLAB transmitancję regulatora PI opisanego równaniem (1) (należy przyjąć: $T_d = 0$). Wartości pozostałych nastaw regulatora: $k_p = 1, T_i = 1$.
- 1.6** Zamodelować w środowisku MATLAB transmitancję idealnego regulatora PD opisanego równaniem (1) (należy przyjąć: $T_i = \infty, T = 0$). Wartości pozostałych nastaw regulatora: $k_p = 1, T_d = 0.1$.
- 1.7** Wykorzystując nakładkę *LTI Viewer* MATLAB'a przeanalizować charakterystyki Bode'go i Nyquist'a obu regulatorów PI oraz PD na wspólnym wykresie.
- 1.8** Zamodelować transmitancję regulatora PID jako sumę transmitancji regulatorów PI i PD. Na wspólnym wykresie przedstawić charakterystyki częstotliwościowe PI i PD oraz PID.
- Jaka jest fizyczna interpretacja otrzymanych charakterystyk?
 - Czy z sumy transmitancji w (1) wynika suma charakterystyk logarytmicznych?
- 1.9** Porównać charakterystyki odpowiednich regulatorów dla wartości stałej wyprzedzenia $T_d = 10$ i niezmiennych pozostałych nastaw ($T = 0$).
- 1.10** Porównać charakterystyki odpowiednich regulatorów dla wartości stałej wyprzedzenia $T_d = 0.1$, stałej czasowej inercji $T = 0.01$ i niezmiennych pozostałych nastaw.
- Jaki fizyczny skutek będzie miało występowanie inercji w dynamice bloku D?

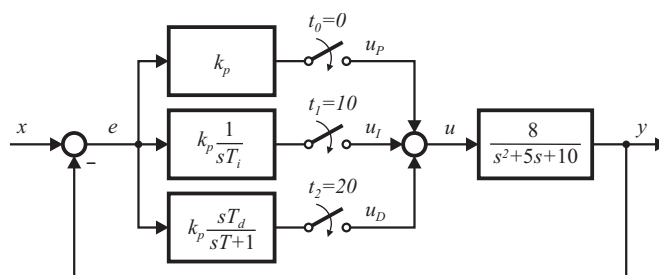
2 URA z regulatorem PID

Regulator PID jest najczęściej wykorzystywanym regulatorem w praktyce przemysłowej. Każdy składowy blok regulatora spełnia w układzie regulacji specyficzną funkcję pozwalającą na uzyskanie wymaganej statycznej i dynamicznej jakości regulacji. Blok proporcjonalny P odpowiada za stałe wzmacnianie błędu regulacji w całym paśmie częstotliwości (w stanie ustalonym i stanach przejściowych) i stanowi rdzeń całego regulatora. Blok całkujący I odpowiada za zwiększenie dokładności statycznej (w stanach ustalonych), a blok różniczkujący D pozwala na poprawę jakości dynamicznej (w stanach przejściowych).

Rozważać będziemy URA z regulatorem PID oraz obiektem regulacji opisanym transmitancją drugiego rzędu:

$$G(s) = \frac{8}{s^2 + 5s + 10}. \quad (2)$$

Transmitancja ta opisuje dynamikę ruchu windy zawieszzonej na linach z elastycznymi końcówkami, gdzie sygnałem wymuszającym jest przemieszczenie elastycznej końcówki, a odpowiedzią pozycją windy.



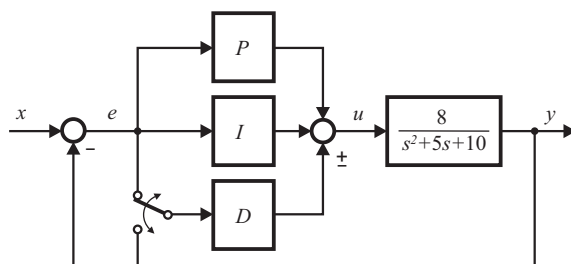
Rysunek 1: URA z regulatorem PID.

- 2.1** Zamodelować generator sygnału prostokątnego o amplitudzie $A = 1$ i częstotliwości $f = 0.1[\text{Hz}]$ (blok *Signal Generator*) oraz blok regulatora PID z zastępującymi wartościami nastaw: $k_p = 8, T_i = 8/15, T_d = 1/8, T = 0.01$ (schemat w pliku *LabSPCiD_cw4.mdl*).
- 2.2** Przeprowadzić symulację URA z zamodelowanym regulatorem oraz obiektem (2) w horyzoncie czasowym $t_h = 40[\text{s}]$ załączając blok P w chwili $t_0 = 0$ (regulator P), blok I w chwili $t_1 = 10[\text{s}]$ (regulator PI), a blok D w chwili $t_2 = 20[\text{s}]$ (regulator PID) – rys. 1.
- Czy URA zapewnia odtwarzanie sygnału zadanego po załączeniu odpowiednich bloków?
 - Jaki mają przebieg sygnały sterujące z poszczególnych bloków regulatora PID i jaki mają wpływ na jakość odpowiedzi URA?
- 2.3** Przeprowadzić analizę wpływu wartości nastaw poszczególnych bloków regulatora PID na statyczną i dynamiczną jakość odpowiedzi obiektu w URA.
- Czy analizowany układ regulacji jest stabilny dla wszystkich możliwych wartości nastaw regulatora PID (sprawdzić doświadczalnie)?

3 Praktyczne aspekty realizacji URA z regulatorem PID

W praktyce realizacja URA z regulatorem PID nastęrcza pewne trudności. Dwa główne problemy, które pojawiają się podczas praktycznej implementacji takiego regulatora wynikają z konieczności różniczkowania sygnałów nieciągłych (w przypadku nieciągłych sygnałów zadanych) oraz z ograniczenia wartości sygnału sterującego podawanego na obiekt regulacji wynikającego z praktycznego nasycenia sterowania w układzie wykonawczym lub w samym regulatorze (skończona reprezentacja liczb w systemach cyfrowych lub nasycenie wzmacniaczy operacyjnych w systemach analogowych).

Problem różniczkowania sygnałów nieciągłych można w niektórych przypadkach rozwiązać poprzez podanie na blok D regulatora sygnału zwrotnego (porównywanego) zamiast całego uchybu regulacji. Sygnał zwrotny mianowicie wynika jedynie z przebiegu odpowiedzi obiektu regulacji pobudzanego sygnałem ciągłym i z tego względu jest także sygnałem ciągłym (pochodna istnieje i jest ograniczona).



Rysunek 2: URA z regulatorem PID i przełączanym sygnałem różniczkowanym.

3.1 Przeprowadzić symulacje działania URA z punktu poprzedniego (z załączonymi wszystkimi składowymi blokami regulatora PID) podłączając do bloku D odpowiednio: sygnał uchybu lub sygnał zwrotny (**należy zwrócić uwagę na znak przy sygnale u_D w sumatorze regulatora PID przy przełączaniu sygnału!**) – rys. 2. Porównać przebiegi sterowania i składowej z bloku D w obu przypadkach. Przyjąć następujące wartości nastaw regulatora: $k_p = 10$, $T_i = 10/8$, $T_d = 1/10$, $T = 0.01$.

- Czy zmiana sygnału podawanego na blok D pozwala na ograniczenie kosztu sterowania u_D oraz u_{PID} (koszt sterowania definiuje się jako: $J_u = \int_0^{t_h} u^2(t)dt$)?
- Czy zmiana sygnału podawanego na blok D znacząco wpływa na zmianę jakości regulacji?
- Czy blok różniczkujący pobudzany sygnałem zwrotnym pozwala na uzyskanie odpowiedzi URA, w której nie występują oscylacje (odpowiedzi udzielić zwiększając stopniowo wartość nastawy T_d)?

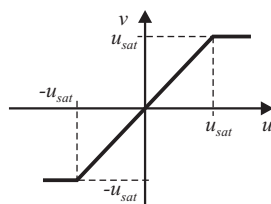
Nasycenie sygnału sterującego występujące w URA nie pozwala zwykle na realizację obliczonego teoretycznie sygnału sterującego $u(t)$. Takie działanie układu jest szczególnie niekorzystne, gdy regulator zawiera blok całkujący, a obiekt sterowania jest астатyczny – może ono nawet doprowadzić do niestabilności całego układu. Brak możliwości podania na obiekt regulacji obliczonej wartości sterowania $u(t)$ powoduje zaburzenie pracy bloku całkującego regulatora – niemożność prawidłowego *ładowania* i *rozładowania* wartości całki. W efekcie powstaje zjawisko *wind-up* objawiające się nadmiernym pobudzeniem obiektu i występowaniem znacznych przeregulowań w jego odpowiedzi lub dryfem (*pełzaniem*) odpowiedzi w pobliżu stanu ustalonego². W rzeczywistym układzie nasycenie sygnału sterującego może wynikać z wartości napięcia zasilania regulatora analogowego czy też fizycznego ograniczenia wartości sygnału wyjściowego elementu wykonawczego (np. maksymalna prędkość obrotowa silnika).

Zjawisko nasycenia sygnału sterującego modeluje się funkcją $v = \text{sat}(u, u_{\text{sat}})$, gdzie zgodnie z rys. 3:

$$\text{sat}(u, u_{\text{sat}}) = \begin{cases} u, & \text{gdy } |u| < u_{\text{sat}}, \\ \text{sign}(u) u_{\text{sat}}, & \text{gdy } |u| \geq u_{\text{sat}}. \end{cases}$$

Z powyższej definicji wynika, że sygnał v fizycznie podawany na obiekt regulacji jest już sygnałem ograniczonym do wartości $\pm u_{\text{sat}}$. Efekt *wind-up* można ograniczyć bądź wyeliminować poprzez różne sposoby ograniczania procesu całkowania w regulatorze lub odpowiednią modyfikację sygnału referencyjnego. W ćwiczeniu do ograniczenia zjawiska *wind-up* wykorzystuje się prostą metodę całkowania warunkowego, która polega na zatrzymaniu całkowania sygnału uchybu jeśli przekracza on pewną wartość. W takim przypadku, po przekroczeniu zadanego progu, składowa sygnału sterującego z części całkującej pozostaje na stałym poziomie.

²Terminem *dryf* określa się powolną zmianę wartości sygnału wraz z upływem czasu.

Rysunek 3: Funkcja $v = \text{sat}(u, u_{\text{sat}})$.

3.2 Przeanalizować strukturę regulatorów oraz strukturę układów regulacji porównywanych modeli ze schematu LabSPCiD_cw4.mdl. Odczytać wartość e_{Δ} , przy której w jednym z regulatorów włączony zostanie blok całkujący.

- Jakie różnice pojawiają się w poszczególnych modelach?

Transmitancja obiektu w postaci:

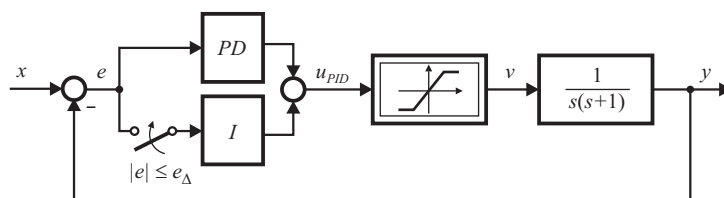
$$G(s) = \frac{1}{s(s+1)}$$

modeluje serwomechanizm z silnikiem prądu stałego z pominiętą dynamiką obwodu elektromagnetycznego.

- Czy obiekt jest astatyczny ?

3.3 Przyjąć następujące wartości nastaw regulatorów: $k_p = 2.088$, $k_i = 0.2325$, $T_d = 1.567$, $T = 0.1538$. Przeprowadzić symulacje działania URA w horyzoncie czasowym $t_h = 200[s]$. Zbadać jakość regulacji dla kilku różnych wartości progowych nasycenia sterowania: $u_{\text{sat}} = \{\pm 100, \pm 10, \pm 1, \pm 0.3, \pm 0.1, \pm 0.01\}$ (zmienną `U_max` zdefiniować w oknie `Command Window`).

- Czy sygnał sterujący w całym horyzoncie czasowym wchodzi w nasycenie?
- W jaki sposób nasycenie sterowania wpływa na jakość regulacji?
- Czy wprowadzenie ograniczenia całkowania w regulatorze pozwala na ograniczenie zjawiska wind-up?
- Czy wynikowy URA z nasyceniem sterowania jest nadal układem liniowym?
- Jak można zaproponować inne sposoby ograniczenia procesu całkowania w regulatorze gwarantujące żądaną jakość statyczną regulacji i pozwalające na ograniczenie zjawiska wind-up?

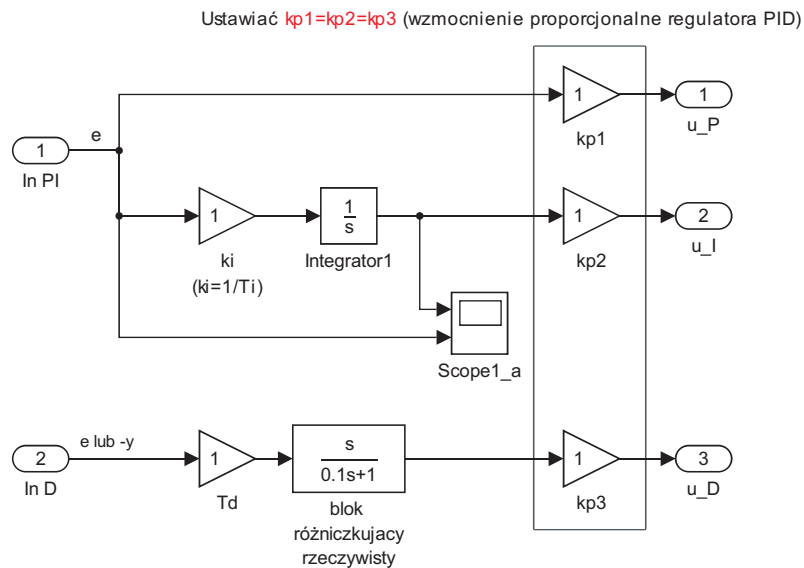


Rysunek 4: URA z nasyceniem sygnału sterującego i z ograniczeniem procesu całkowania w bloku I regulatora.

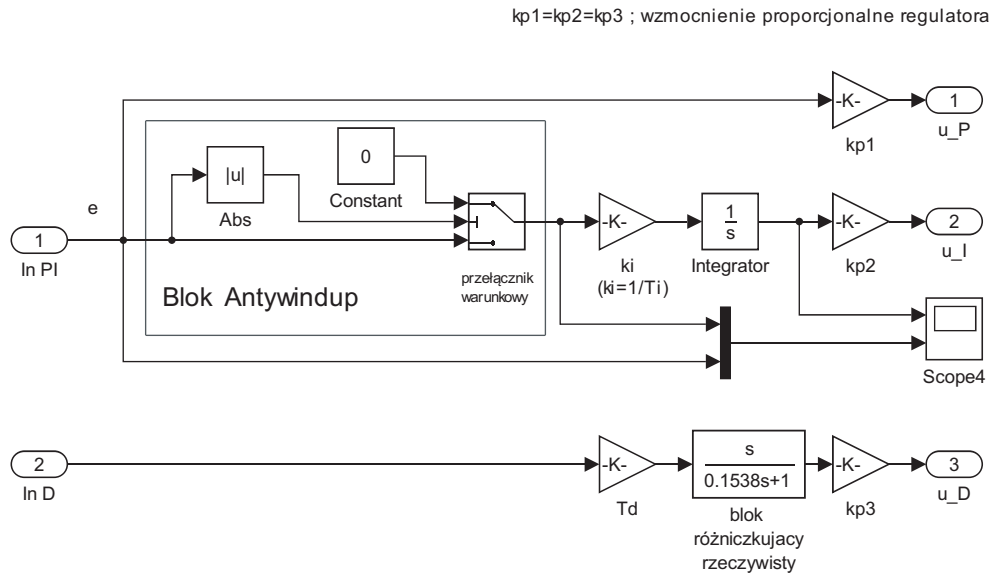
□

Dodatek A

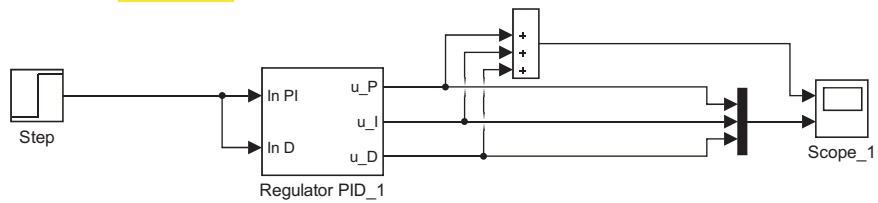
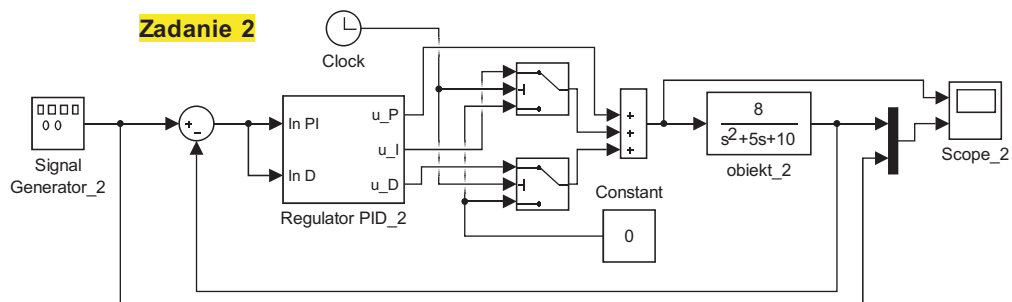
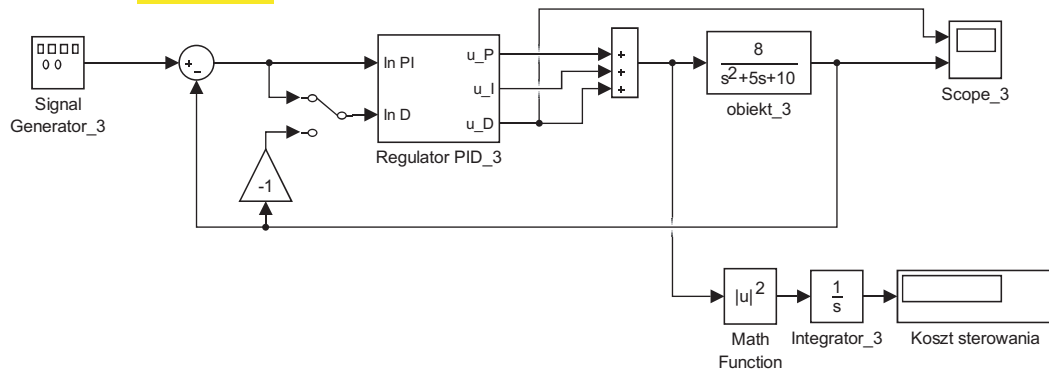
Schematy blokowe modeli regulatorów i układów regulacji.



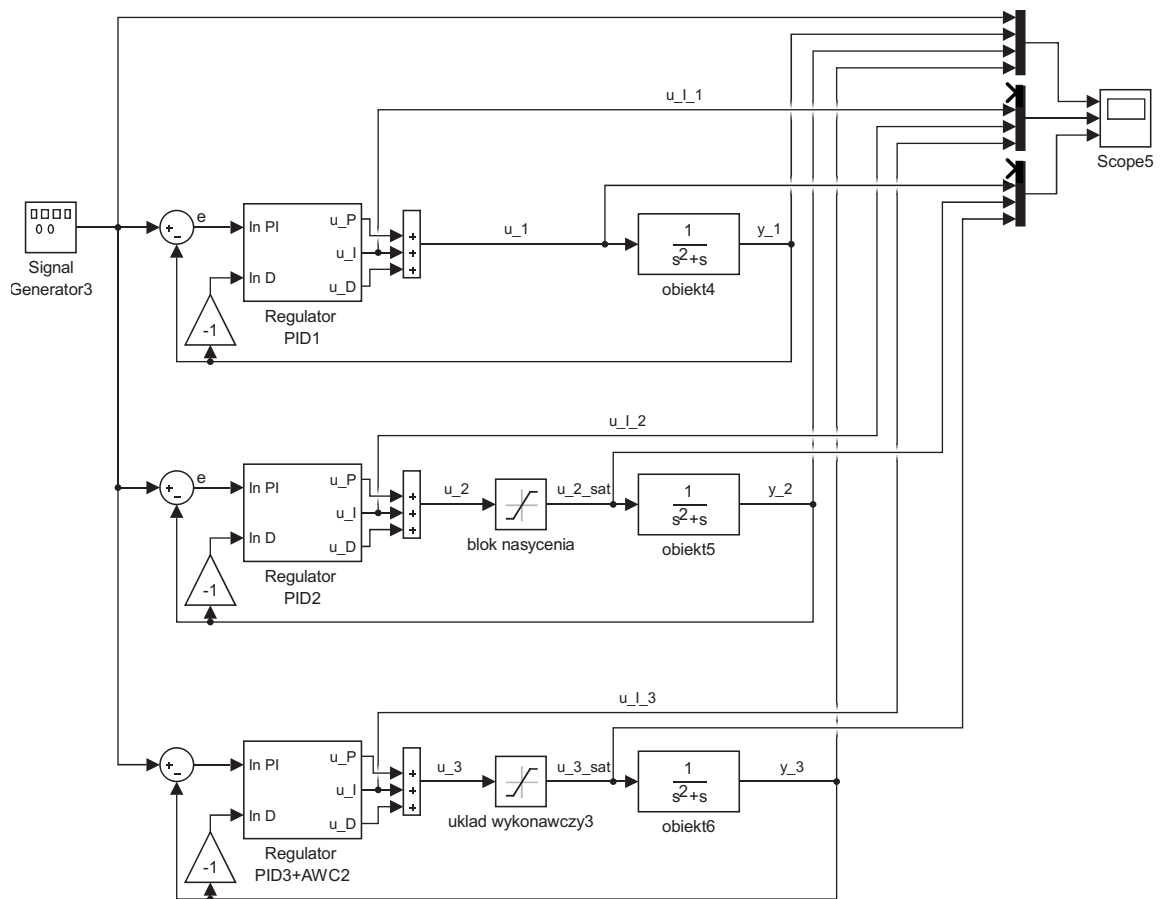
Rysunek 5: Struktura regulatorów: Regulator PID_1, Regulator PID_2, Regulator PID_3, Regulator PID1, Regulator PID2.



Rysunek 6: Struktura regulatora Regulator PID3 + AWC2.

Zadanie 1**Zadanie 2****Zadanie 3.1**

Rysunek 7: Schematy blokowe służące do wykonania zadania 1, 2 oraz 3.1.

Zadanie 3.2 - 3.3

Rysunek 8: Schemat blokowy służący do wykonania zadania 3.2 i 3.3.