

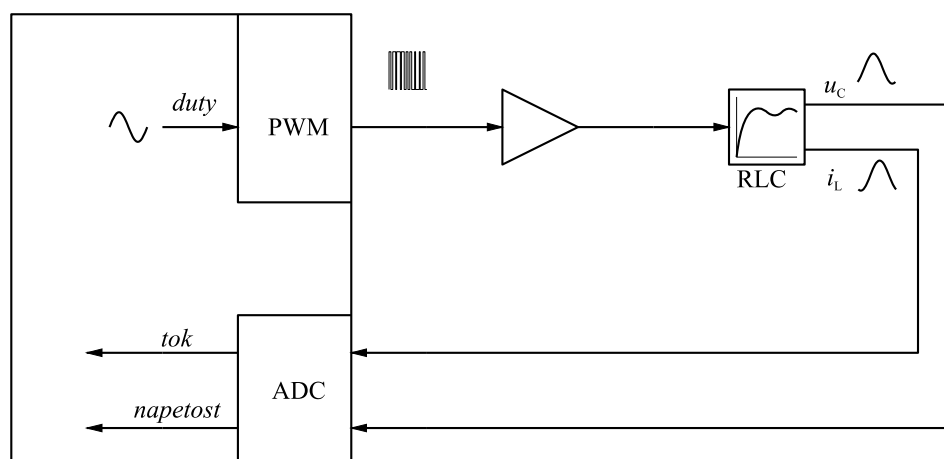
Vaja 5: Meritev frekvenčne karakteristike RLC člena

Cilj vaje:

Pomerite frekvenčno karakteristiko RLC člena. Vhod v RLC člen je sinusna napetost, ki je modulirana s PWM modulom. Izход pa je napetost na kondenzatorju RLC člena.

Opis sistema:

Sistem je sestavljen iz dveh tiskanih vezji. Na prvem se nahaja mikrokrmilnik TMS320F28069 s pripadajočim vmesnikom za povezavo z osebnim računalnikom. Na drugem pa se nahaja ojačevalnik, ki tokovno ojača PWM izhod mikrokrmilnika, RLC vezje in meritev napetosti na kondenzatorju RLC vezja ter meritev toka skozi dušilko RLC vezja. Meritev toka in napetosti je pripeljana na analogna vhoda mikrokrmilnika. Shema sistema je prikazana na sliki 1.



Slika 1: Shema sistema za meritev frekvenčne karakteristike RLC vezja

Predloga programa se nahaja na Git repozitoriju na:

https://github.com/DPM2-2022-2023/DP2_reg_napredno

Predloga programa je v grobem sestavljena iz treh modulov (slika 2).

V datoteki *main.c* se nahaja funkcija *main()*, v kateri se izvede:

- inicializacija mikrokrmilnika
- inicializacija AD pretvornika
- inicializacija PWM modula
- inicializacija prekinitvene funkcije
- požene časovnik PWM modula, ki tudi proži prekinitvev in AD pretvorbo

V datoteki *BACK_loop.c* se nahaja funkcija *BACK_loop()* v kateri je neskončna zanka, ki se izvaja potem ko se zaključi inicializacija.

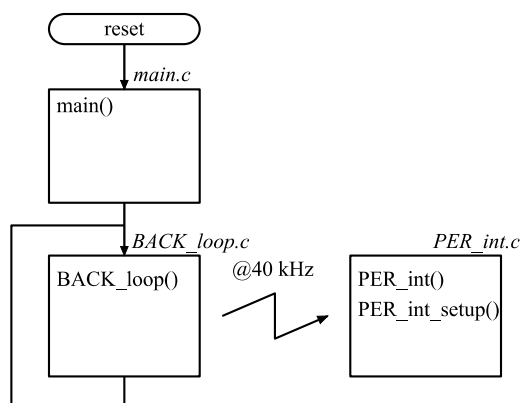
Vaja 5: Meritev frekvenčne karakteristike RLC člena

V datoteki *PER_int.c* pa se nahajata dve funkciji. Funkcija *PER_int_setup()* izvede:

- inicializacijo registrov potrebnih za izvajanje prekinitve
- inicializacijo podatkovnih strukture, ki so v uporabi v prekinitvi

Prekinitvena funkcija *PER_int()* pa se izvaja periodično s taktom 40 kHz. V njej:

- se prebereta rezultata AD pretvorbe
- prvo sekundo (40000 vzorcev) se izvede kalibracija preostale napetosti za rezultat AD pretvorbe iz tokovne sonde
- se preračuna rezultat AD pretvorbe



Slika 2: Shema izvajanja programa

Predlagan potek:

1. Iz GitHub-a sklonirajte repozitorij v izbrano mapo. Ustvarite in preklopite na novo vejo (Branch).
2. Razvojno okolje poženite v izbrani mapi.
3. Uvozite projekt.
4. Preverite osnovno delovanje sistema tako da ročno spreminjate modulacijski indeks (*mod_index*). Napetost na kondenzatorju (*napetost*) bi morala ustrezno slediti modulacijskemu indeksu.
5. Vzpostavite sinusno vzbujanje RLC člena z znano frekvenco (e.g. 50 Hz).
6. Pomerite amplitudo **izmenične** komponente napetosti na kondenzatorju RLC člena.
7. Pomerite fazni premik med **izmenično** komponento vzbujačnega signala in **izmenično** komponento napetosti na kondenzatorju RLC člena.
8. Vzpostavite sistem, ki bo avtomatsko ponavljal korake 6-8 in pri tem spreminjal frekvenco ter shranjeval podatke v ustrezno podatkovno strukturo.
9. Končno verzijo programa pošljite na GitHub.

Zahteve:

Vklopno razmerje naj se spreminja sinusno med -0.5 in +0.5.

Frekvenčno karakteristiko pomerite med 50 Hz in 2000 Hz s korakom 50 Hz.

Vaja 5: Meritev frekvenčne karakteristike RLC člena

Rezultati:

Kakšna je resonančna frekvenca RLC člena?

Izrišite Bodejev diagram frekvenčne karakteristike.