

Rendszerarchitektúrák Házi Feladat

Wishbone – I2C kommunikáció megvalósítása

Készítette:

Moró Anna ()

Murai János (D0YRUM)

Konzulens:

Wacha Gábor

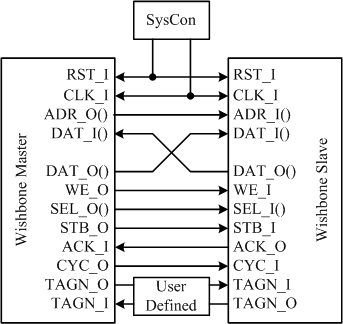
# Specifikáció

A Wishbone egy nyílt forrású, párhuzamos busz, mely ingyenes elérhető bárki számára. A feladatunk, hogy ehhez illesszük a rendkívül elterjed I2C buszt, egy egyszerű, kétirányú, kétvezetékes buszrendszert IC-k közötti vezérlésre, amely soros kommunikációt biztosít a hardware egységek között.

## Wishbone

A Wishbone buszból elérhető 8, 16, 32, 64 bites változat is. Mi ebből a 32 bites buszszélességet választottuk.

A következő jelek érhetőek el a buszon:

* RST\_I: A buszt ezen a jelen keresztül lehet alapállapotba vinni.
* CLK\_I: Rendszerórajel
* ADR\_O(): 32 bites címvezeték
* DAT\_I(): 32 bites adatvezeték bemenet, az adatok fogadására
* DAT\_O(): 32 bites adatvezeték kimenet, az adatok küldésére
* WE\_O/WE\_I: A master itt adja meg a slave felé, hogy az éppen futó buszciklus az READ, vagy WRITE ciklus.
* SEL\_O()/SEL\_I(): A slave kiválasztó jel
* STB\_O/STB\_I: A helyes adattranszfert jelzi a master a slavenek.
* ACK\_I/ACK\_O: A helyes adattranszfert jelzi a slave a masternek.
* CYC\_O/CYC\_I: A master jelzi a slave felé, hogy érvényes buszciklus van érvényben.
* Továbbá van 2 további jel, amiket a felhasználó tud definiálni (TAGN\_I/TAGN\_O). Ezeket mi nem használtuk a fejlesztés során.

## I2C

## Az I2C működéséhez két darab kétirányú buszvezeték szükséges, egy soros adatvonal (SDA) és egy soros órajel (SCL). Az adatforgalom soros, 8 bites rendszerű, melynek sebessége normál üzemmódban 100 kbit/s, gyors üzemmódban 400 kbit/s.

Az I2C buszon az adatforgalom kezdetét, végét, illetve az adatáramlás irányának megváltozását külön jelekkel jelzik. Az egyik ilyen eset egy magas-alacsony átmenet az SDA vezetéken, miközben az SCL magas szintű. Ez a szituáció egy START feltételt vagy adatáramlás irányváltozást, azaz ismétlődő START feltételt jelez.

Az SCL magas szintje melletti alacsony-magas átmenet az SDA vezetéken egy STOP feltételt definiál.

A START és STOP feltételeket mindig a master generálja. A busz a START feltétel után foglaltnak tekinthető és később ismét szabadnak tekinthető egy STOP jel után.

Az SDA vezetéken minden byte nyolc bites. Az egy átvitel alatt átvihető byte-ok száma korlátlan. Az adat átvitele a legnagyobb helyiértékű bit (MSB) átvitelével kezdődik. Ha a vevő nem képes az adat következő byte-ját fogadni, mert egyéb funkciókat kell kiszolgálnia, akkor alacsonyan tarthatja az órajel vezetéket, ezzel az átvitelt várakozási helyzetbe kényszerítve. Az adó egészen addig nem adhat tovább, amíg minden eszköz a buszon felhúzza az SCL vonalat és az végre logikai 1 szintre nem kerül.

Az átvitel során minden byte-ot egy nyugtázás bit követ. A nyugtázással kapcsolatos órajel impulzust a master generálja. A küldő szabaddá teszi az SDA vezetéket (magas állapottal) a nyugtázás órajel impulzusa alatt. Amennyiben a fogadó elfogadja az adott byte-ot, akkor le kell húznia az SDA vezetéket a nyugtázás órajelimpulzusa közben úgy, hogy az stabilan alacsony maradjon az órajel magas periódusa alatt.

Ha az átvitel során az eszköz nem képes vagy már nem kell neki több byte-ot fogadni, a masternek meg kell szakítania az átvitelt. Ezt a slave azzal jelzi, hogy a következő byte-nál nem generál nyugtázást. A slave magasban hagyja az adatvezetéket, a master meg generál egy STOP feltételt.

Ha a master fogadóként vesz részt egy átvitelben, jeleznie kell az adat végét a küldő slave-nek azzal, hogy a slave-től kihozott utolsó byte után nem generál nyugtázást. A küldő slave-nek szabaddá kell tennie az adatvezetéket, hogy lehetővé tegye a masternek egy STOP vagy egy ismételt START feltétel generálását.

Az I2C buszrendszer kétfajta címzési módot ismer: a 7 bites és a 10 bites címzést. 7 bites formátum esetén a START feltétel után először a megcímzendő slave eszköz címe kerül elküldésre. Ez a cím 7 bit hosszú, kiegészítve egy nyolcadik, adatirányt jelző bittel (R/W). 10 bites címzés esetén első byte-ként egy a 7 bites címzésben nem felhasználható címet, az 1111 xxx címet adja ki a master első byte-ként. Az xxx a 10 bites cím felső három bitjét jelenti. Az alsó hét bitet a következő byte-ban adja meg a master.

Továbbá szükséges egy busz illesztő áramköz. Ennek legegyszerűbb megvalósítása egy shift regiszterrel történhet.