

1 Propuesta de cambios en TEG

1.1 Cambios en diseño del dispositivo Cendit11713

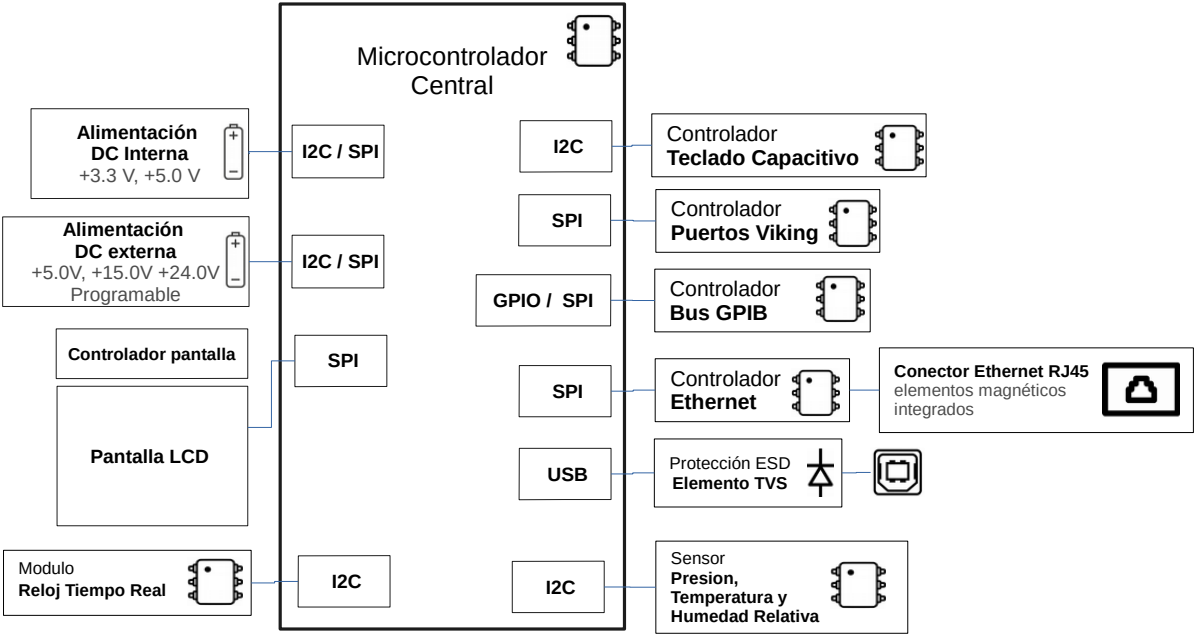


Figure 1: Propuesta inicial

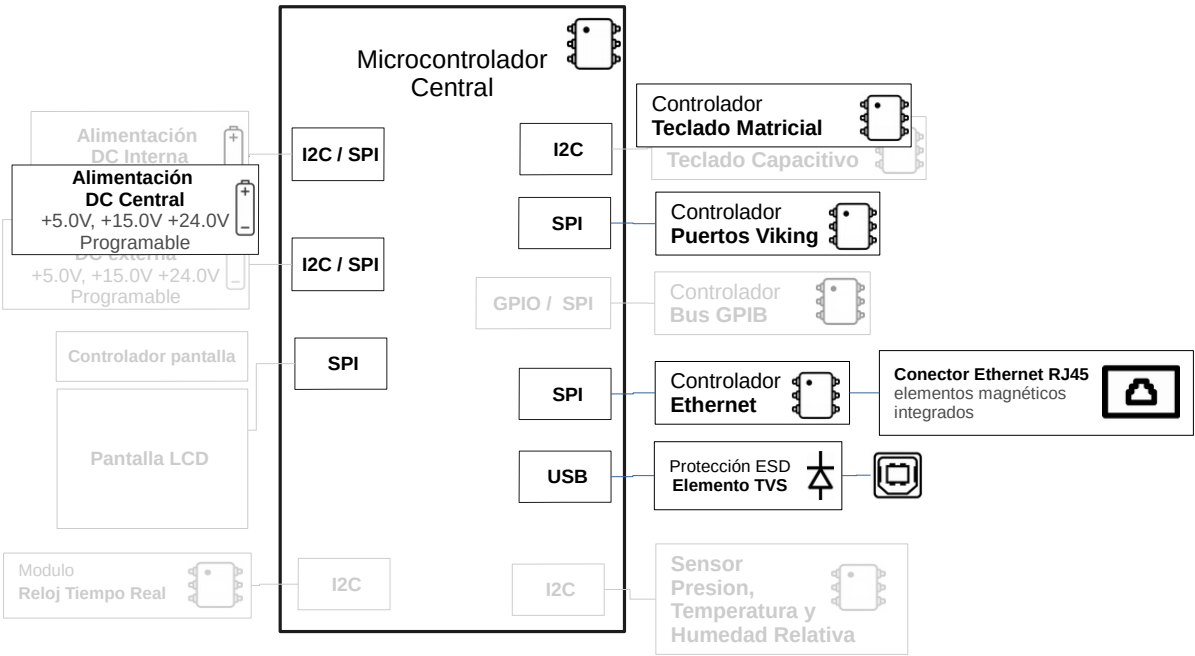


Figure 2: Propuesta simplificada

1.2 Consideraciones

El Cendit debe considerar que un proyecto de TEG como el planteado inicialmente es bastante complejo y ambicioso. Implica un proceso de investigación y desarrollo en tres frentes, a saber, hardware, firmware y software. El desarrollo de software y firmware con una calidad aceptable requiere una inversión de tiempo en diseño y depuración que, en etapas iniciales de un proyecto, es difícil de cuantificar. El Cendit debe considerar que es muy difícil generar un producto de calidad bajo la figura de pasante, la asignación salarial sumadas a las adversas condiciones económicas del país dificultan en gran medida el desarrollo de este tipo de proyectos.

También se debe tomar en cuenta la patente falta de interés por parte de la FIUCV en apoyar proyectos de esta envergadura, que permiten adquirir al estudiante un conjunto de conocimientos y destrezas que no son impartidas durante el pregrado.

Durante la fase inicial del proyecto se invirtió una considerable cantidad de tiempo en la documentación bibliográfica sobre el banco de medición de figura de ruido y en la investigación y desarrollo de software para comunicaciones con los instrumentos de este banco.

Retarde el desarrollo del hardware hasta el momento en logré conseguir la mayor parte de componentes necesarios para el mismo.

El desarrollo del hardware dependerá en gran medida de la calidad con que se puedan generar las placas de PCB. Hay que tomar en cuenta que se emplea tecnología smd que implica pistas muy finas. Si el método artesanal no da resultados satisfactorios, entoces dependerá del grado de cooperación que brinde el departamento de electrónica del Cendit en la generación de PCBs el desarrollo del hardware.

Hasta la fecha no he recibid notificación para firmar el addendum del contrato de pasantía.

Para concluir entiendo la necesidad que presenta el Cendit para obtener un diseño que sirva de reemplazo para el controlador de atenuadores e interruptores. Un desarrollo con la robustez y calidad exigidas requiere de su tiempo y esfuerzo para desarrollarse de manera satisfactoria. Tengo gran interes en desarrollar este dispositivos: me peritirá obtener una gran cantidad de conocimientos en el desarrollo de sistemas embebidos.

Pero hay que poner los pies en tierra firme: un proyecto exigente coo el planteado inicialmente definitivamente no puede realizarse bajo la figura de pasante, además me da la impresión que a la FIUCV no le interesa el desarrollo de este tipo de proyectos. Aquí se debe ser pragmático: a la UCV se le dará un desarrollo lo más sencillo posible, no vale la pena invertir esfuerzo y recursos en desarrollar un TEG de este tipo para la UCV, allí nadie tiene interés en este tipo de proyectos!

1.2.1 Prioridades en diseño de hardware

1. Módulo USB
2. Módulo puertos Viking
3. Módulo interfaz de usuario (teclado)
4. Tarjeta madre
5. Aplicación de software simplificada
6. Módulo GPIB (si el tiempo lo permite)
7. Módulo LAN

1.3 Secuencia de actividades prorroga

A seguir, de abajo hacia arriba, de la 5 en adelante si el tiempo lo permite.



1.4 Pautas a seguir en el desarrollo del proyecto

1. Una solución de tipo “quick and dirty” para el dispositivo electrónico. Esta es la solución para la UCV. Se realizará una tarjeta madre PCB lo más simple posible, tal vez empleando un integrado de tipo thru-hole (no de montaje superficial) en donde reside el micro central acompañado de varios conectores (tiras de pines – pin headers) en cada uno de sus puertos. En estas tiras de pines por medio de cable de cinta se conectará en uno un teclado matricial simple (de 4 x 4), en los otros se conectan las tarjetas expansoras, una de ellas con los transceptores para el bus GPIB.
2. Una aplicación del mismo tipo, “quick and dirty”, únicamente con cuatro pantallas para cada proceso de medición, configuración y calibración para: medición de figura de ruido, medición de potencia de ruido, medición de ganancia, configuración. Esta aplicación es para la UCV. En principio no posee capacidad para corrección por medio de parámetros S de los dispositivos de conexión ni capacidad de simulación. Estas características se agregaran si hay tiempo y una vez completada las tarjetas PCB.

1.5 Cronograma inicial TEG

Semanas	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28
Fase 1																												
Fase 2																												
Fase 3																												
Seminario																												
Fase 4																												
Fase 5																												

Fecha de inicio: 6 de Marzo de 2017.

Jornada de 8 horas diarias, lunes a viernes, de 8:00 AM a 12:00 M y de 1:30 PM a 4:30 PM.

1.6 Contabilidad horaria

Contabilidad de promedio de horas de labor diarias		
Fecha inicio	06/03/2017	
Ultima fecha	25/07/2017	
Total días (sin contar faltas)	102	
Horas labor diarias (sin contar faltas)	8	
Total horas (sin contar faltas)	816	
Días de suspensión o ausencia	Horas	
30/3/2017	4	
17/04/2017	8	
26/04/2017	8	
01/05/2017	8	
02/05/2017	8	
03/05/2017	8	
04/05/2017	8	
08/05/2017	1,5	
05/05/2017	8	
10/05/2017	8	
12/05/17	3	
15/05/2017	3	
18/05/2017	3	
19/05/2017	3	
22/05/2017	3	
23/05/2017	3	
24/05/2017	3	
26/05/2017	3	
29/05/2017	3	
31/05/2017	8	
05/06/2017	8	
07/06/2017	3	
09/06/2017	3	
12/06/2017	8	
14/06/2017	3	
22/06/2017	3	
22/06/2017	4	
26/06/2017	4	
28/06/2017	8	
29/06/2017	1	
03/07/2017	8	
04/07/2017	4	
06/07/2017	3	
18/07/2017	0,5	
19/07/2017	1,5	
20/07/2017	3	
Total horas faltantes	169.5	
Total horas cumplidas (B6 - B44)	646.5	
Promedio horas diarias (B45 / B4)	6.338235294	

Horas totales, disponibles para el TEG: 28 semanas x 7 días / semana * 8 horas / día = 1568 horas.

Horas faltantes 169.5 (21 días).

Hasta el 25/07/2017 se cumplen 646.5 horas (11.54 semanas). Restarían 921.5 horas (16.45 semanas).