

Informe reunión con Tutor

16 junio 2017

Fase 2 del proyecto

8va semana fase 2

3era semana abril – 3era semana agosto

12 semanas, 60 días, 480 horas

Lo que se había planeado hacer

Tarea	%	1	2	3	4	5	6	7	8	9	10	11	12
0 Informe banco de medición de figura de ruido	70												
1 Diagrama conceptual de equipo prototipo.	100												
2 Plantear estrategias de diseño del prototipo general.	80												
3 Selección de componentes.	60												
4 Investigación desarrollo empleando microcontrolador núcleo y periféricos.	60												
5 Investigación, selección e instalación software para desarrollo.	100												
6 Plantear estrategias de diseño software y firmware.	70												
7 Diagramas UML software y firmware.	50												
8 Elaborar software / firmware de prototipo en tarjeta de desarrollo	20												
10 Elaborar PCB de módulos individuales.	0												
11 Elaborar PCB de prototipo.	0												

Suspensiones de actividad + ausencias

	Días	Horas
Medio día	14	56

Todo el día	1	8
Ausencias	6	48
Total en horas	112	

8va semana fase 2, hasta ahora legalmente 320 horas

320 horas total fase 2 – 112 horas faltantes = 208 horas cumplidas → 5.2 semanas

480 horas total fase 2- 208 horas cumplidas =

272 horas faltantes de la fase 2 → 6.8 semanas

Tareas realizadas, desde la última reunión

- Lectura y documentación bus **GPIB**.
- Investigación y pruebas con librerías **NI-VISA**
- Investigación y pruebas con librerías **GPIB**
- Investigación y pruebas con librerías **VXI-11**
- Investigación desarrollo aplicaciones con **JavaFX**
- Investigación y desarrollo **JNA, Java Native Access**
- Lectura de documentos sobre gestión de software
- Exposición relativa a figura de ruido y su medición para K. Moncada y J. Rodríguez
- Captura de requisitos de aplicación, sugerencias de K. Moncada y J. Rodríguez.
- Inicia documento Especificación de Requerimientos de Software
- Para la aplicación de software, **CenditLab**
 - Modelado UML (inicialmente a nivel de paquetes)
 - Modelado gráfico de UI
- Comienza el desarrollo de la aplicación CenditLab
- Acceso JNA a librerías GPIB instaladas en SO
- Selección de componentes para fuente de alimentación
- Solicitud de componentes
 - ICs *SMPS* Power Management (fuente de alimentación)
 - Resistores, capacitores
 - Conectores mini PCI, SATA, mSATA para PCB