

simulator::tb

sy

Initial_0

A[3:0]=F

B[3:0]=F

A[3:0]=F A[3:0]

B[3:0]=F B[3:0]

A[3]=1 A

A=1

xor_0

B[3]=1 B

B=1

xor_2

int fwire_0=0

int fwire_0=0

not_1

Y=1

Y

xnor3=1

XNOR2X1HVT worklib(v)

U2

A[2]=1 A

A=1

xor_0

B[2]=1 B

B=1

xor_4

int fwire_0=0

int fwire_0=0

not_1

Y=1

Y

xnor2=1

XNOR2X1HVT worklib(v)

U3

A[1]=1 A

A=1

xor_0

B[1]=1 B

B=1

xor_6

int fwire_0=0

int fwire_0=0

not_1

Y=1

Y

xnor1=1

XNOR2X1HVT worklib(v)

U4

A[0]=1 A

A=1

xor_0

B[0]=1 B

B=1

xor_8

int fwire_0=0

int fwire_0=0

not_1

Y=1

Y

xnor0=1

XNOR2X1HVT worklib(v)

sistema_y worklib(sv)

tb worklib(sv)

A1

xnor3=1 A

A=1

xnor2=1 B

B=1

xnor1=1 C

C=1

xnor0=1 D

D=1

and_0

Y=1

Y

Q=1

AND4X1HVT worklib(v)

Q Q_y=1