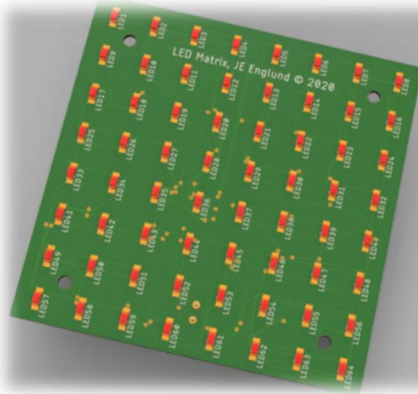


MAX 7219 LED MATRIX 5x5 MATRIX



I denne oppgåva skal du lage ei lysdiodematrise med MAX7219

<https://datasheets.maximintegrated.com/en/ds/MAX7219-MAX7221.pdf>

Opggåva består av fleire delar:

- Design i Eagle CAD, vis 3D modell i Fusion 360
- Eksporter gerberfiler og bestill kretskort på JLCPCB
- Monter komponentar på kortet
- Programmer i Python, bruk Raspberry Pi og Luma biblioteket.
<https://luma-led-matrix.readthedocs.io/en/latest/index.html>

Dei store linjene

Matrisa skal være **81,28mm * 81,28 mm. (3200mil x 3200mil)**

(Venstre side ned i hjørnet ligg i Origo 0mm,0mm)

A thousandth of an inch is a derived unit of length in a system of units using inches. Equal to 1/1000 of an inch, a thousandth is commonly called a thou or particularly in North America a mil. The words are shortened forms of the English and Latin words for "thousand". [Wikipedia](https://en.wikipedia.org/wiki/Mil)

Latin *mille* thousand

2.54mm / 100mil pitch konnektor.

Senteravstanden mellom alle lysdiodane skal være lik i alle retningar. Om ein stablar/stackar matrisa skal avstanden mellom lysdiodane være lik, dvs. ½ avstand frå kant til senter av lysdioden.

Det skal være **3.1mm** hull i kvart hjørne.

Avstanden fra senter av hull til kanten på sidene av kortet skal være **10,16mm**

På baksida skal ingen komponentar monterast innanfor ein radius på **15mm** frå senter av monteringshulla. Sjå vedlegg 1.

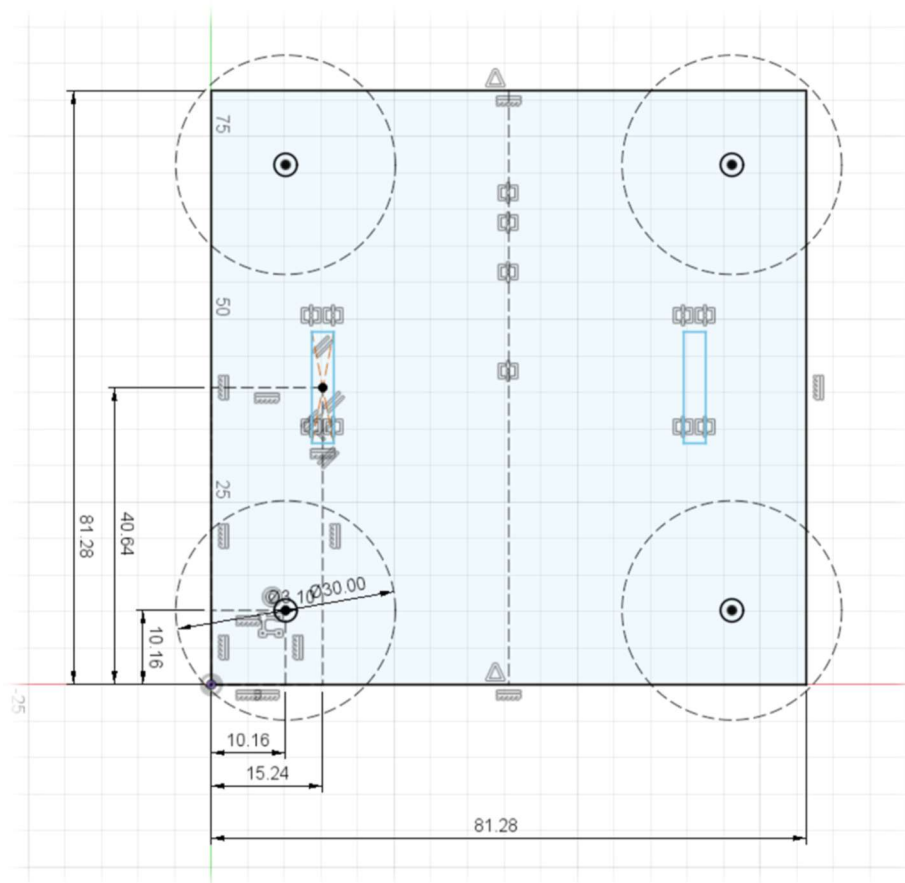
Når ein monterar ei rekke med kort etter kvarandre skal data inn og data ut headereane være på linje. Kvart kort skal koplast saman med ein liten flatkabel / IDC kontakt på 30..40mm.

Senter for IDC kontakta skal settast 8 gridlinjer opp og **3 gridlinjer inn.**

$$1.27\text{mm} * 4 * 8 = 40,64$$

$$1,27\text{mm} * 4 * 3 = 15,24$$

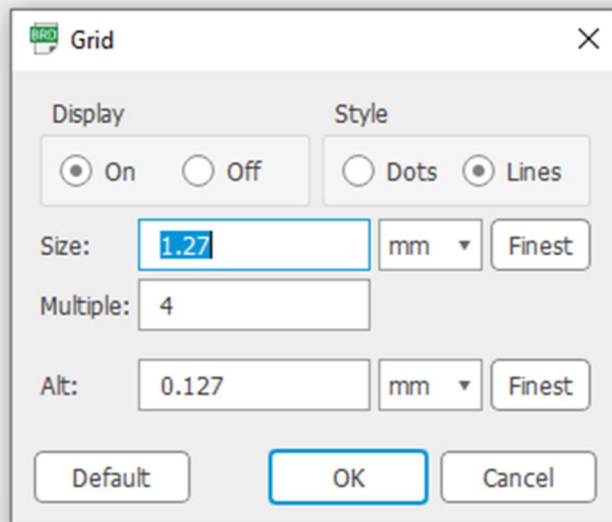
Vi må bruke ein felles standard tilkoplingane til IDC kontakta. Sjå vedlegg 2.



Design rules og grid

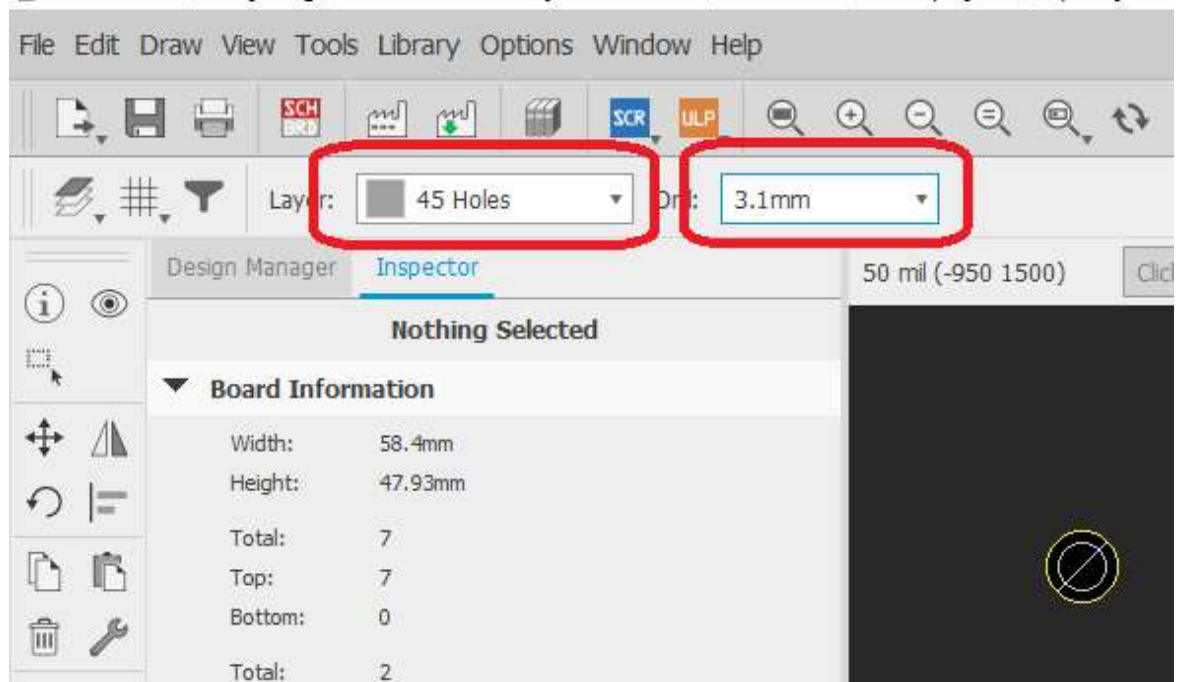
Sidan vi skal lodde komponentans sjølv bør vi sette opp avstandane i DRC Clearance.
Tools -> DRC -> Clearance. Sjå vedlegg 3.

Grid oppsettet (View -> Grid) under vil hjelpe å plassere diodane korrekt



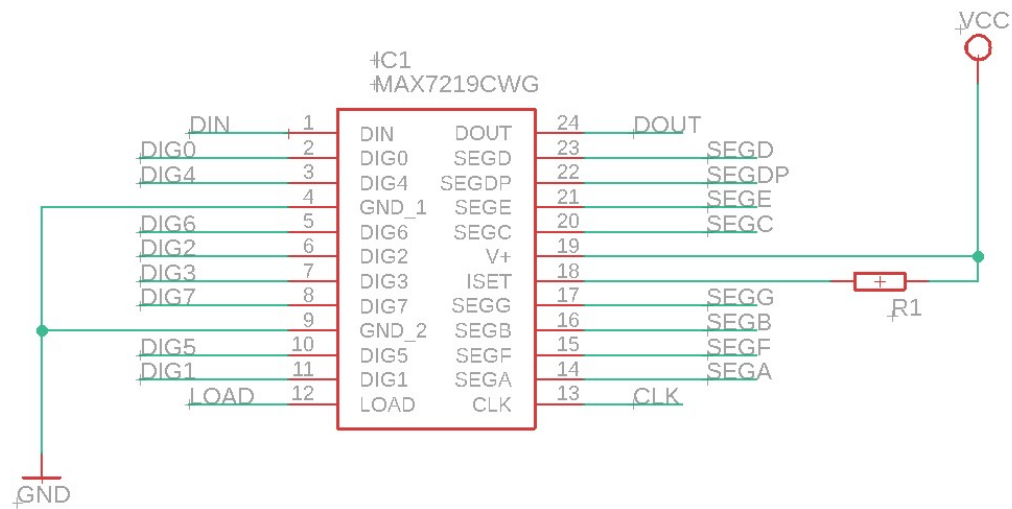
Komponentane som skal brukast inklusive CAD modellar blir levert på Teams

2 Board - C:\Users\jareng\OneDrive - Vestland fylkeskommune\Dokumenter\EAGLE\projects\RaspberryPiPic

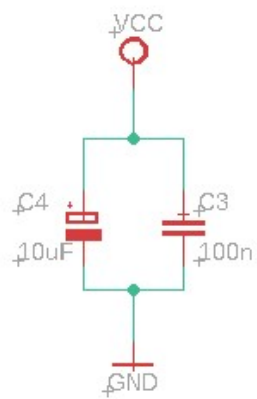


Eksempel

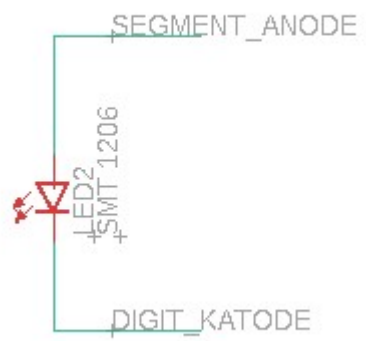
Bruk labels !



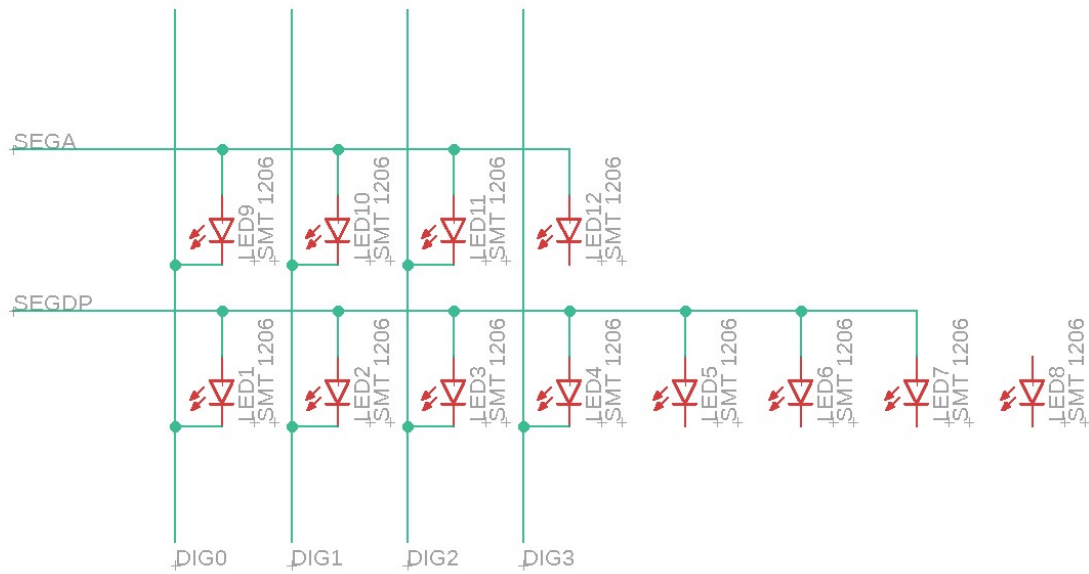
Grupper komponentar som høyrer saman



Polaritet, Anode/Katode



Uferdig oppkopling av lysdiodane.



Orientering og plassering av lysdiodane

Sett framifrå (TopView) skal matrisa sjå slik ut. Det er viktig at matrisa har riktig orientering om vi skal bruke Luma Python biblioteket.

Kva du kallar lysdiodane er ikkje så nøye. Men start for eksempel nede til venstre med LED01

TEKST SKAL STÅ I DENNE ORIENTERINGA

DATA INN >>

DATA UT >>

DIG 0	DIG 1	DIG 2	DIG 3	DIG 4	DIG 5	DIG 6	DIG 7
SEG G	SEG G	SEG G	SEG G	SEG G	SEG G	SEG G	SEG G
DIG 0	DIG 1	DIG 2	DIG 3	DIG 4	DIG 5	DIG 6	DIG 7
SEG F	SEG F	SEG F	SEG F	SEG F	SEG F	SEG F	SEG F
DIG 0	DIG 1	DIG 2	DIG 3	DIG 4	DIG 5	DIG 6	DIG 7
SEG E	SEG E	SEG E	SEG E	SEG E	SEG E	SEG E	SEG E
DIG 0	DIG 1	DIG 2	DIG 3	DIG 4	DIG 5	DIG 6	DIG 7
SEG D	SEG D	SEG D	SEG D	SEG D	SEG D	SEG D	SEG D
DIG 0	DIG 1	DIG 2	DIG 3	DIG 4	DIG 5	DIG 6	DIG 7
SEG C	SEG C	SEG C	SEG C	SEG C	SEG C	SEG C	SEG C
DIG 0	DIG 1	DIG 2	DIG 3	DIG 4	DIG 5	DIG 6	DIG 7
SEG B	SEG B	SEG B	SEG B	SEG B	SEG B	SEG B	SEG B
DIG 0	DIG 1	DIG 2	DIG 3	DIG 4	DIG 5	DIG 6	DIG 7
SEG A	SEG A	SEG A	SEG A	SEG A	SEG A	SEG A	SEG A
DIG 0	DIG 1	DIG 2	DIG 3	DIG 4	DIG 5	DIG 6	DIG 7
SEG DP	SEG DP	SEG DP	SEG DP	SEG DP	SEG DP	SEG DP	SEG DP

Seg Anode

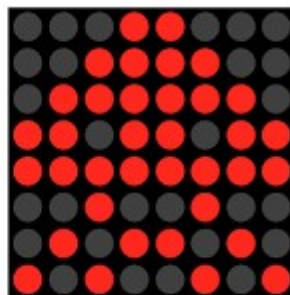
Dig Katode

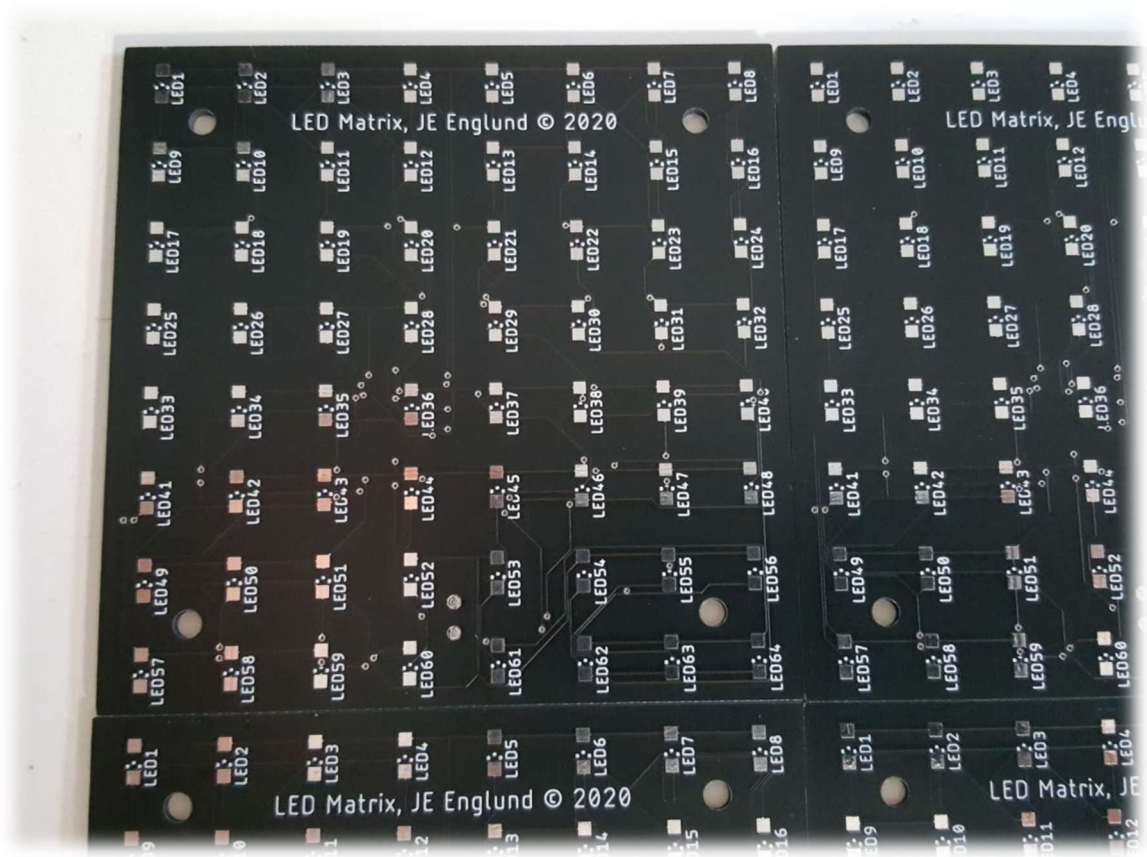
Husk at det er board layout som må være lagt ut slik - korleis du plassera lysdiodane inne i skjema er ikkje så viktig.

```

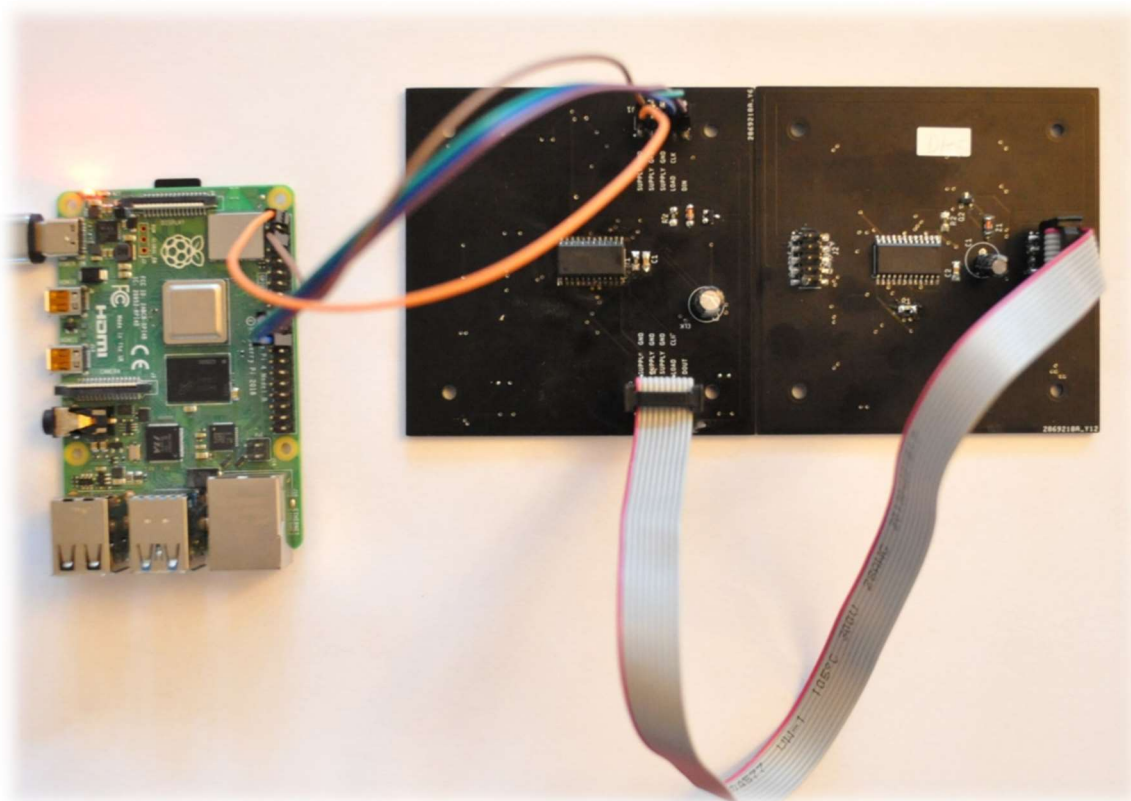
B00011000,
B00111100,
B01111110,
B11011011,
B11111111,
B00100100,
B01011010,
B10100101,

```





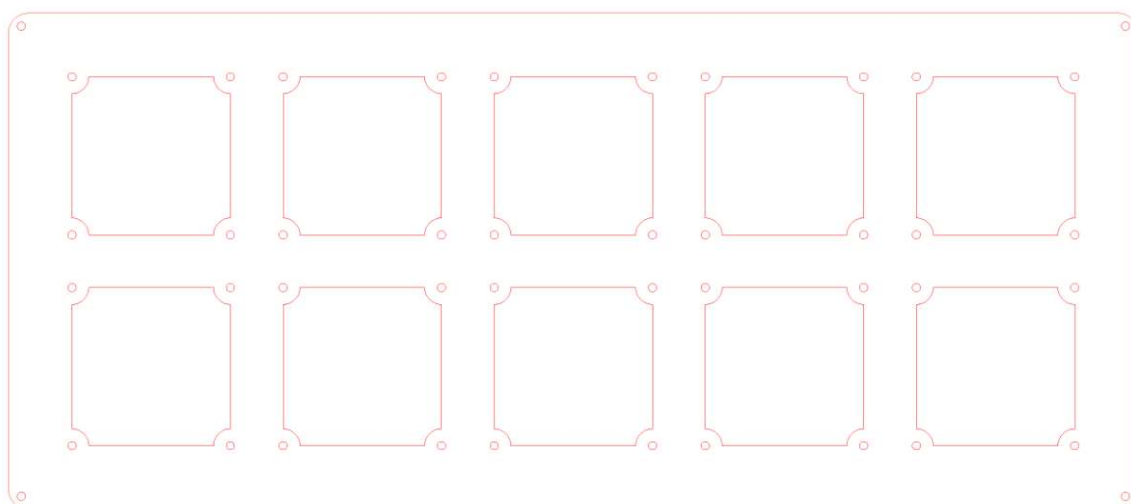
Kortet skal merkast men namn. Orienteringa skal stemme med orienteringa av grafikken som blir vist på kortet. **PS dette kortet har feil orientering av lysdiodane.**



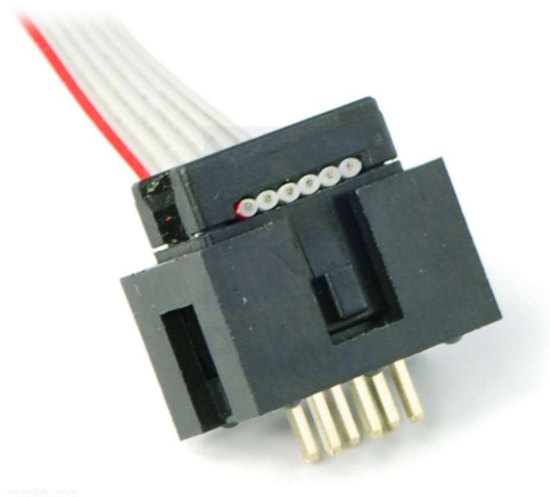
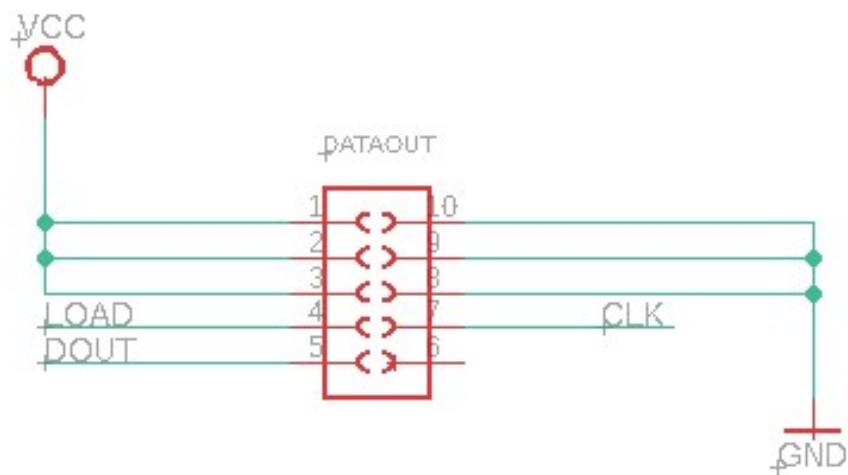
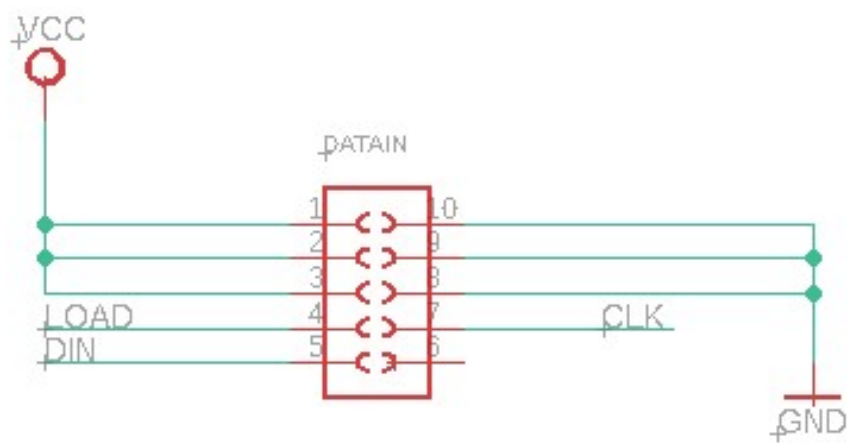
Vi må samarbeide for at kablinga blir så kort som mulig. I eksempelet ovanfor er inn og ut headerane plassert lite optimalt.



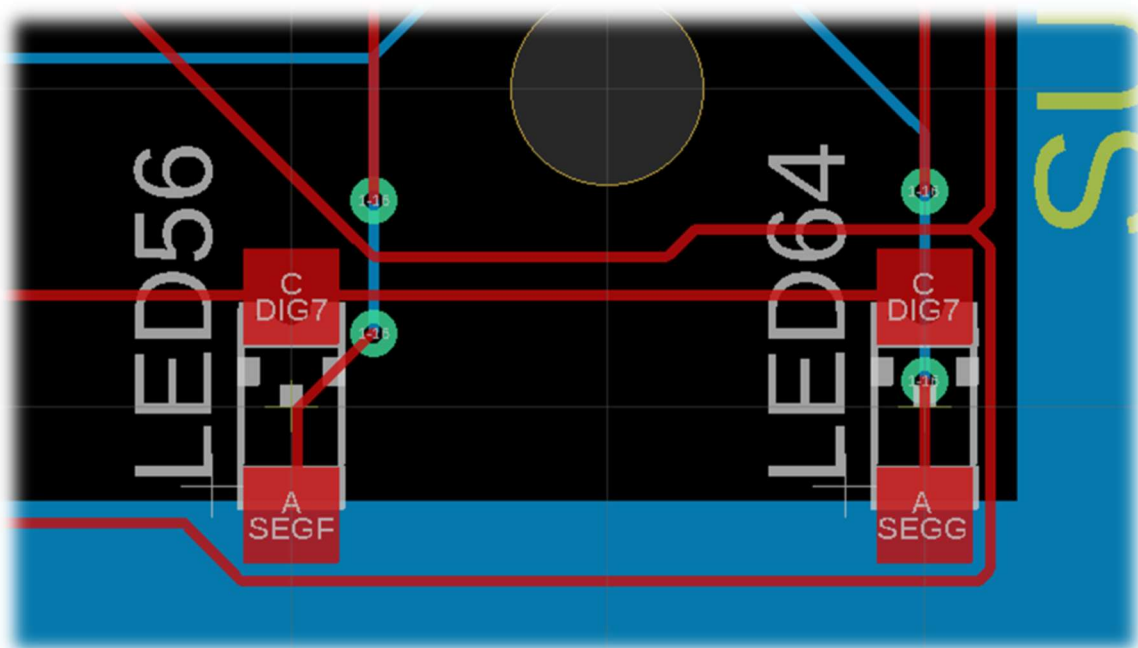
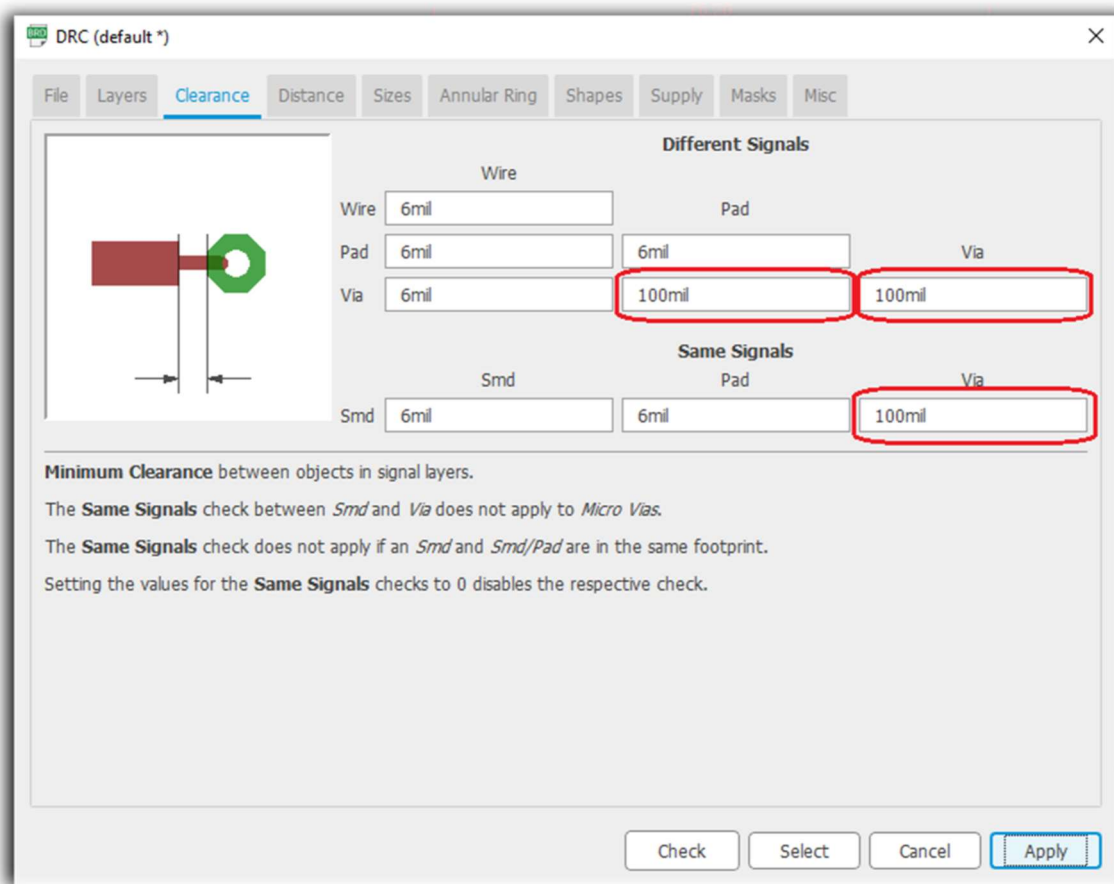
Vedlegg 1: Monteringsplate



Vedlegg 2: IDC kontakt. Inn og ut headerar



Vedlegg 3: Clearance



Applications Information

Supply Bypassing and Wiring

To minimize power-supply ripple due to the peak digit driver currents, connect a 10 μ F electrolytic and a 0.1 μ F ceramic capacitor between V+ and GND as close to the device as possible. The MAX7219/MAX7221 should be placed in close proximity to the LED display, and connections should be kept as short as possible to minimize the effects of wiring inductance and electro-magnetic interference. Also, both GND pins must be connected to ground.

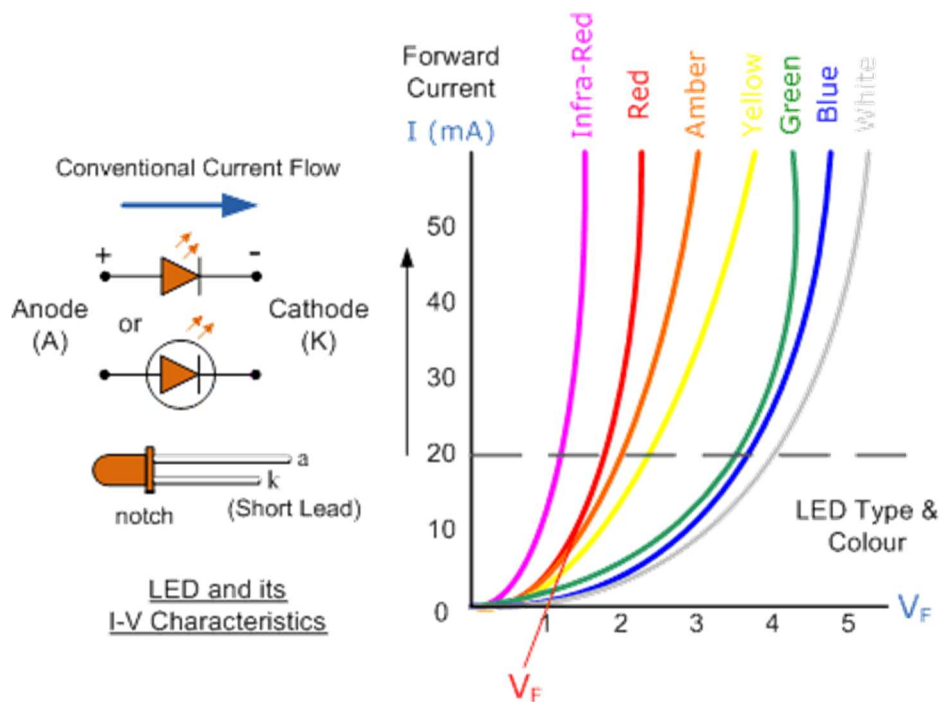
Intensity Control and Interdigit Blanking

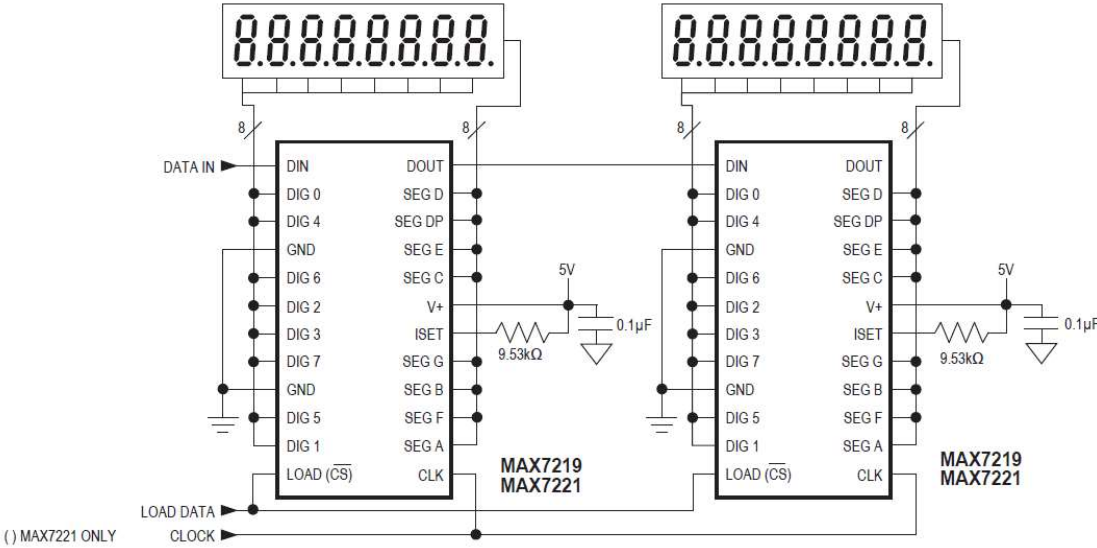
The MAX7219/MAX7221 allow display brightness to be controlled with an external resistor (R_{SET}) connected between V+ and ISET. The peak current sourced from the segment drivers is nominally 100 times the current entering ISET. This resistor can either be fixed or variable to allow brightness adjustment from the front panel. Its minimum value should be 9.53k Ω , which typically sets the segment current at 40mA. Display brightness can also be controlled digitally by using the intensity register.

Table 11. R_{SET} vs. Segment Current and LED Forward Voltage

I_{SEG} (mA)	V_{LED} (V)				
	1.5	2.0	2.5	3.0	3.5
40	12.2	11.8	11.0	10.6	9.69
30	17.8	17.1	15.8	15.0	14.0
20	29.8	28.0	25.9	24.5	22.6
10	66.7	63.7	59.3	55.4	51.2


Note: R_{SET} values are in Kilo Ohms ($k\Omega$)

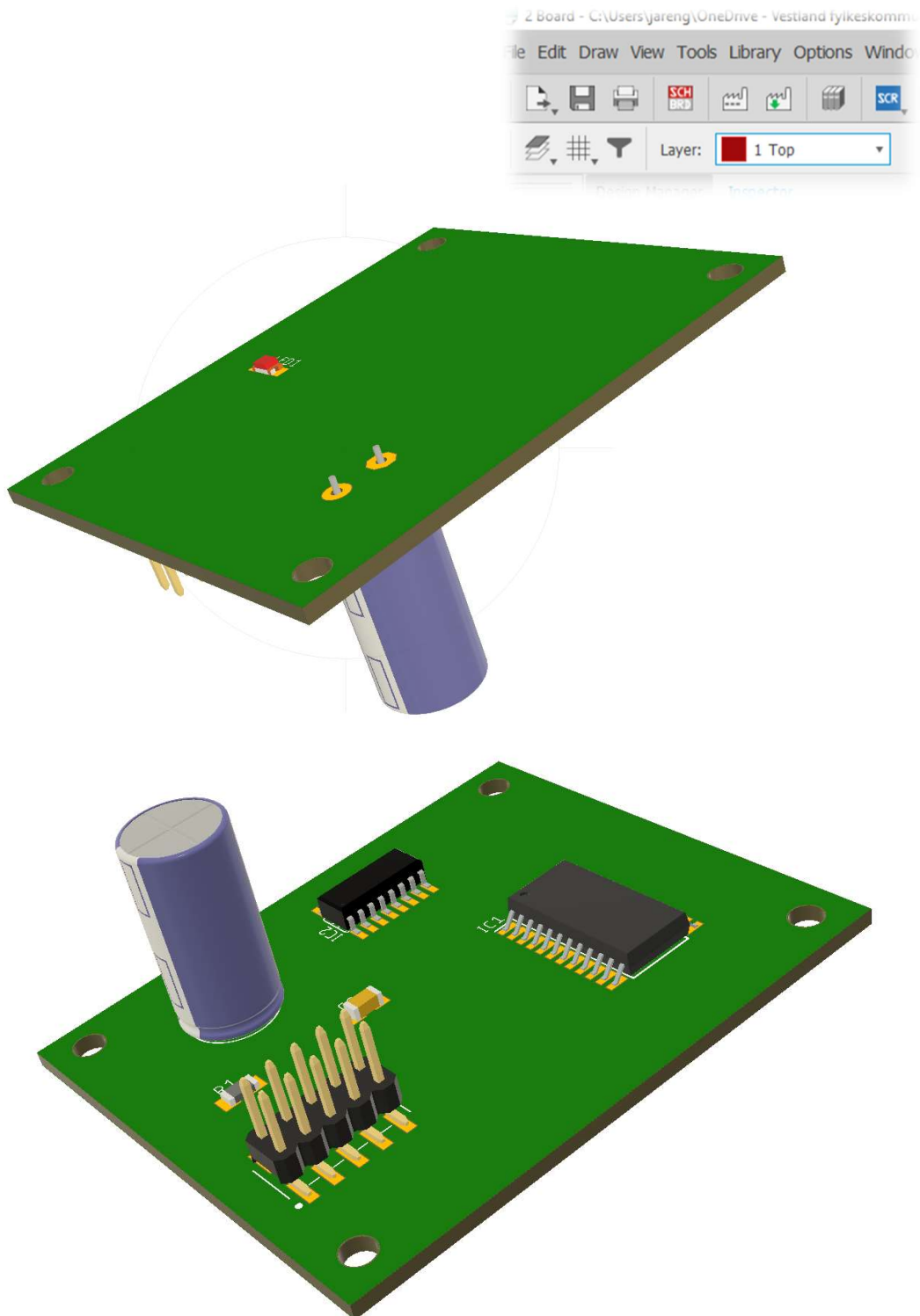




Kort Top og Bottom layers

Lysdiodane skal plasserast på Top layer, dei andre komponentane skal plasserast på bottom layer.

Bruk mirror knappen  for å «flytte» komponentane mellom top og bottom layer.



1 Top	: Komponentar og koppartraces top layer
2 Bottom	: Komponentar og koppartraces bottom layer
20 Dimmension	: Kort outline
25 tNames	: Silketrykk på top layer
45 Holes	: Hull

Routing / Autorouting / Polygon fill

Copyright © alt + 0169

CLI

RIPUP @; : Rip up polygon fill

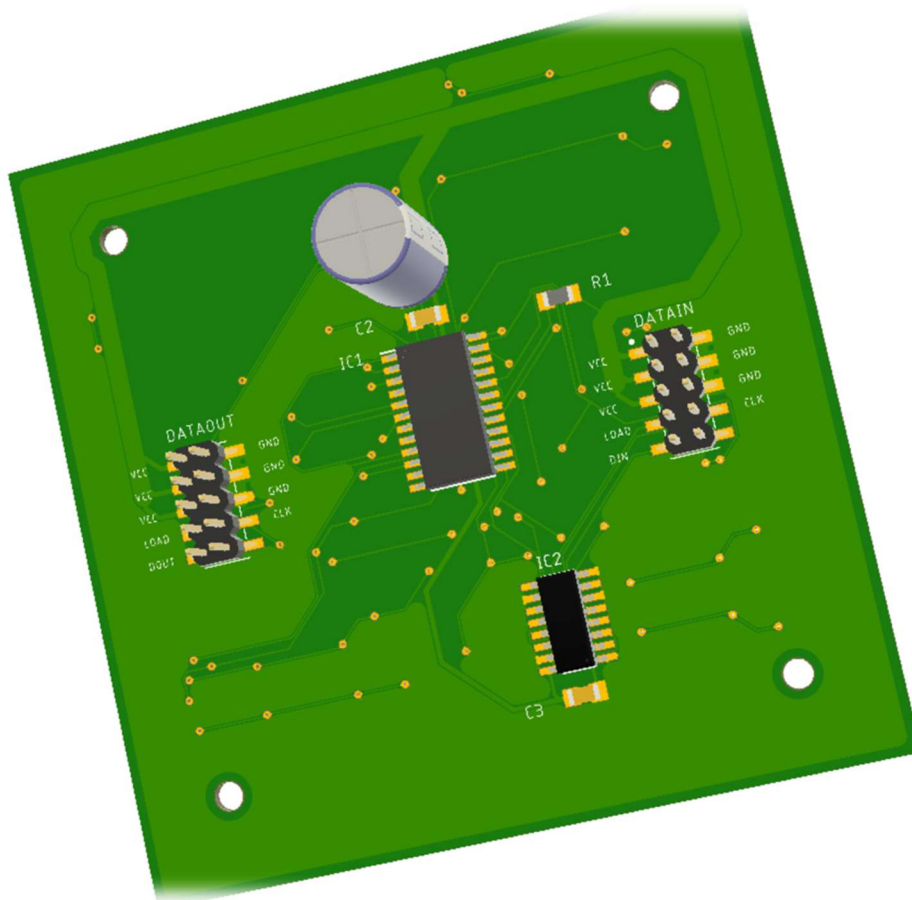
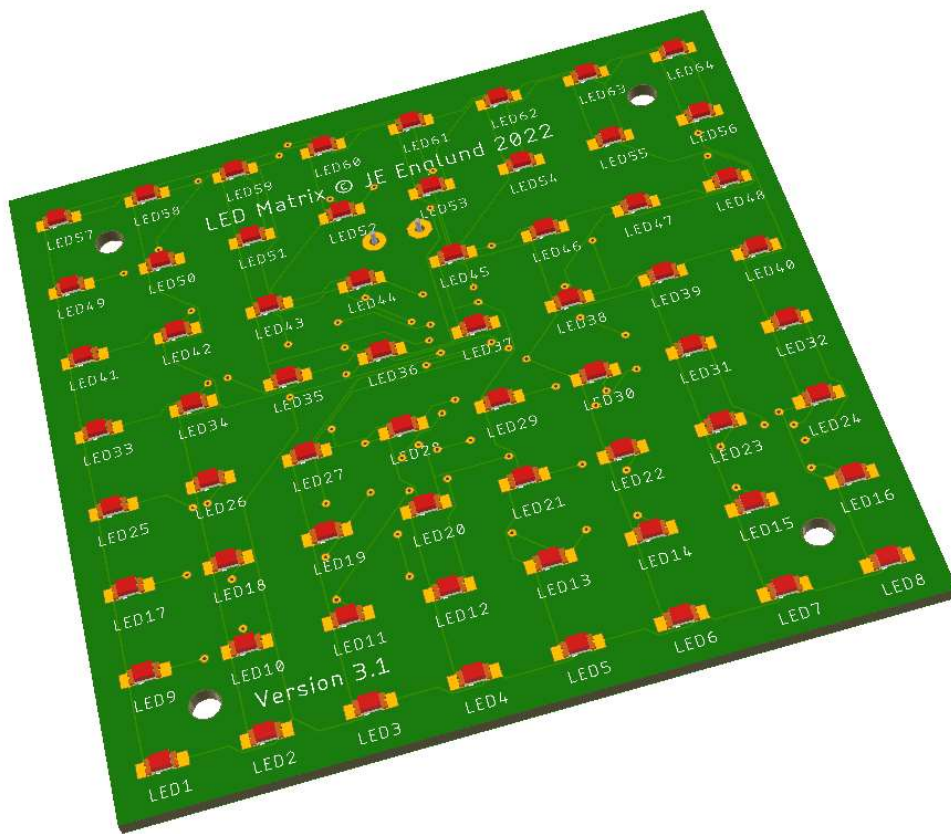
Change layer: Mouse scroll wheel

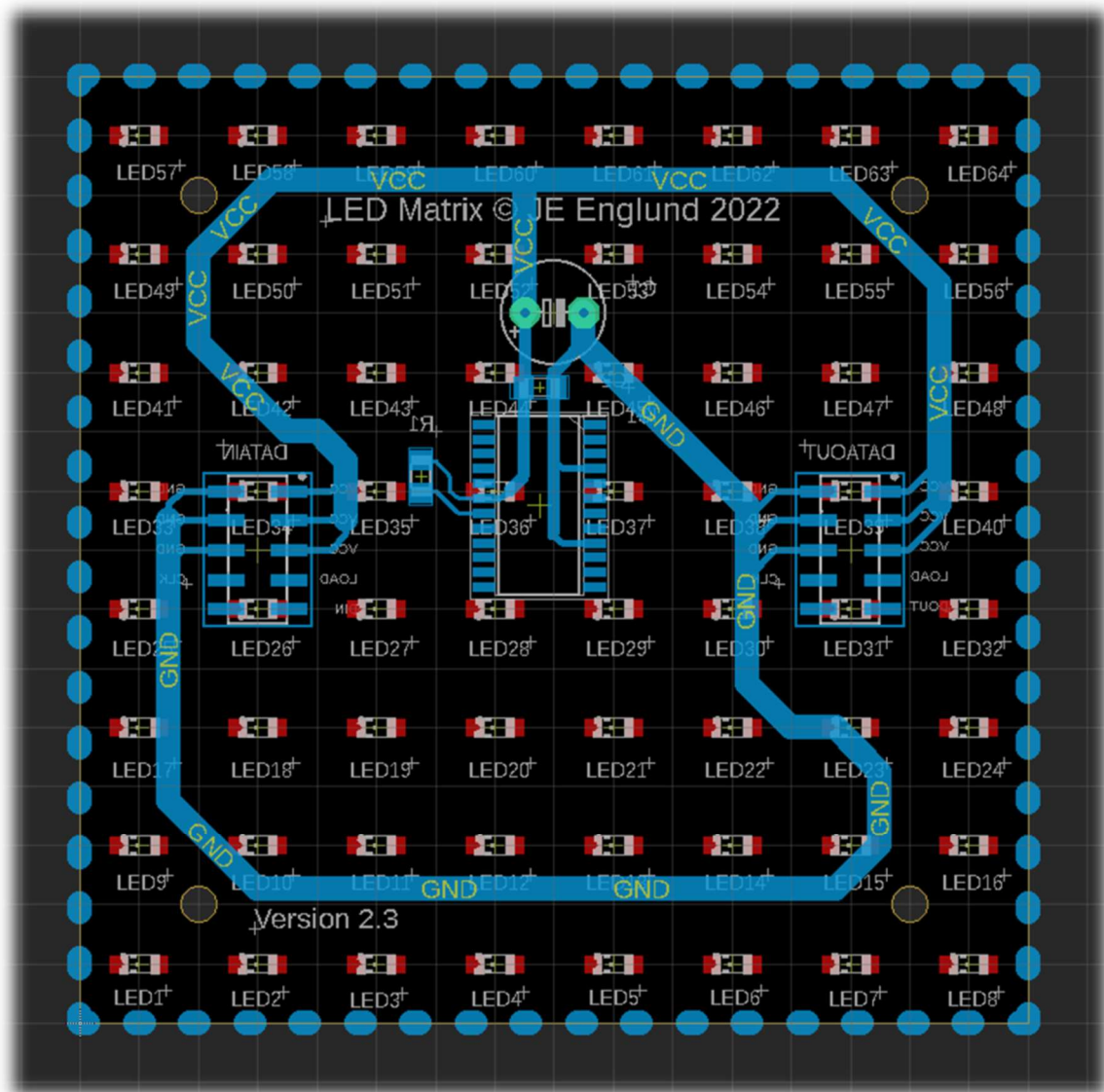
SJEKKLISTE

VIA

ERC

DRC





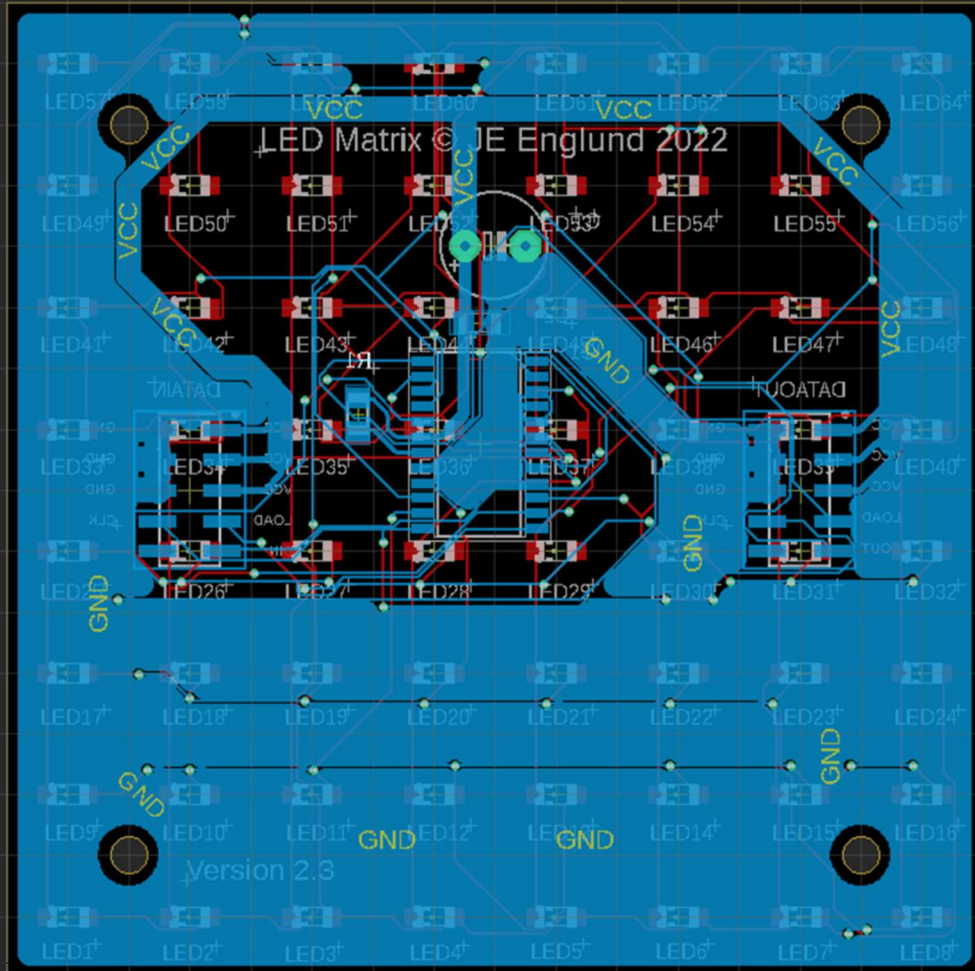
Traces

0.5mm

1.0mm

2.0mm

0.3mm til R1



<https://support.jlpcb.com/article/132-how-to-generate-bom-and-cpl-from-eagle-cad-automatically>

JLCPCBofficial / **jlpcb-eagle**
forked from oxullo/jlpcb-eagle

Watch 0 Star 0 Fork 7

Code Pull requests Actions Projects Security Insights

master

This branch is 3 commits ahead of oxullo:master.

JLCPCBofficial added 4 files

- cam
- design rules
- ulps

Clone

HTTPS GitHub CLI

<https://github.com/JLCPCBofficial/jlpcb-eagle>

Use Git or checkout with SVN using the web URL.

Open with GitHub Desktop

Download ZIP

About

EAGLE cad helpers for JLCPCB production and assembly services

Readme

MIT License

Releases

No releases published