

# Układy Cyfrowe i Systemy Wbudowane 2

## Projekt Synthesia

Jan Luch	218150
Dawid Aksamski	218150

# Spis treści

<b>1</b>	<b>Wstęp</b>	<b>1</b>
1.1	Cel i zakres . . . . .	1
1.2	Sprzęt . . . . .	1
1.3	Protokoły . . . . .	1
1.4	Interfejsy . . . . .	1
1.5	Algorytmy . . . . .	1
<b>2</b>	<b>Projekt</b>	<b>2</b>
2.1	Hierarchia . . . . .	2
2.1.1	Schemat . . . . .	2
2.1.2	Submoduły . . . . .	2
<b>3</b>	<b>Moduły</b>	<b>3</b>
3.1	Generator Dźwięku . . . . .	3
3.1.1	Symbol . . . . .	3
3.1.2	Porty . . . . .	3
3.1.3	Najważniejsze sygnały i procesy . . . . .	3
3.1.4	FSM . . . . .	3
3.1.5	Symulacja . . . . .	3
3.2	VGA Driver . . . . .	3
3.3	Synthesia . . . . .	3
<b>4</b>	<b>Implementacja</b>	<b>4</b>
4.1	Rozmiar . . . . .	4
4.2	fmax . . . . .	4
4.3	Podręcznik użytkownika urządzenia . . . . .	4
<b>5</b>	<b>Podsumowanie</b>	<b>5</b>
5.1	Ocena krytyczna . . . . .	5
5.2	Kierunki dalszych prac . . . . .	5
<b>6</b>	<b>Literatura</b>	<b>6</b>

# Wstęp

1.1 Cel i zakres

1.2 Sprzęt

1.3 Protokoły

1.4 Interfejsy

1.5 Algorytmy

# Projekt

## 2.1 Hierarchia

Krótką proza

### 2.1.1 Schemat

### 2.1.2 Submoduły

# Moduły

## 3.1 Generator Dźwięku

### 3.1.1 Symbol

### 3.1.2 Porty

### 3.1.3 Najważniejsze sygnały i procesy

### 3.1.4 FSM

Graf i opis kodu

### 3.1.5 Symulacja

## 3.2 VGA Driver

## 3.3 Synthesia

# Implementacja

## 4.1 Rozmiar

LUT, BRAM

## 4.2 $f_{max}$

## 4.3 Podręcznik użytkownika urządzenia

(Zdjęcia)

# Podsumowanie

5.1 Ocena krytyczna

5.2 Kierunki dalszych prac

# Literatura

Rysunek 6.1: Sample figure



Tabela 6.1: Sample table

# Spis rysunków

6.1	Sample figure . . . . .	6
-----	-------------------------	---

# Spis tablic

6.1	Sample table . . . . .	7
-----	------------------------	---