

Układy Cyfrowe i Systemy Wbudowane 2

Projekt Synthesia

Jan Luch	218150
Dawid Aksamski	218429

Spis treści

1	Wstęp	1
1.1	Cel i zakres	1
1.2	Sprzęt	1
1.3	Protokoły	1
1.4	Interfejsy	1
1.5	Algorytmy	1
2	Projekt	2
2.0.1	Symulacja	2
2.1	Czytnik kodów z klawiatury	2
2.1.1	Symbol	2
2.1.2	Porty	2
2.1.3	Najważniejsze sygnały i procesy	3
2.1.4	FSM	3
2.1.5	Symulacja	3
2.2	Synthesia	3
2.2.1	Symbol	3
2.2.2	Porty	3
2.2.3	Najważniejsze sygnały i procesy	3
2.2.4	FSM	3
2.2.5	Symulacja	3
3	Implementacja	4
3.1	Rozmiar	4
3.2	fmax	4
3.3	Podręcznik użytkownika urządzenia	4
4	Podsumowanie	5
4.1	Ocena krytyczna	5
4.2	Kierunki dalszych prac	5
5	Literatura	6

Wstęp

1.1 Cel i zakres

1.2 Sprzęt

1.3 Protokoły

1.4 Interfejsy

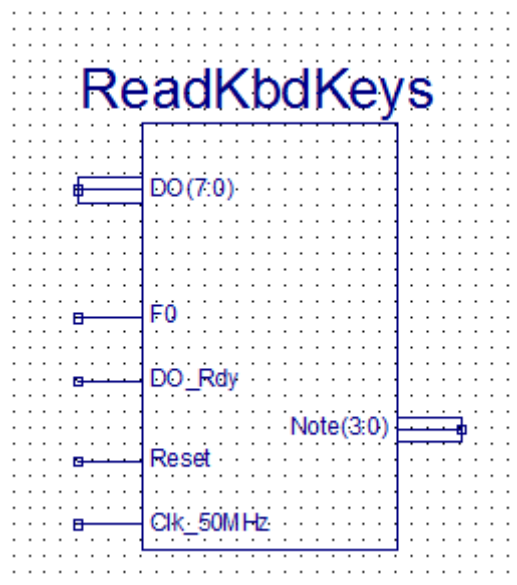
1.5 Algorytmy

Projekt

2.0.1 Symulacja

2.1 Czytnik kodów z klawiatury

2.1.1 Symbol



Rysunek 2.1: Moduł czytający kody z klawiatury

2.1.2 Porty

```
entity ReadKbdKeys is
  Port ( DO : in  STD_LOGIC_VECTOR (7 downto 0);
         Reset : in STD_LOGIC;
         Clk_50MHz : in STD_LOGIC;
         DO_Rdy : in STD_LOGIC;
         F0 : in STD_LOGIC;
         Note : out STD_LOGIC_VECTOR (3 downto 0));
end ReadKbdKeys;
```

2.1.3 Najważniejsze sygnały i procesy

2.1.4 FSM

Graf i opis kodu

2.1.5 Symulacja

2.2 Synthesia

2.2.1 Symbol

2.2.2 Porty

2.2.3 Najważniejsze sygnały i procesy

2.2.4 FSM

Graf i opis kodu

2.2.5 Symulacja

Implementacja

3.1 Rozmiar

LUT, BRAM

3.2 f_{\max}

3.3 Podręcznik użytkownika urządzenia

(Zdjęcia)

Podsumowanie

4.1 Ocena krytyczna

4.2 Kierunki dalszych prac

Literatura

Rysunek 5.1: Sample figure

Tabela 5.1: Sample table

Spis rysunków

2.1	Moduł czytający kody z klawiatury	2
5.1	Sample figure	6

Spis tablic

5.1	Sample table	7
-----	------------------------	---