



ΠΟΛΥΤΕΧΝΕΙΟ ΚΡΗΤΗΣ
ΕΡΓΑΣΤΗΡΙΟ ΜΙΚΡΟΕΠΕΞΕΡΓΑΣΤΩΝ & ΥΛΙΚΟΥ
ΕΡΓΑΣΤΗΡΙΑΚΕΣ ΑΣΚΗΣΕΙΣ ΓΙΑ ΤΟ ΜΑΘΗΜΑ:
ΑΡΧΙΤΕΚΤΟΝΙΚΗ ΥΠΟΛΟΓΙΣΤΩΝ
HPY415
<http://www.mhl.tuc.gr>
ΕΑΡΙΝΟ ΕΞΑΜΗΝΟ 2022

Milestone 2 - Report

Ομάδα 1

Ιάσων-Ιωάννης Γεωργακάς
2017030021

Παναγιώτης Βασιλείου
2017030067

2022/06/09

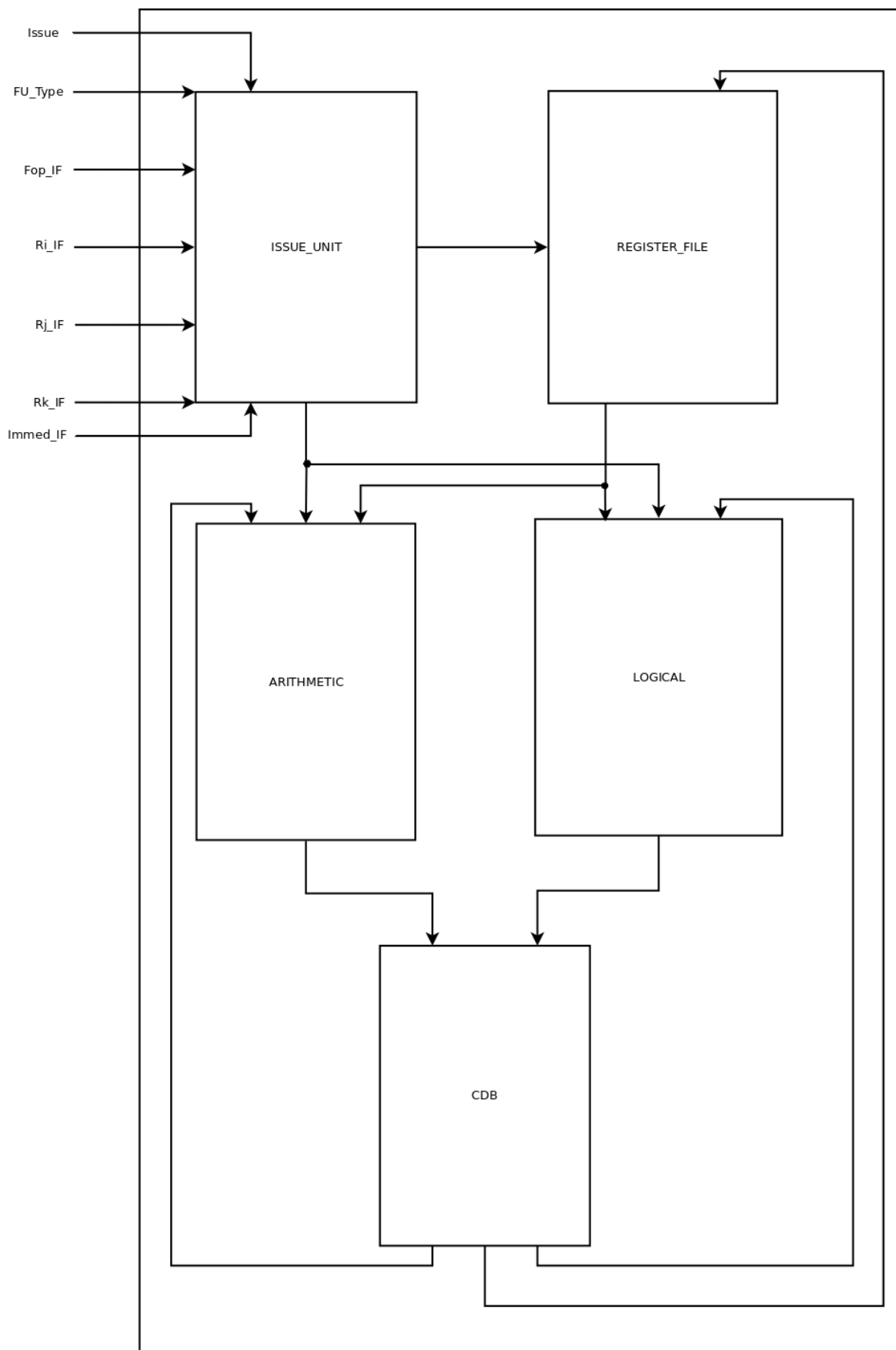
Εισαγωγή

Σκοπός της εργασίας είναι η σχεδίαση, υλοποίηση και επαλήθευση του πυρήνα ενός επεξεργαστή με δυναμική ομοχειρία χρησιμοποιώντας τον αλγόριθμο του Tomasulo. Ο πυρήνας του επεξεργαστή αποτελείται από 5 δομικές μονάδες οι οποίες είναι οι εξής: Issue, Register File, Reservation Station, Functional Unit και Common Data Bus. Το block diagram του επεξεργαστή παρουσιάζεται στην Εικόνα 1.

Γενικά Χαρακτηριστικά Επεξεργαστή

- Register-Register 3 operand architecture
- arithmetic (add, sub, sll), logical (or, and, not) and immediate operations (li)
- 32 16-bit Registers
- 5 Reservation Stations (3 RS for arithmetic ops and 2 RS for logical ops)

FU type	Op	Instruction
10	001	or rd, rs, rt
10	010	and rd, rs, rt
10	011	not rd, rs
01	100	add rd, rs, rt
01	101	sub rd, rs, rt
01	110	sll rd, rs(4 downto 0)
-	111	li rd, immed



Εικόνα 1: Block Diagram του πυρήνα του Tomasulo επεξεργαστή

Έκδοση Εντολών - Issue

Η δομική μονάδα Issue η οποία είναι υπεύθυνη για την έκδοση των εντολών στο σύστημα δέχεται ως είσοδο μία αποκωδικοποιημένη εντολή. Αρχικά ελέγχει για δομικούς κινδύνους και εφόσον δεν υπάρχουν αποδέχεται την εντολή και ενεργοποιείται το αντίστοιχο σήμα εξόδου (Accepted).

Αρχείο Καταχωρητών - Register File

Το αρχείο καταχωρητών δέχεται ως εισόδους τους καταχωρήτες για ανάγνωση, για εγγραφή, το tag (μοναδικό id ενός RS) και την τιμή που μεταδίδει ο κοινός δίαυλος δεδομένων (CDB). Ως εξόδους έχει τα δεδομένα των καταχωρητών που διάβασε καθώς και τα tags τους. Το Register File ελέγχει αν κάποιος καταχωρητής έχει ίδιο tag με το CDB Tag και αν είναι τα ίδια τότε γράφεται η τιμή του CDB στον αντίστοιχο καταχωρητή μηδενίζοντας παράλληλα το Tag του.

Σταθμοί Κράτησης - Reservation Stations

Οι σταθμοί κράτησης είναι καταχωρητές οι οποίοι αποθηκεύουν τον κωδικό εντολής (από το Issue) και τα δεδομένα των καταχωρητών (Rs, Rt) ή τα tags τα οποία δηλώνουν τους RS από τους οποίους θα παραχθούν τα δεδομένα.

Αριθμητική Μονάδα - Arithmetic Unit

Η αριθμητική μονάδα υποστηρίζει τις πράξεις, πρόσθεση, αφαίρεση και αριστερή λογική ολίσθηση και λειτουργεί με δυναμική ομοχειρία 3 επιπέδων (3-stage pipelined). Ως εισόδους δέχεται τα ορίσματα A και B, το κωδικό της πράξης Op, το Tag, δηλαδή τον RS από τον οποίο προέρχεται η εντολή και το σήμα req που δηλώνει αίτηση για μετάδοση στο CDB. Ως εξόδους έχει το αποτέλεσμα της πράξης, το req και το tag. Το αποτέλεσμα της πράξης και το Tag παράγονται σε 3 κύκλους ενώ το req σε 2 κύκλους. Οι κωδικοί των αριθμητικών πράξεων παρατίθενται στο πίνακα 1.

Op	Function
100	Add (Addition)
101	Sub (Subtract)
110	sll (shift left logical)

Πίνακας 1: Αριθμητικές πράξεις

Λογική Μονάδα - Logical Unit

Η λογική μονάδα υποστηρίζει τις πράξεις, or, and και not και λειτουργεί με δυναμική ομοχειρία 2 επιπέδων (2-stage pipelined). Ως εισόδους δέχεται τα ίδια ορίσματα με την Αριθμητική μονάδα (A, B, Op, Tag, req). Ως εξόδους έχει το αποτέλεσμα της πράξης, το req και το Tag. Το αποτέλεσμα της πράξης και το tag παράγονται σε 2 κύκλους ενώ το req σε 2 κύκλους. Οι κωδικοί των λογικών πράξεων παρατίθενται στο Πίνακα 2.

Op	Function
001	Or
010	And
011	Not

Πίνακας 2: Λογικές πράξεις

Κοινός Δίαυλος Δεδομένων - Common Data Bus

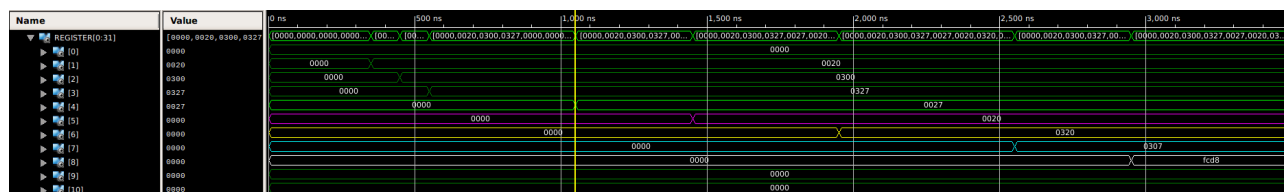
Ο κοινός δίαυλος δεδομένων (CDB) δέχεται ως εισόδους το Tag, την τιμή και ένα αίτημα για μετάδοση από 3 το πολύ συσκευές, τις Arithmetic, Logical και μία unused (από specification). Ως εξόδους έχει τη συσκευή που επιλέχθηκε για να μεταδώσει μαζί με τα δεδομένα και το Tag της. Το CDB αποτελείται από δύο μονάδες, το Datapath και το Control, και για την επιλογή της συσκευής η οποία θα μεταδώσει υλοποιεί έναν modified Round Robin αλγόριθμο. Εάν έχει αίτημα υψηλής προτεραιότητας (high priority request – hpr) τότε αγνοούνται τα υπόλοιπα αιτήματα. Εάν δεν έχει, υλοποιεί τον απλό RR ώστε να μην διαρκεί παραπάνω από 3 κύκλους να μεταδώσει οποιαδήποτε συσκευή από τη στιγμή που ζητήσει.

Επαλήθευση ορθής λειτουργίας (Testing)

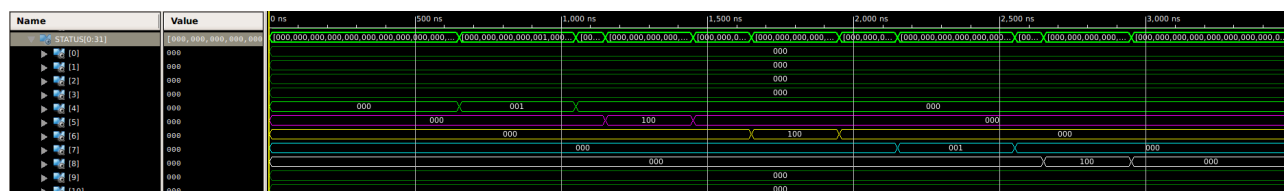
Η επιβεβαίωση της ορθής λειτουργίας του επεξεργαστή πραγματοποιήθηκε με τον έλεγχο ορισμένων σεναρίων τα οποία αντικατοπτρίζουν χαρακτηριστικές περιπτώσεις λειτουργίας ενός επεξεργαστή.

Σενάριο 1

Οι εντολές εισάγονται μία μία αφήνοντας αρκετό χρόνο μεταξύ τους ώστε να ολοκληρωθεί η κάθε εντολή πριν εισαχθεί η επόμενη.



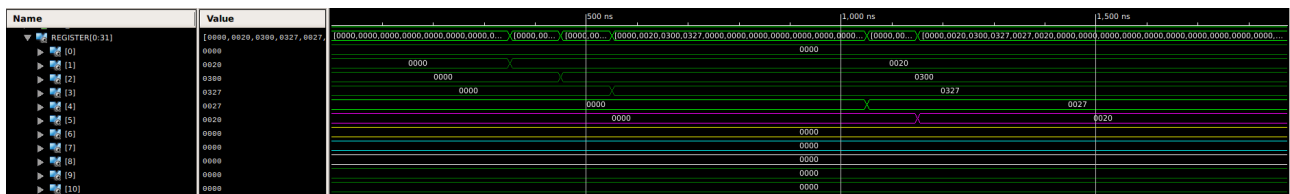
Εικόνα 2: Σενάριο 1 - Register File



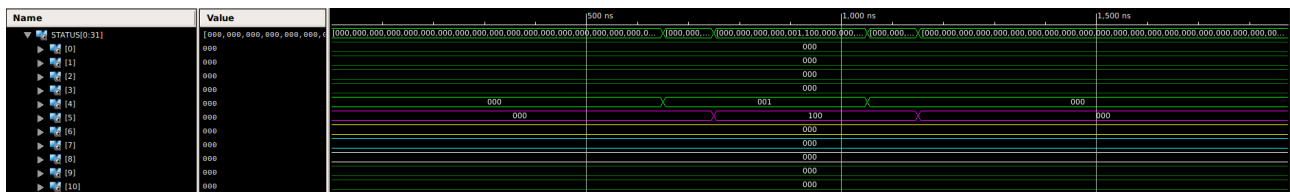
Εικόνα 3: Σενάριο 1 – Status registers

Σενάριο 2

Οι εντολές που εκτελούνται επικαλύπτονται αλλά χρησιμοποιούν διαφορετικές λειτουργικές μονάδες.



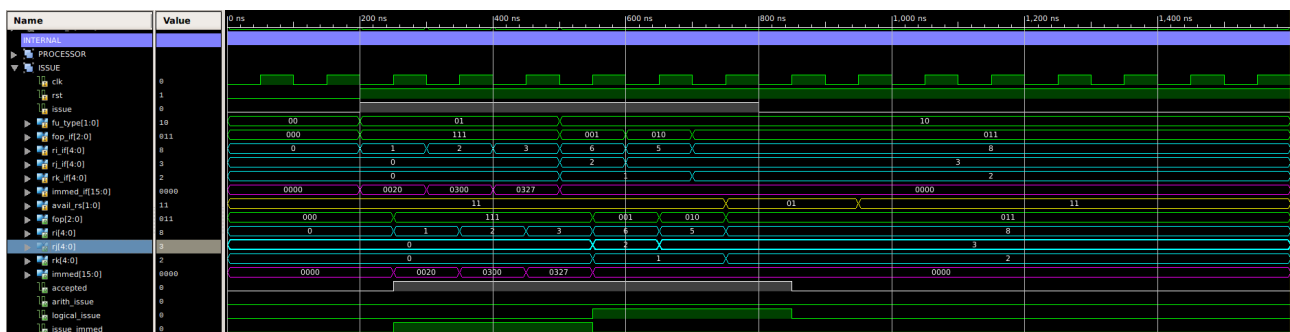
Εικόνα 4: Σενάριο 2 - Register File



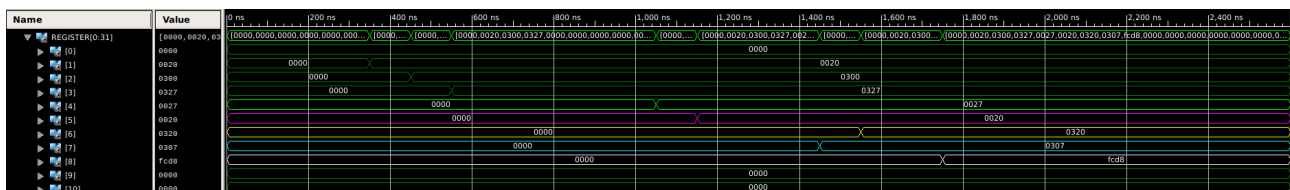
Εικόνα 5: Σενάριο 2 – Status registers

Σενάριο 3

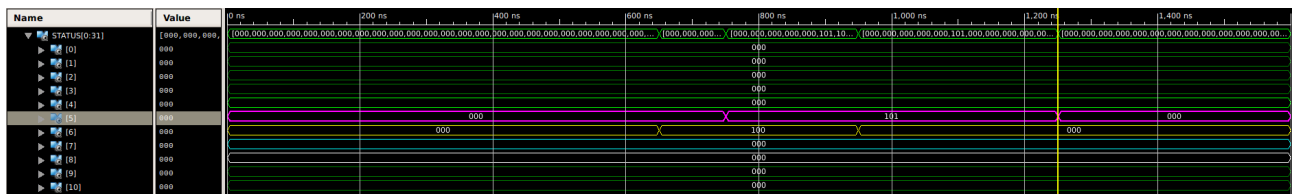
Οι εντολές που εκτελούνται επικαλύπτονται αλλά χρησιμοποιούν την ίδια λειτουργική μονάδα.



Εικόνα 6: Σενάριο 3 – Issue



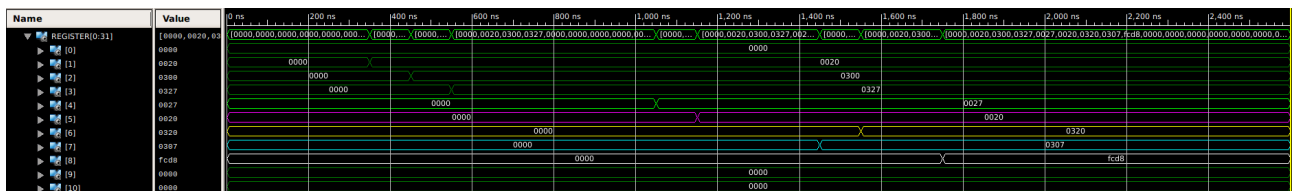
Εικόνα 7: Σενάριο 3 – Register File



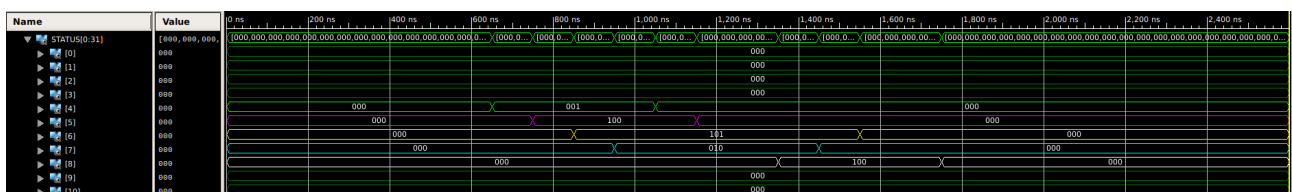
Εικόνα 8: Σενάριο 3 – Status registers

Σενάριο 4

Οι εντολές που εκτελούνται επικαλύπτονται χρησιμοποιώντας την ίδια λειτουργική μονάδα αλλά και διαφορετικές.



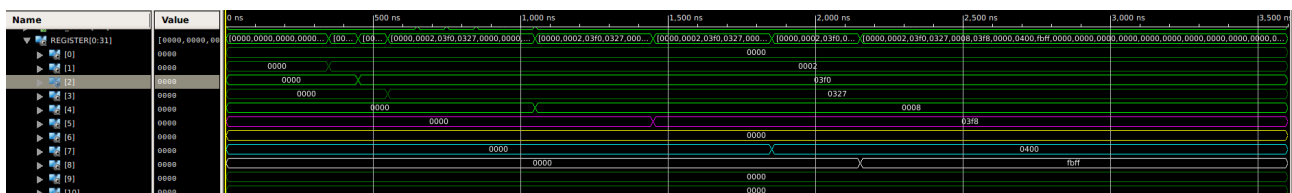
Εικόνα 9: Σενάριο 4 – Register File



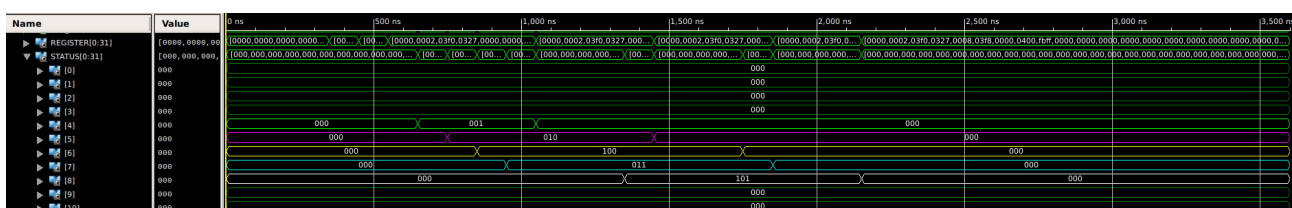
Εικόνα 10: Σενάριο 4 – Status registers

Σενάριο 5

Οι εντολές που εκτελούνται επικαλύπτονται (όπως και στο Σενάριο 4) αλλά με data dependencies.



Εικόνα 11: Σενάριο 5 – Register File



Εικόνα 12: Σενάριο 5 – Status registers