

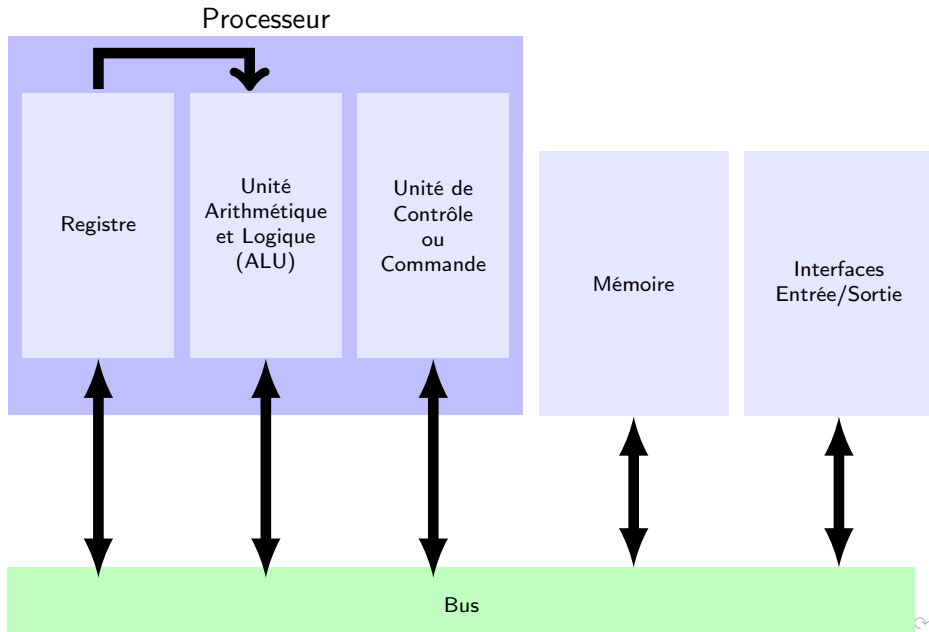
Notion d'Architecture

Jérôme Courtois

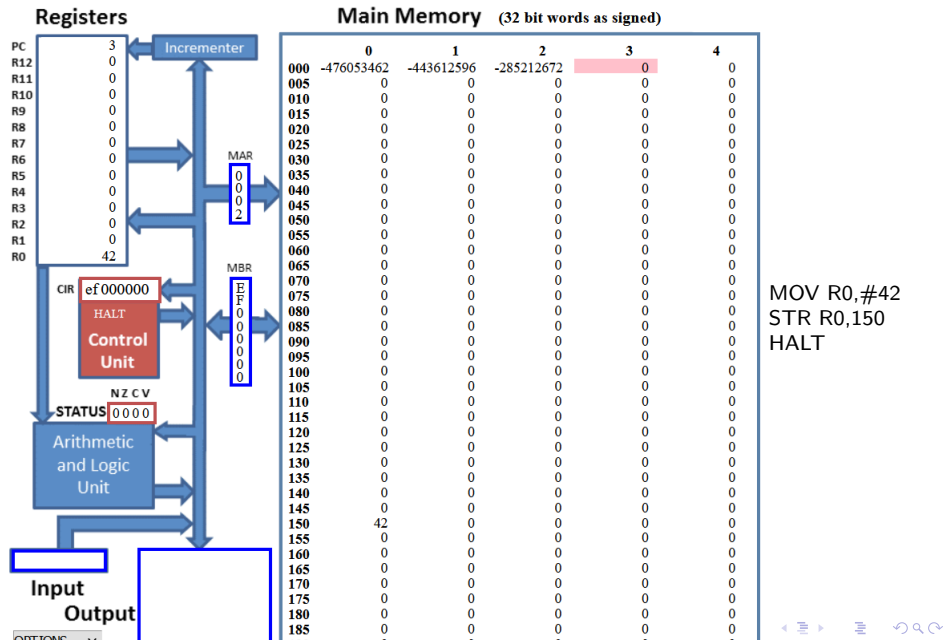
jerome.courtois@lip6.fr

February 12, 2023

Architecture de Von Neumann



Architecture de Von Neumann : le processeur



- Le CPU dispose d'une horloge
- Chaque instruction élémentaire est exécutée pendant une unité de temps appelée **cycle**.
- La **fréquence** s'exprime en **GigaHertz (GHz)** : nombre d'opérations par seconde.
3GHz : 3 milliards d'opération à la seconde.

Une course à la vitesse !

En 2020, les processeurs tournent entre 1,5 et 3 GHz. Certains atteignent 3.6 GHz

La course à la fréquence a pris fin depuis 2005 environ

Au-delà d'un certain cap, la chaleur dégagée est trop importante et perturbe la lecture des tensions.

Dans un processeur, 5 étapes sont nécessaires pour traiter une instruction. Chacune de ces 5 instructions est exécuté lors d'un **cycle**.

- LI (ou IF - Instruction Fetch) : **charge** l'instruction
- ID : **décoder** l'instruction ;
- EX : **exécuter** l'opération dans l'UAL ;
- MEM : **accéder** à la mémoire en lecture ou en écriture ;
- ER (ou WB, Write Back) : **écrire** le résultat dans un registre.

En supposant que chaque étape met 1 cycle d'horloge pour s'exécuter, il faut 5 cycles pour exécuter une instruction, 15 pour 3 instructions :



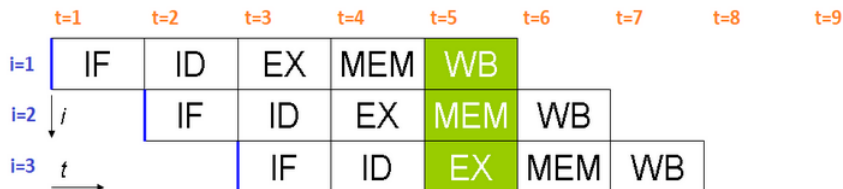
Pipeline d'instructions



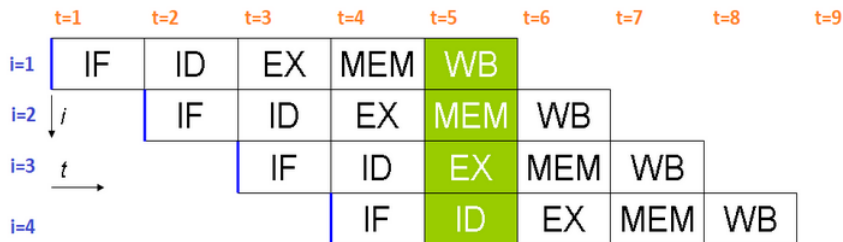
Pipeline d'instructions



Pipeline d'instructions



Pipeline d'instructions

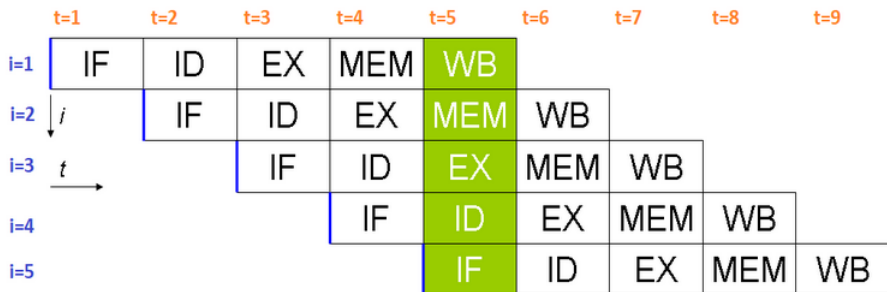


Pipeline d'instructions

En utilisant la technique du pipeline, notre processeur peut alors contenir plusieurs instructions, chacune à une étape différente.

Il faut 9 cycles pour exécuter 5 instructions.

A $t = 5$, tous les étages du pipeline sont sollicités, et les 5 opérations ont lieu en même temps.



- Il faut compter en général 1 à 2 cycles d'horloge (rarement plus) pour chaque phase du pipeline, soit 10 cycles d'horloge maximum par instruction.
- Le premier ordinateur à utiliser cette technique est l'IBM Stretch, conçu en 1961.

Les différents types de mémoire

Mémoire vive RAM (Random Acces Memory)

Ddéfinition

La mémoire vive (RAM) est une mémoire volatile .

- registres
- mémoires cache



- la mémoire vive dynamique (DRAM) qui, même sous alimentation électrique, doit être réactualisé périodiquement pour éviter la perte d'information ;
- la mémoire vive statique (SRAM) qui n'a pas besoin d'un tel processus sous alimentation électrique.

Les différents types de mémoire

Mémoire morte ROM (Read-Only Memory)

Définition

La mémoire morte (ROM) est une mémoire non volatile.

- Le temps d'accès à la mémoire morte est de l'ordre de grandeur de 150 nanosecondes (10 nanosecondes pour la mémoire vive)
- BIOS, instructions de démarrage, microcode

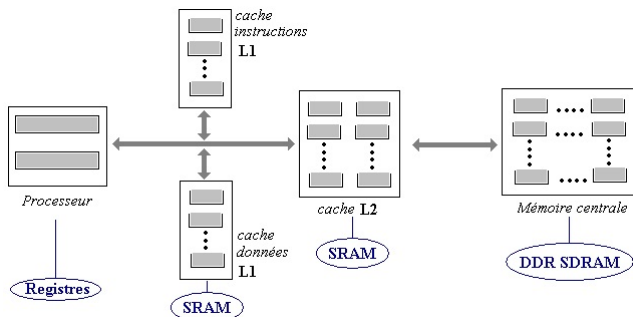


Remarque

Un disque dur ou un SSD n'est ni ROM ni RAM c'est de la mémoire secondaire.

Hiérarchie

- 1 Registre
- 2 Mémoire Cache (L1,L2,...)
- 3 Mémoire Centrale



- L'assembleur est un langage de bas niveau
- L'assembleur est donc une représentation du langage machine.
- Il y a autant d'assembleurs que de type de processeurs différents.

Si on ouvre un fichier exécutable avec un éditeur (hexadécimal), on obtient :

```
01ebe814063727473747566662e6305f5f43544f525f4c
5f05f5f44544f525f4c4953545f5f05f5f4a43525f4c49
53545f5f05f5f646f5f676c6f62616c5f64746f72735f6
75780636f6d706c657465642e36353331064746f725f69
```

$01ebe814_{16} = 0001111010111110100000010100_2 = \text{add } \$t7, \$t3, \sp

- instructions de transfert entre registres et mémoire
 - chargement
 - sauvegarde
- instructions de calcul
 - additions, multiplications
 - opérations logiques
 - comparaisons
- instructions de saut
 - sauts inconditionnels
 - sauts conditionnels
- appels système

Architecture de Von Neumann : le processeur

