

PRÁCTICA 5.

CONVERTIDOR BINARIO - BCD.

CONVERTIDOR BCD - 7 SEGMENTOS.

Material Necesario

- Fuente de Alimentación
- Generador de funciones
- Osciloscopio
- PC
- Placa CPLD
- Cable paralelo JTAG
- Placa Periféricos

1. Objetivos.

El objetivo principal de esta práctica, es el diseño de un circuito combinacional que realice una conversión de código binario a BCD y de código BCD a 7-segmentos, que pueda ser reutilizado en forma de macro en los diseños de prácticas posteriores.

El convertidor BCD utilizará bloques funcionales de codificación y decodificación además de las puertas lógicas necesarias para completar el diseño. El convertidor 7 segmentos debe ser implementado como un circuito combinacional que genere una función booleana por cada segmento del display a iluminar.

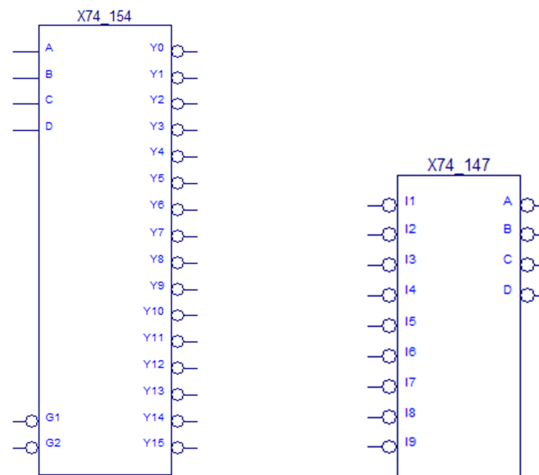
2. Enunciado.

- a) Realiza una macro con el diseño de un convertidor de código binario de 4 bits a código BCD. Simúlala eligiendo los estímulos adecuados.
- b) Utiliza la macro del apartado a), para diseñar un circuito que se implemente en la placa de la CPLD usando los micro interruptores del 1 al 4 para la entrada del número binario de 4 bits, siendo el micro interruptor 1, el bit más significativo. Utiliza los Leds del 5 al 2, empleando el LED5 como bit más significativo, para mostrar el dígito más o menos significativo de la salida BCD del convertidor en función del valor de una señal de control seleccionada con el micro interruptor 6. Si el micro interruptor 6 es 0, se mostrará en los LEDS el dígito BCD menos significativo, y si es 1, el dígito BCD más significativo.
- c) Realiza una macro con el diseño de un convertidor de un dígito en código BCD a código de 7-Segmentos. Simúlala eligiendo los estímulos adecuados.
- d) Utiliza la macro del convertidor Binario-BCD junto con la macro del apartado c), para diseñar un circuito que se implemente en la placa CPLD, y que utilice la placa de periféricos para mostrar en sus displays 1 y 2 el código BCD correspondiente a un número binario de 4 bits. El número de 4 bits será introducido usando los micro interruptores del 1 al 4 de la placa de la CPLD. En el display 1 se mostrará el dígito BCD menos significativo, y en el display 2 el dígito BCD más significativo. Emplea el número de macros BCD a 7-segmentos necesarias.

3. Desarrollo.

- a) DISEÑO DEL CONVERTIDOR BINARIO - BCD.

Para el diseño del convertidor, debes utilizar módulos de codificación y decodificación además de las puertas lógicas necesarias. Utiliza decodificadores de 4:16 líneas con dos señales de habilitación y salidas activas a nivel bajo del tipo X74_154 y módulos codificadores de 10:4 líneas con prioridad y entradas y salidas activas a nivel bajo del tipo X74_147. Estos módulos están disponibles en la librería de símbolos de la CPLD a usar en esta práctica.



Módulos Decodificador y Codificador a utilizar en la práctica.

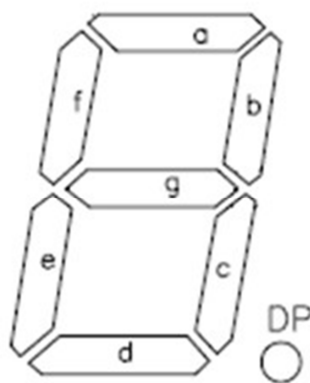
Observa que las salidas del decodificador y las entradas y salidas del codificador son activas en nivel bajo. Así que analiza que puertas lógicas debes emplear para implementar correctamente el circuito. La señal A, de entrada en el decodificador y de salida en el codificador, es el bit menos significativo de ambos módulos.

Observa que el codificador es de 10:4, ya que para mostrar un dígito BCD ya sabemos que no son necesarias más entradas. Si no se activa ninguna de sus entradas, desactivará todas las salidas.

b) EL DISPLAY DE 7 SEGMENTOS.

El display de 7-Segmentos es un dispositivo electrónico utilizado para mostrar caracteres alfanuméricos contruidos a partir de 7 segmentos luminosos. En el siguiente dibujo, podemos observar el orden de los segmentos del display utilizado en la placa de periféricos.

Son necesarias 8 señales binarias distintas para iluminar cada uno de los 7 segmentos además del punto decimal.



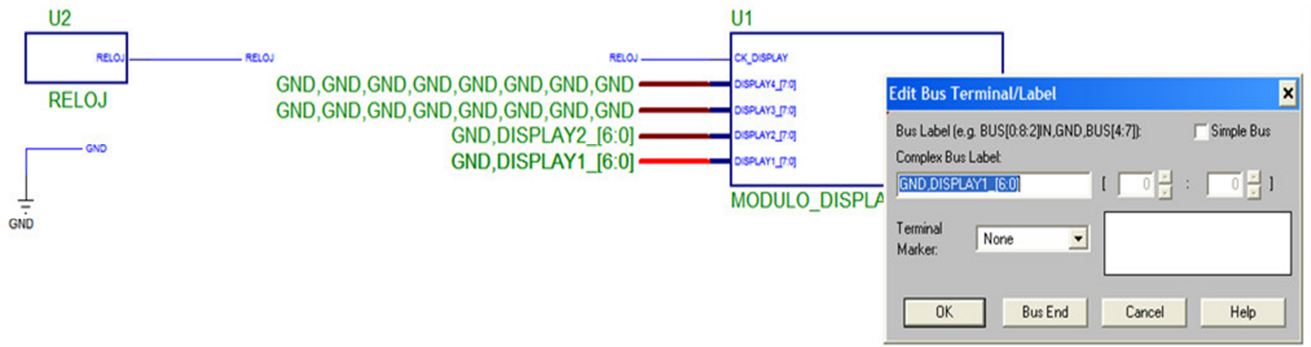
c) DISEÑO DEL CONVERTIDOR BCD – 7 SEGMENTOS.

Diseña un convertidor de una entrada correspondiente a un dígito BCD, a una salida de 7 segmentos más el punto decimal (8 señales), que permita controlar los displays de la placa de periféricos. Realiza el diseño utilizando las puertas lógicas y bloques funcionales que creas

necesarios disponibles en la librería de la CPLD. Realiza una macro para incorporarla en el diseño final de la práctica.

D) UTILIZACIÓN DE LOS DISPLAYS DE LA PLACA DE PERIFÉRICOS.

En la placa de periféricos, podemos observar la presencia de 4 displays: D1, D2, D3 y D4. Para su utilización consultar el tutorial de Xilinx.



e) IMPLEMENTACIÓN EN LA PLACA DE LA CPLD.

Consultar tutorial Xilinx.

4. Estudio Previo.

El estudio previo de la práctica se debe realizar en casa, teniendo listos los esquemas de los circuitos para introducirlos en el entorno XILINX en el laboratorio. Consultar tutorial Xilinx.

5. Presentación y entrega de resultados.

La práctica se debe presentar resuelta en el laboratorio al profesor encargado del grupo. Se evaluarán los siguientes aspectos:

- La resolución teórica del problema que se plantea, explicando la técnica y pasos seguidos y mostrando el circuito resultante. (Realizado previamente en casa).
- Los esquemáticos de los circuitos generados con XILINX.
- Definición de los estímulos escogidos, tal y como se le dan al simulador.
- Cronograma que resulta de la simulación, tal y como lo da el simulador.
- Medida del retraso total del circuito.
- Implementación en la placa de prototipo.
- Conclusiones e incidencias.