

FIELD PROGRAMMABLE GATE ARRAYS (FPGAs)

Introducción

Arquitectura del Computador
2015

Delfina Vélez

FPGAs: Qué son?

“Arreglos de Compuertas Programables en Campo”

- **Son circuitos integrados digitales que contienen bloques lógicos programables junto con interconexiones configurables entre dichos bloques.**

FPGAs: Para qué se usan?

Cualquier circuito de aplicación específica puede ser implementado en una FPGA, siempre y cuando esta disponga de los recursos necesarios.

- DSP (procesamiento digital de señales)
- Sistemas aeroespaciales y de defensa
- Prototipos de ASICs
- Sistemas para medicina
- Bioinformática
- Computación reconfigurable
- Emulación de hardware de computadora, entre otras.

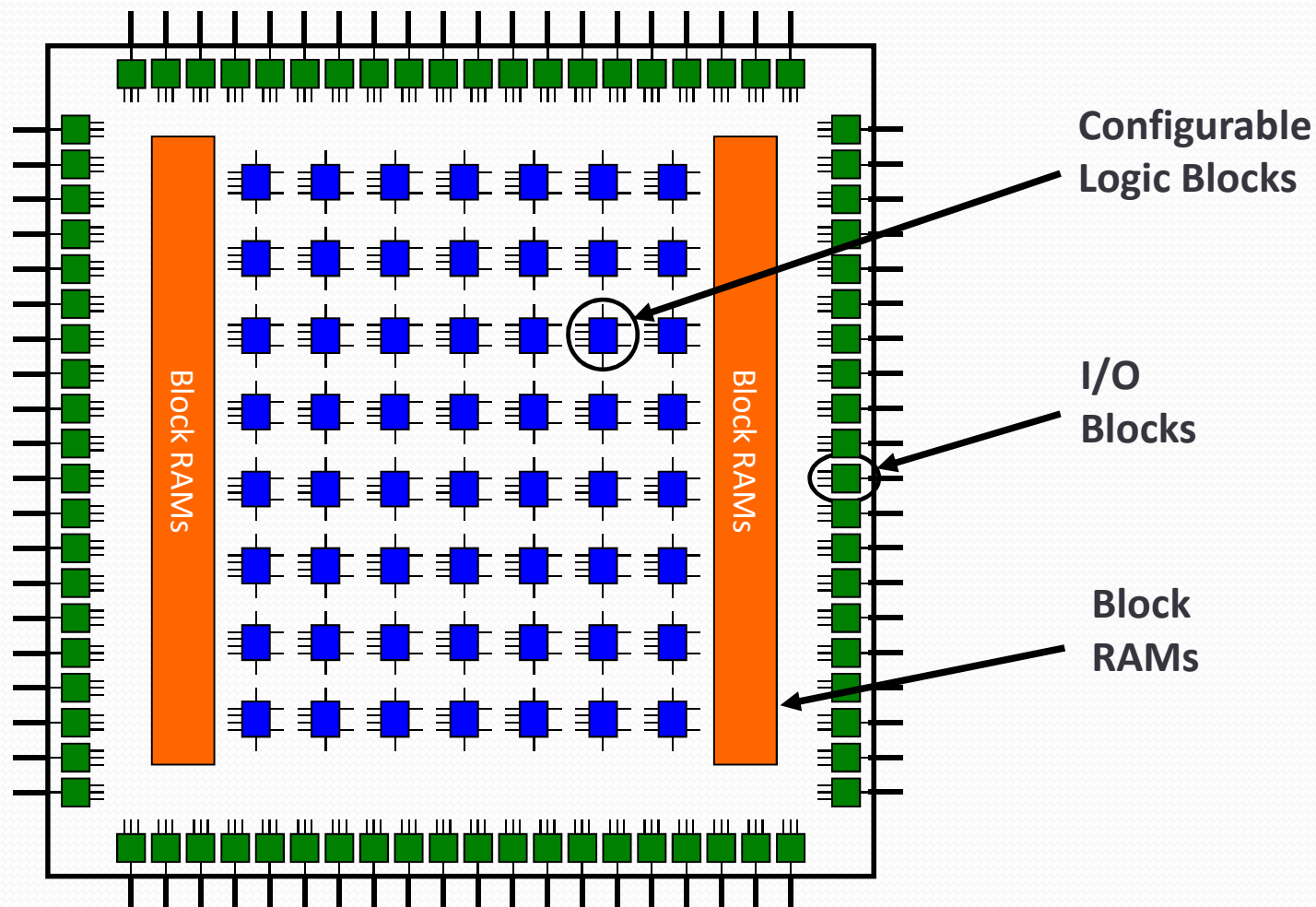
FPGAs: Cómo se configuran?

- Algunas FPGA permiten ser programados una sola vez (OTP One Time Programmable).
- Otras pueden ser programadas una y otra y otra vez “in the field”, es decir, no las programa el fabricante, sino el desarrollador “en su campo”, o sea, en su laboratorio. Si un dispositivo puede ser programado mientras está residente, o embebido en un sistema mayor, se dice que es ISP (In System Programmable).

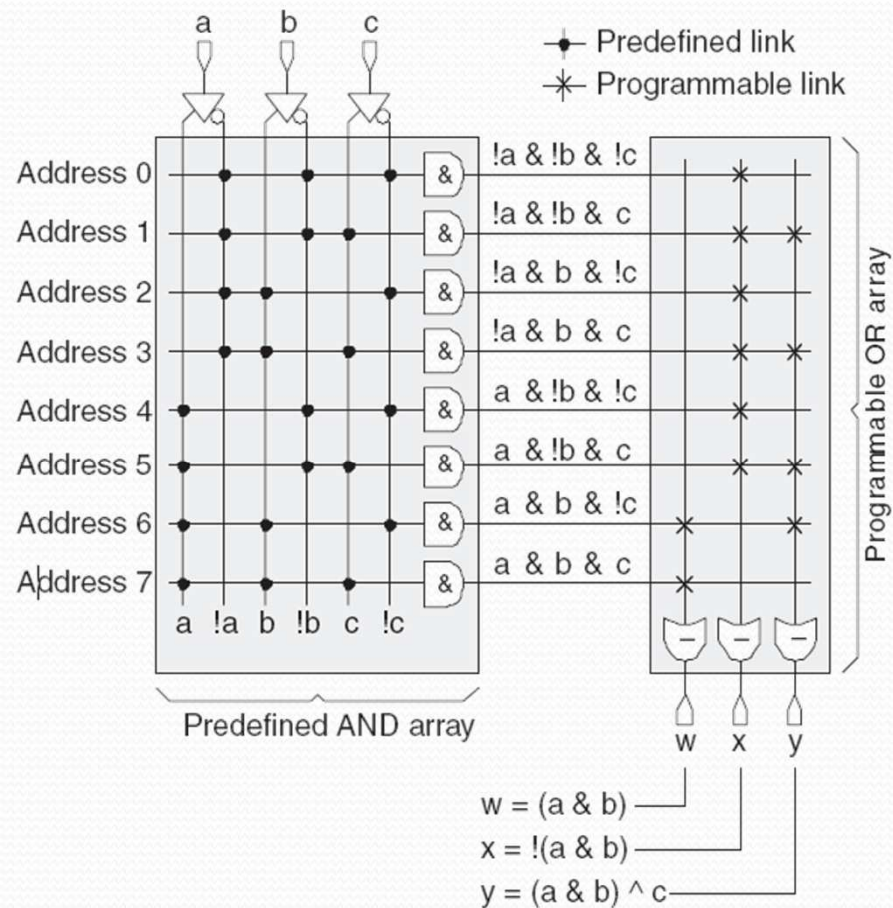
FPGAs: Celdas de configuración

- **Celda SRAM:** se usa una pequeña celda SRAM para mantener la configuración de cada parte configurable del FPGA.
- **Celda anti-fuse (anti-fusible):** consiste en una estructura microscópica normalmente abierta. Cuando se hace circular una cierta cantidad de corriente durante la configuración del dispositivo se derrite el aislante dieléctrico entre dos electrodos, formando una unión permanente muy fina.
- **Celdas tipo Flash:** permiten mantener la configuración aún después de desconectada la alimentación del dispositivo.
- Hay también FPGAs que tienen en el mismo dispositivo celdas **Flash** y celdas **SRAM**.

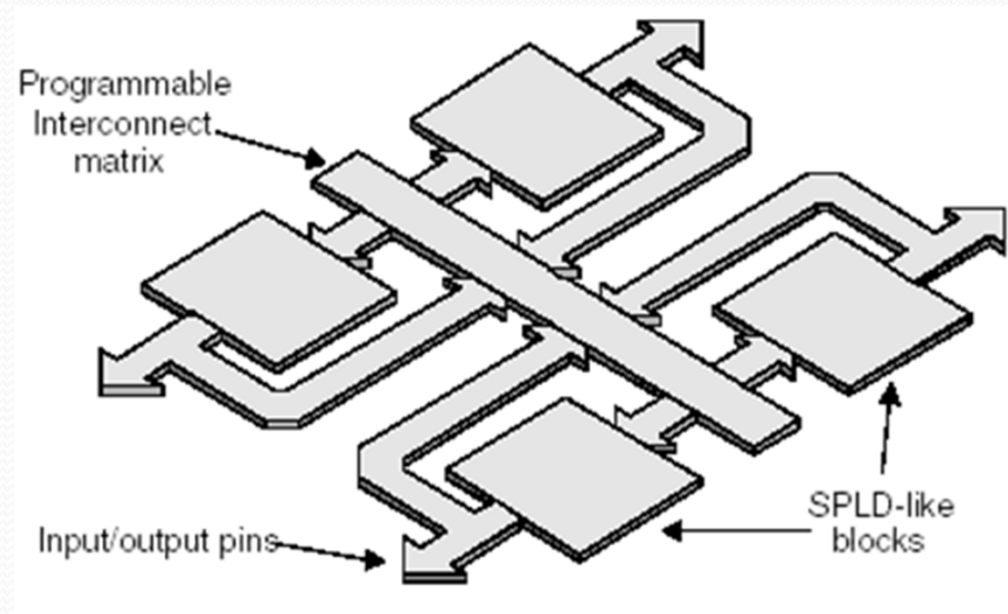
FPGAs: Arquitectura genérica



FPGA: precursor SPLD - PROM



FPGAs: precursor CPLD



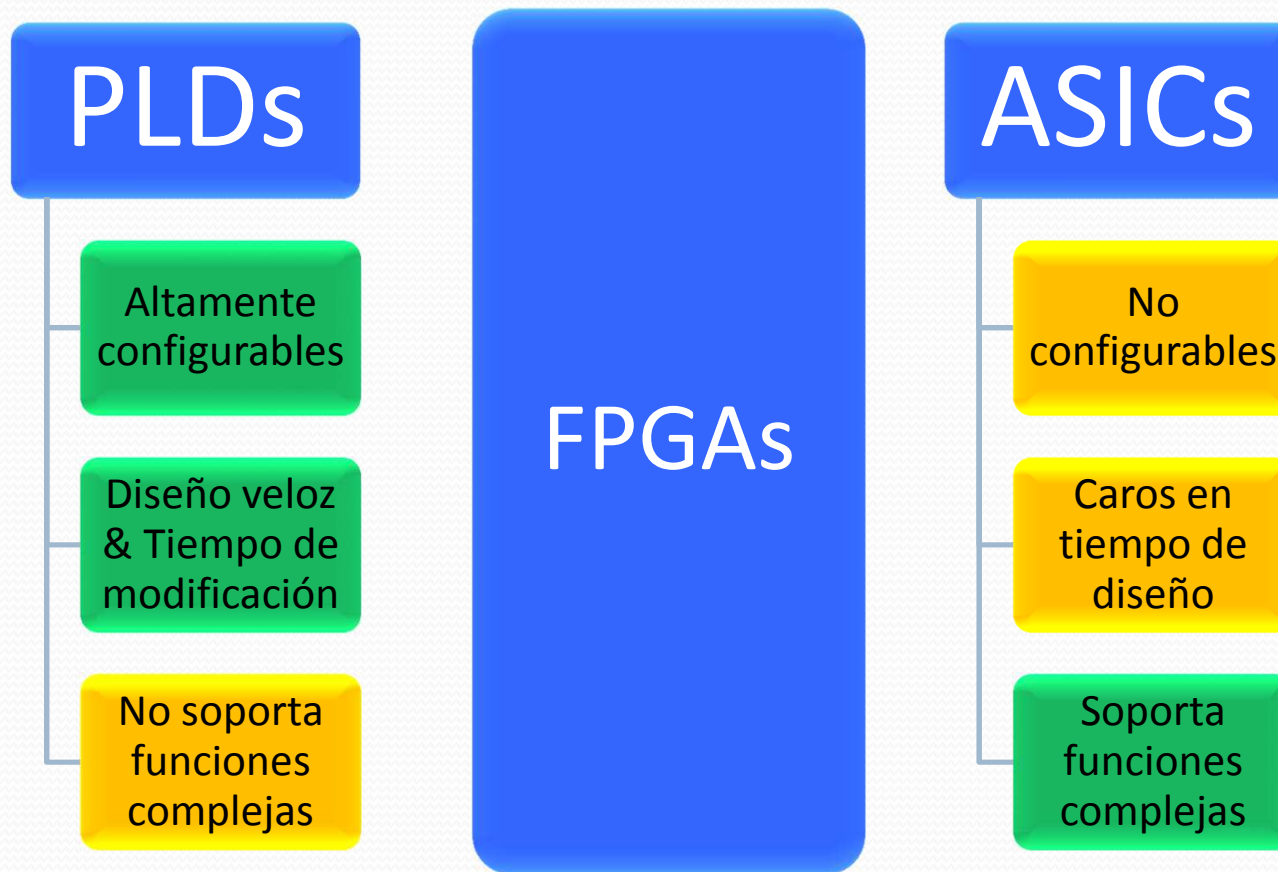
Contiene un cierto número de bloques PLD que comparten una matriz común de interconexiones programables.



Microprocesadores, ASIC, FPGA

- Microprocesadores: el hardware es fijo. Las funciones se realizan en software.
- ASIC (Application Specific IC): diseñado para implementar una función lógica particular. Son “hechos a medida”. Son más rápidos que las FPGA, consumen menos y, manufacturados en gran escala, son mas baratos.
- FPGA: las funciones se realizan en hardware. No son hechas a medida, por lo que el usuario puede configurarlas de acuerdo a sus necesidades.

PLDs vs ASICs



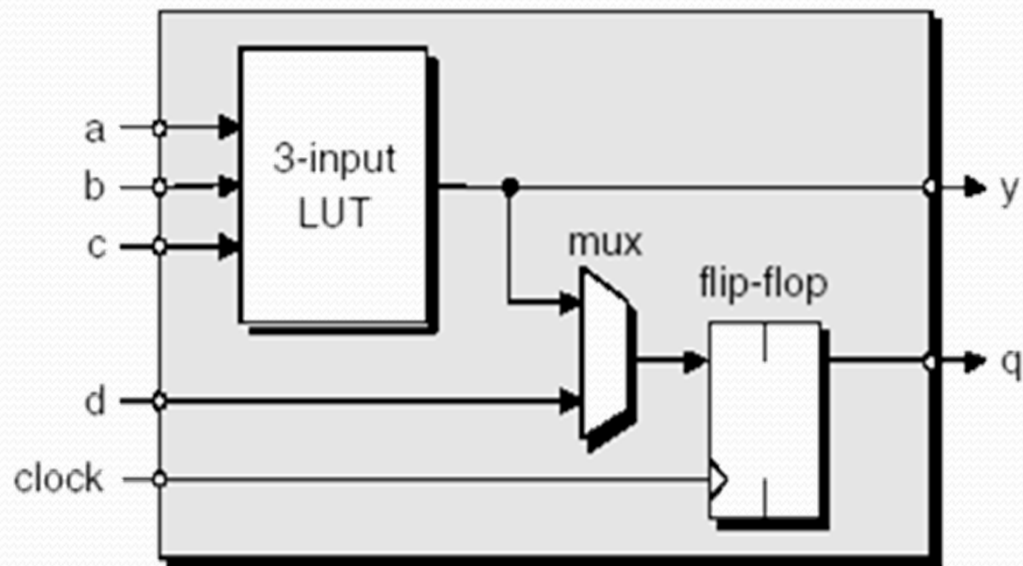


FPGAs: Elementos básicos

- Elementos lógicos
- Recursos de memoria
- I/O configurables
- Recursos de ruteo
- Recursos adicionales

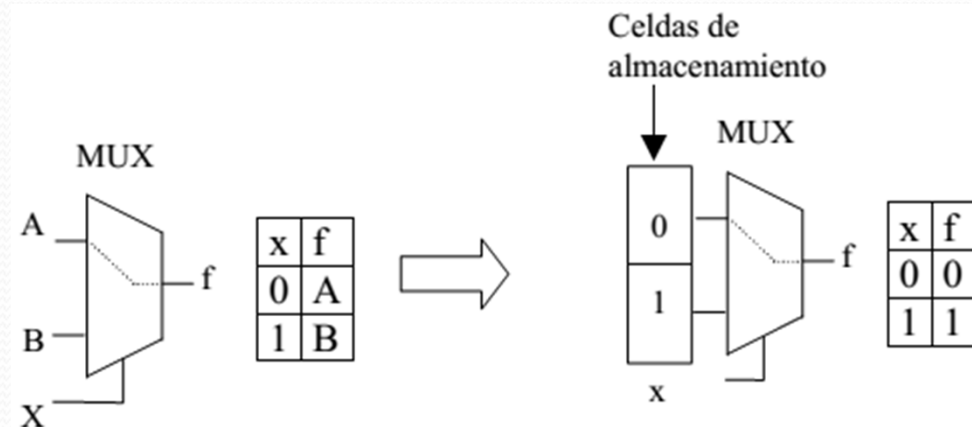
FPGAs: Elementos lógicos

- Todas las FPGA se basan en arrays de pequeños elementos de lógica digital. Para usar un determinado dispositivo, los problemas de lógica digital deben ser descompuestos en circuitos lógicos que puedan ser mapeados en una o más de estas “celdas lógicas”.



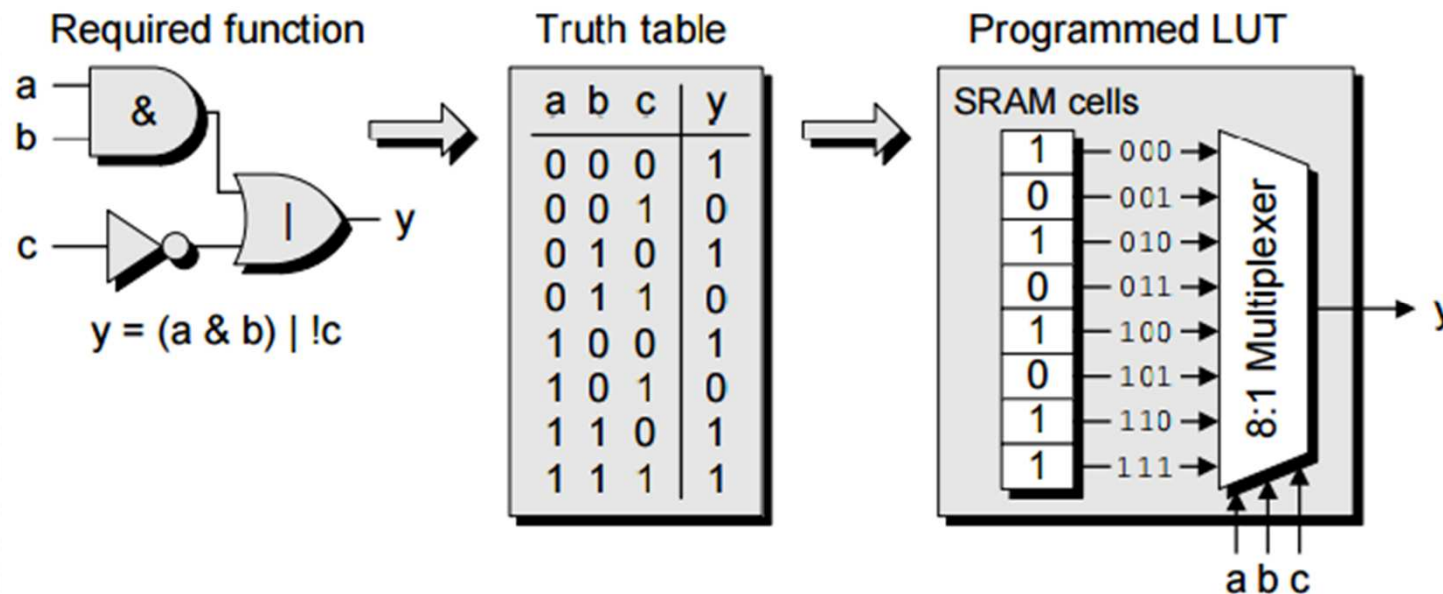
FPGAs: Elementos lógicos

- Cada bloque circuital en una FPGA, típicamente tiene un pequeño número de entradas y salidas (E/S). Los componentes disponibles de cada bloque varían de fabricante a fabricante. El bloque más comúnmente utilizado es un Lookup Table (LUT), el cual contiene *celdas de almacenamiento* que se utilizan para implementar simples funciones lógicas. Cada celda es capaz de mantener un simple valor lógico, ya sea un 0 o un 1.

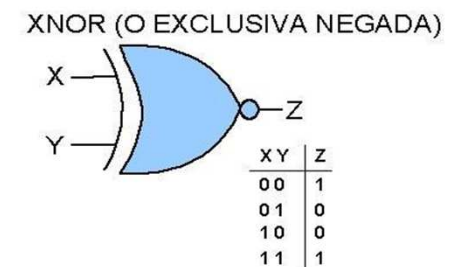
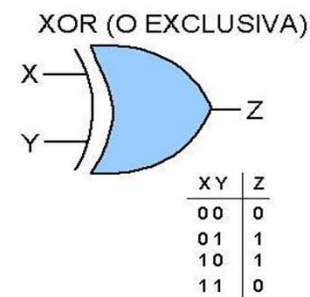
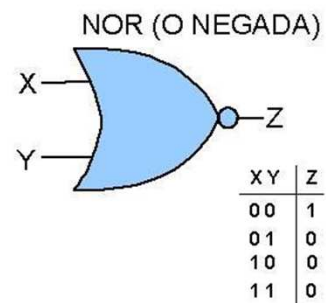
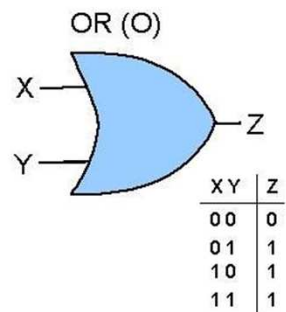
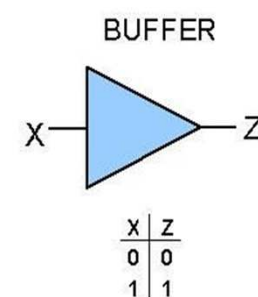
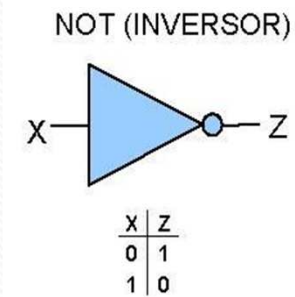
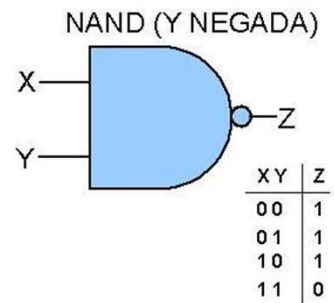
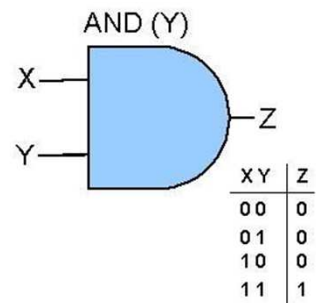


FPGAs: Elementos lógicos

La función lógica se almacena en una tabla de verdad de 16x1 (para las LUTs de 4 entradas). La Figura muestra la similitud entre una tabla de verdad y una LUT. La columna de valores de salida de la función combinacional son los valores que realmente se almacenan en la LUT de 16x1.

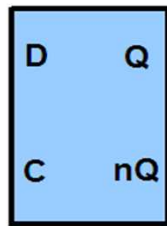


Elementos básicos: combinacionales

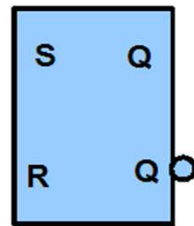


Elementos básicos: secuenciales

Ejemplos de cerrojos controlados por nivel



Cerrojo D

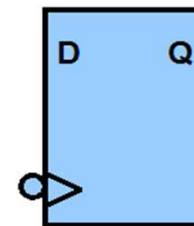


Cerrojo S-R

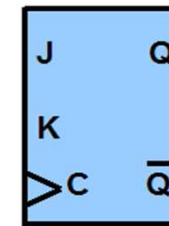
Ejemplos de flip-flops disparados por flanco



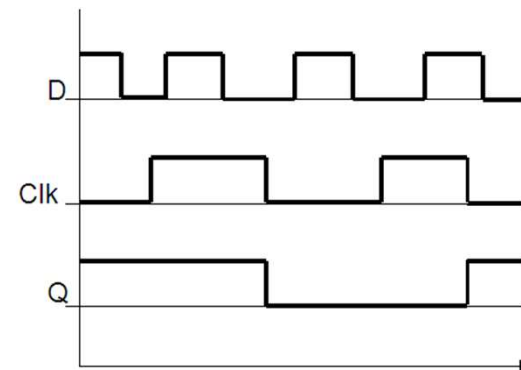
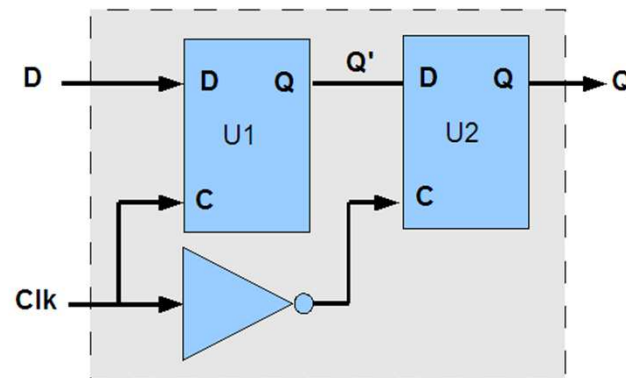
Flip-flop D



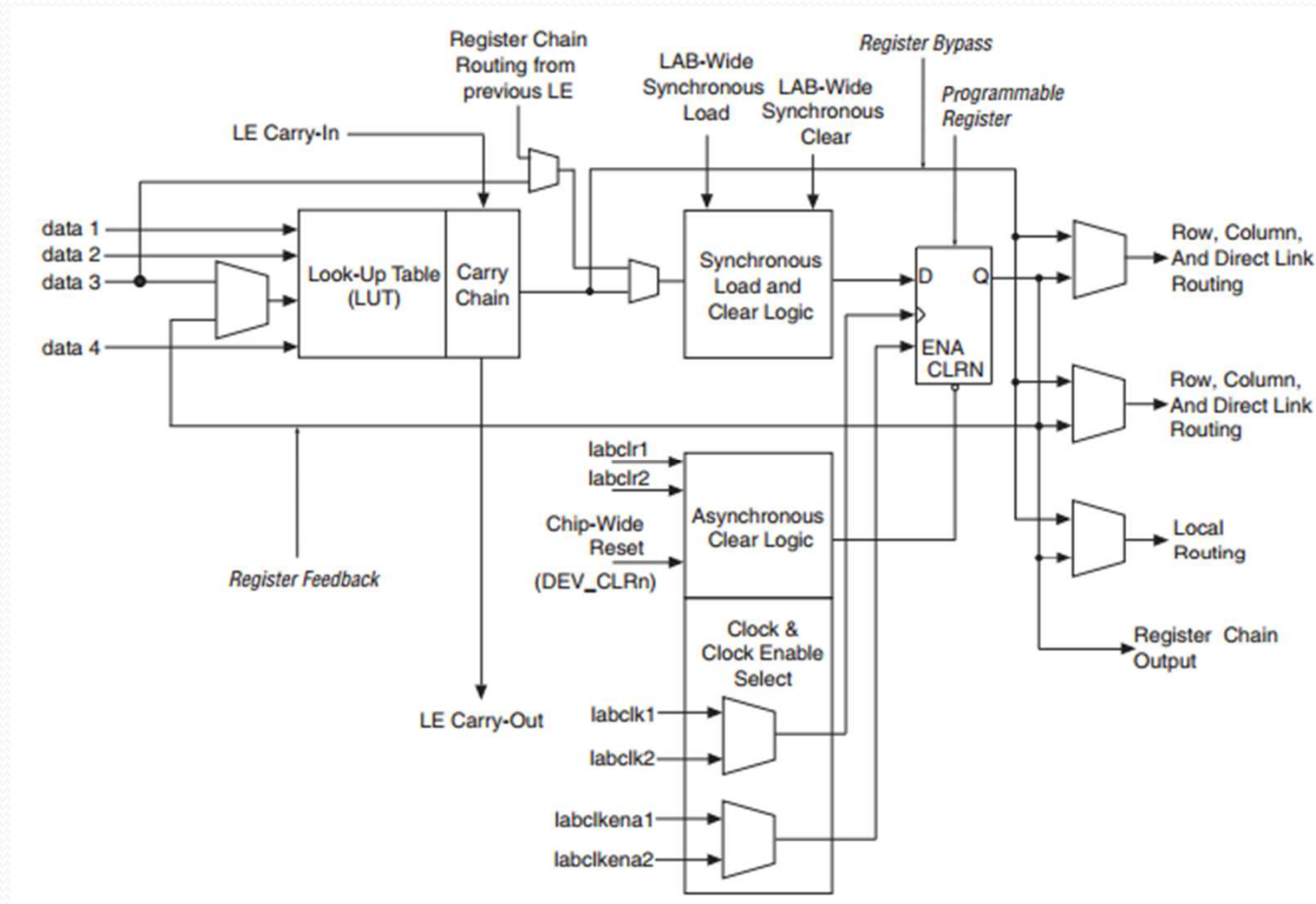
Flip-flop D
(flanco negativo)



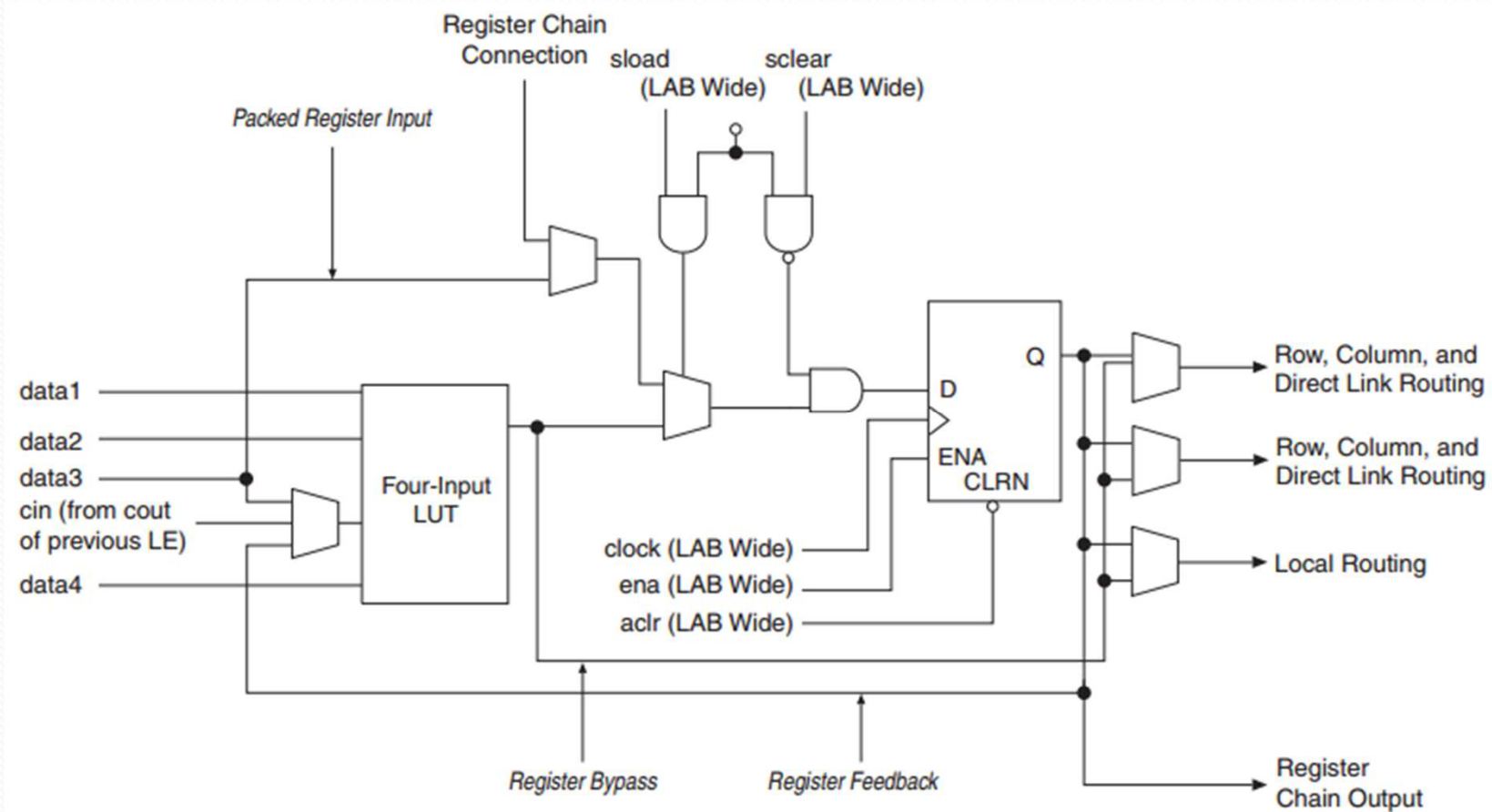
Flip-flop J-K



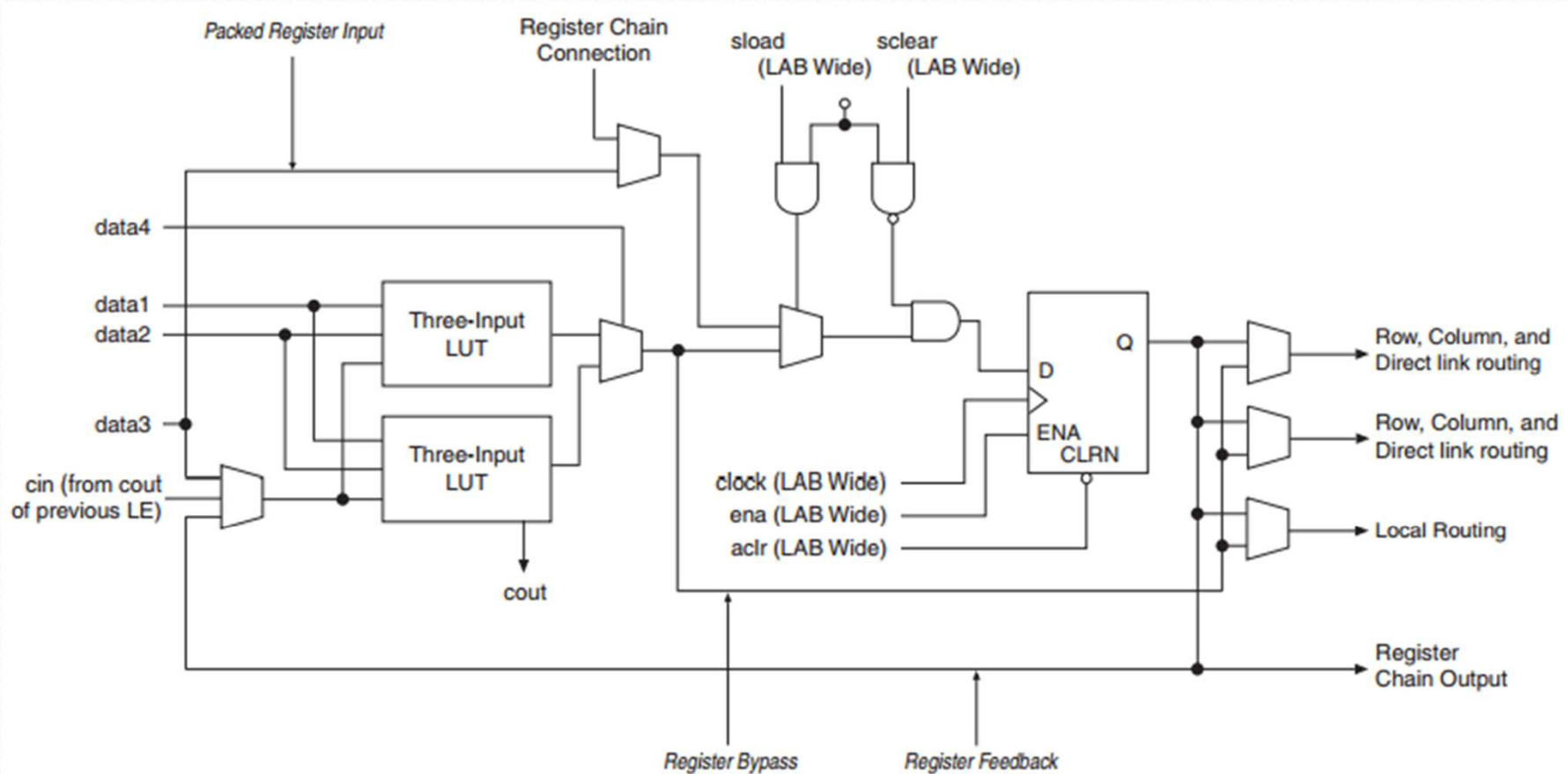
Altera: Elementos lógicos (LEs)



LEs: Normal Operating Mode

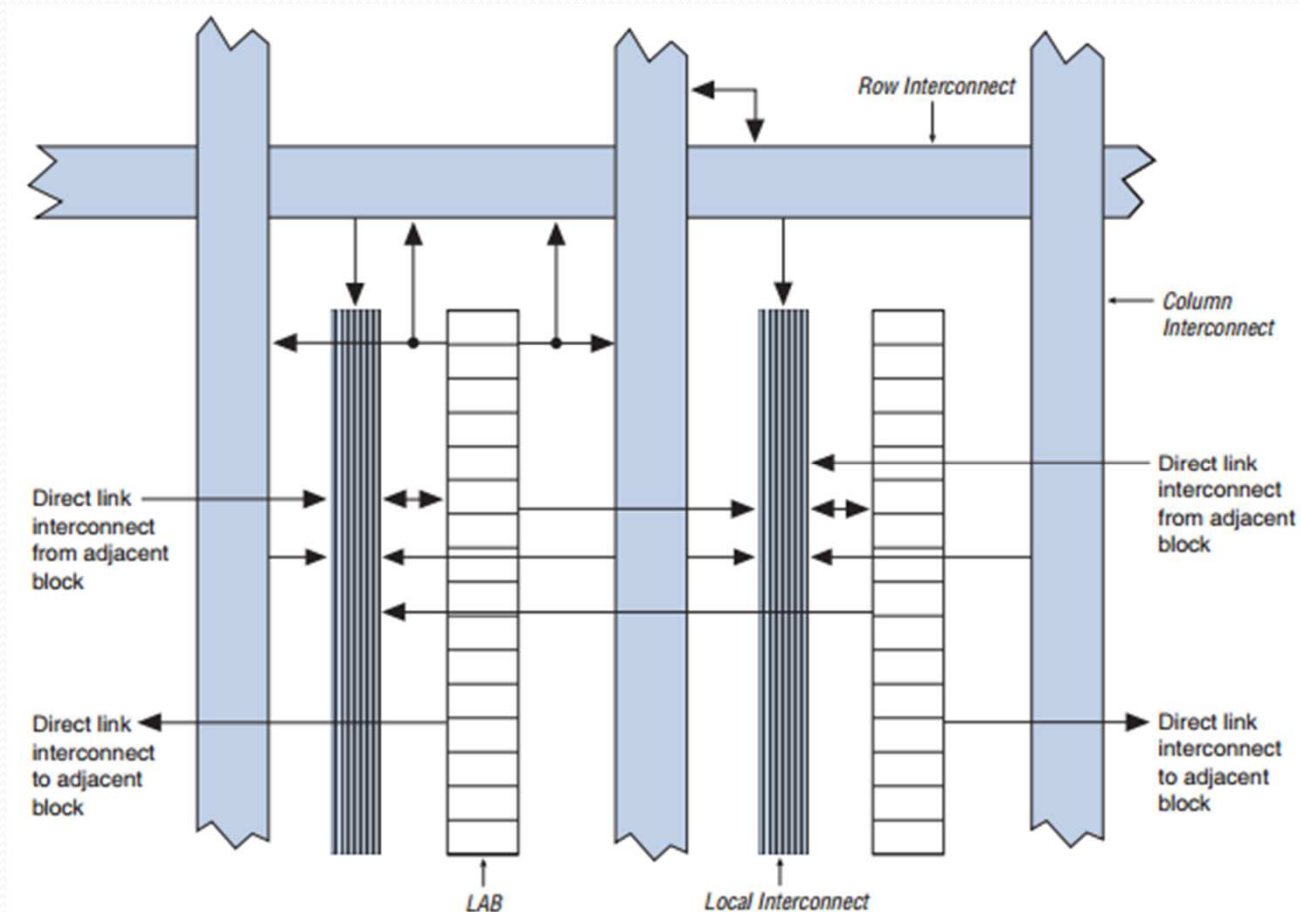


LEs: Arithmetic Op. Mode



Logic Array Blocks

- Contienen grupos de LEs:





FPGAs: Recursos de memoria

- Para aplicaciones que requieren acceso a memoria, ya sea para escritura y lectura o sólo lectura, las FPGAs tienen bloques de memoria RAM disponibles. La cantidad de bloques disponibles depende del tamaño de la FPGA.
- Se pueden conectar diferentes RAMs en cascada, ya sea para tener un mayor ancho de la palabra de datos, para tener un mayor tamaño de la memoria o ambos.
- Un mismo bloque de RAM puede ser configurado para que funcione como RAM, ROM, FIFO (First Input First Output), convertidor de ancho de palabra, registro de desplazamientos, etc.

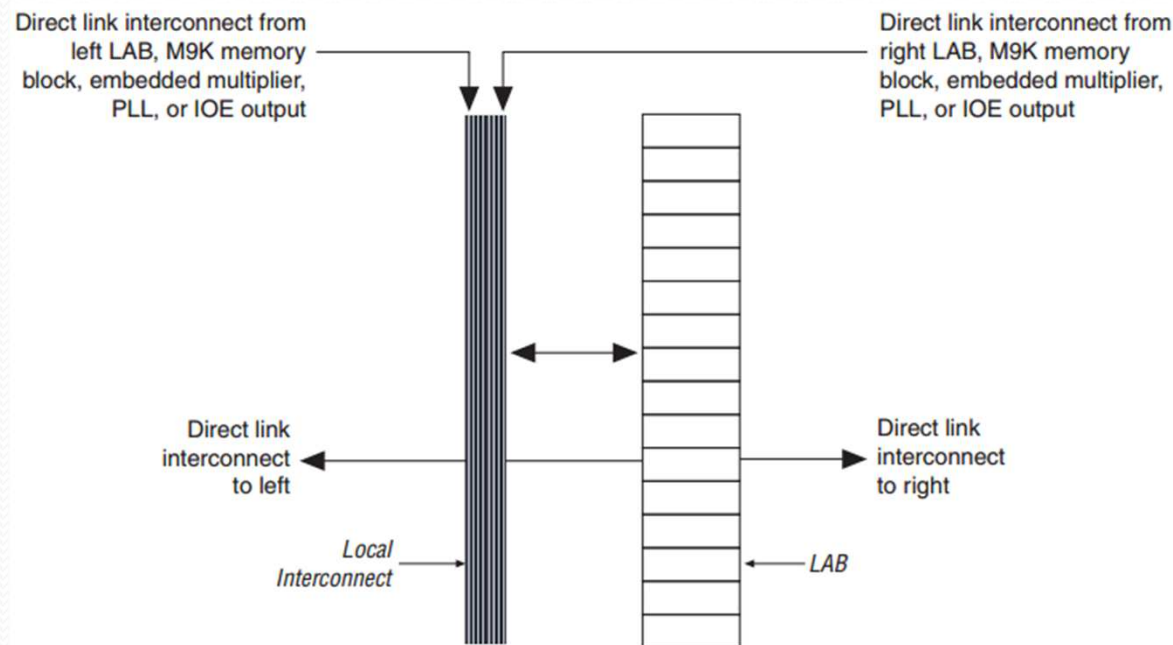


FPGAs: I/O Configurables

- Para poder recibir y transmitir señales digitales, las FPGAs disponen de un bloque de E/S bastante elaborado que posibilita su uso en muy diversos rangos de tensiones, frecuencias de trabajo, estándares de señales digitales, etc., lo que las hace muy adaptables a las necesidades del sistema del que forman parte.
- Existe un bloque E/S por cada terminal de la FPGA, por lo que cada una puede ser configurada como entrada, como salida o bidireccional. En cada bloque E/S existe un buffer que tiene diversas funciones configurables por el diseñador que permiten adaptar la FPGA en un sistema complejo trabajando con diferentes tensiones y corrientes.

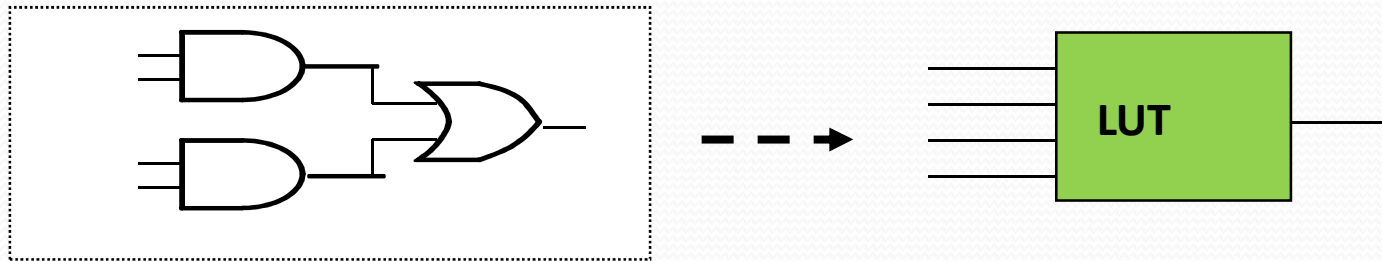
FPGAs: Recursos de ruteo

- Las conexiones entre LEs dentro de un LAB se realizan mediante columnas y filas internas (Local Interconnect). Las conexiones con otros LABs, PLLs, memorias y multiplicadores adyacentes también pueden realizarse a través de la línea Local Interconnect (Direct link interconnect), minimizando el uso de filas y columnas externas y proporcionando un mayor rendimiento.

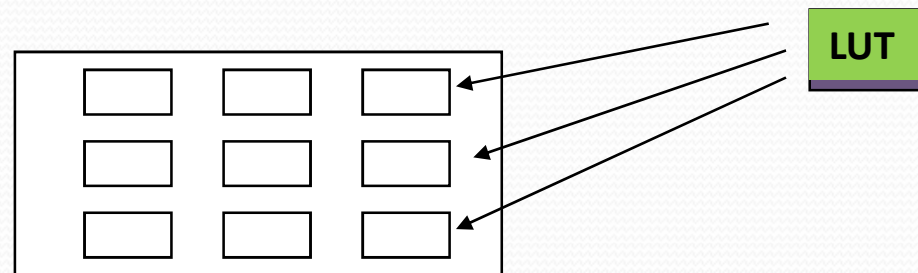


FPGAs: Compilación del circuito

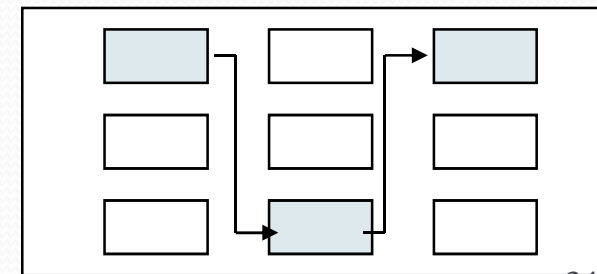
- Technology Mapping



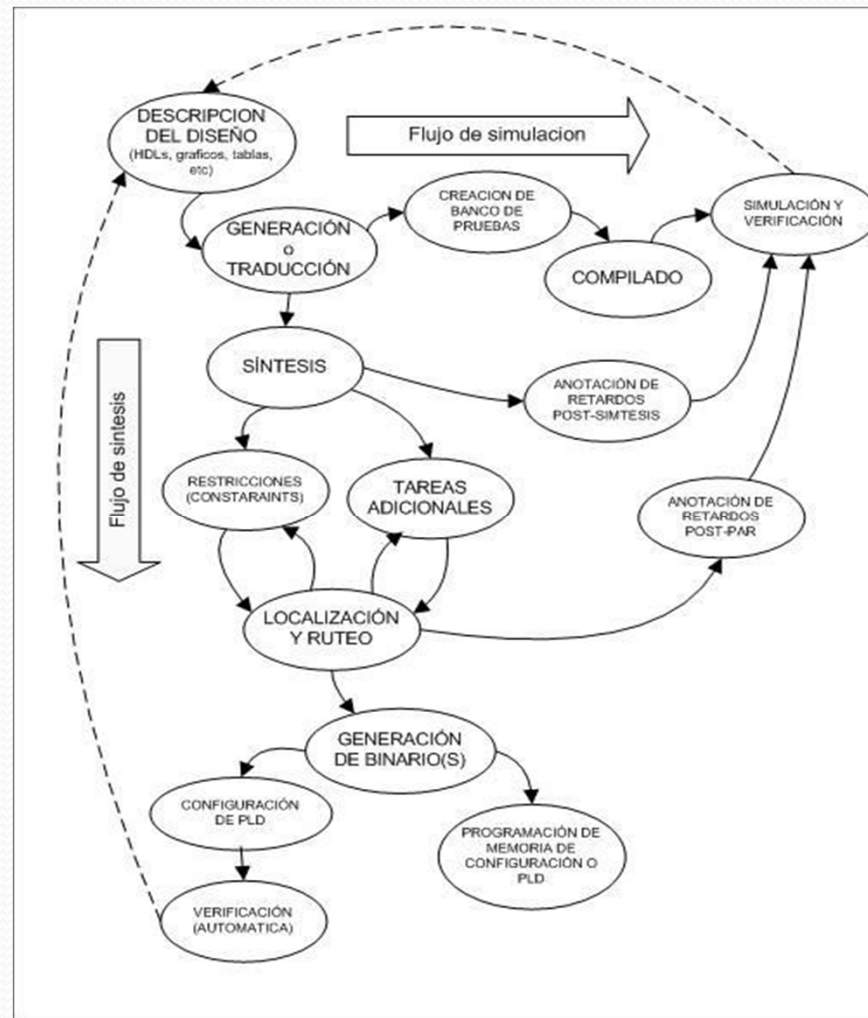
- Placement



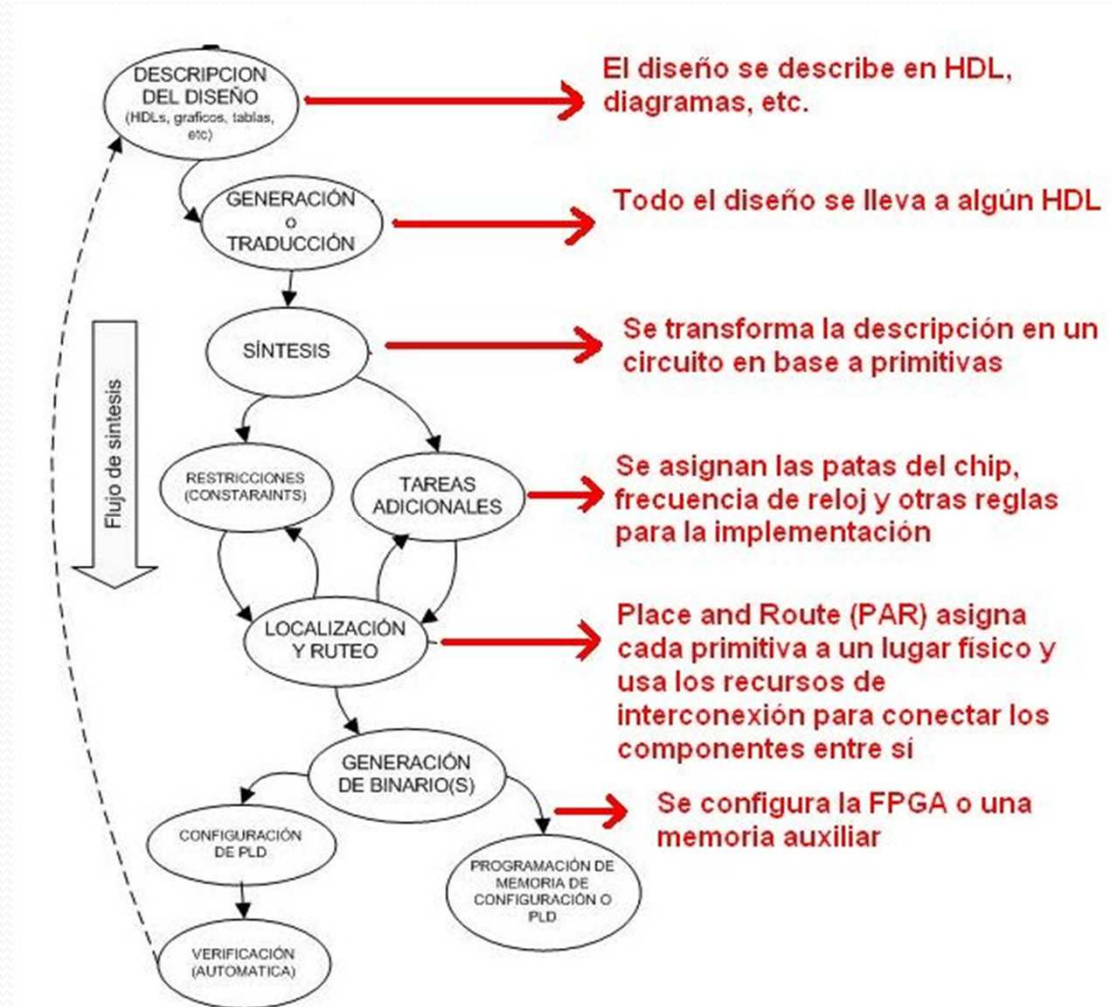
- Routing



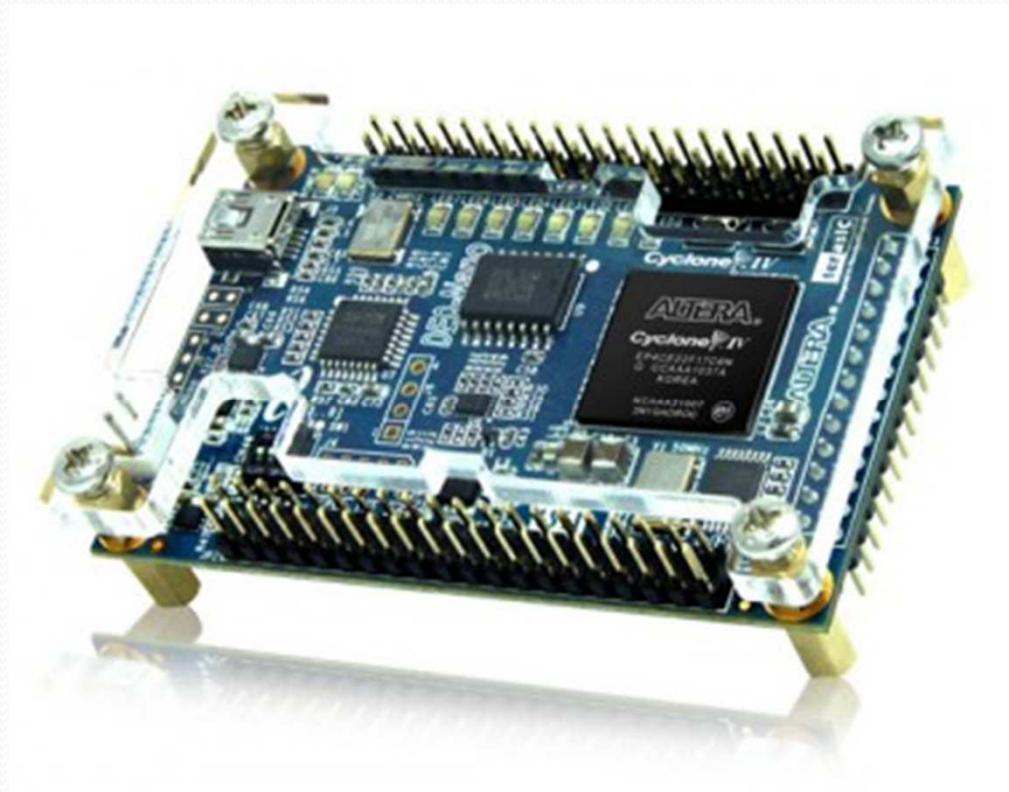
FPGAs: Flujo de diseño



FPGAs: Flujo de implementación



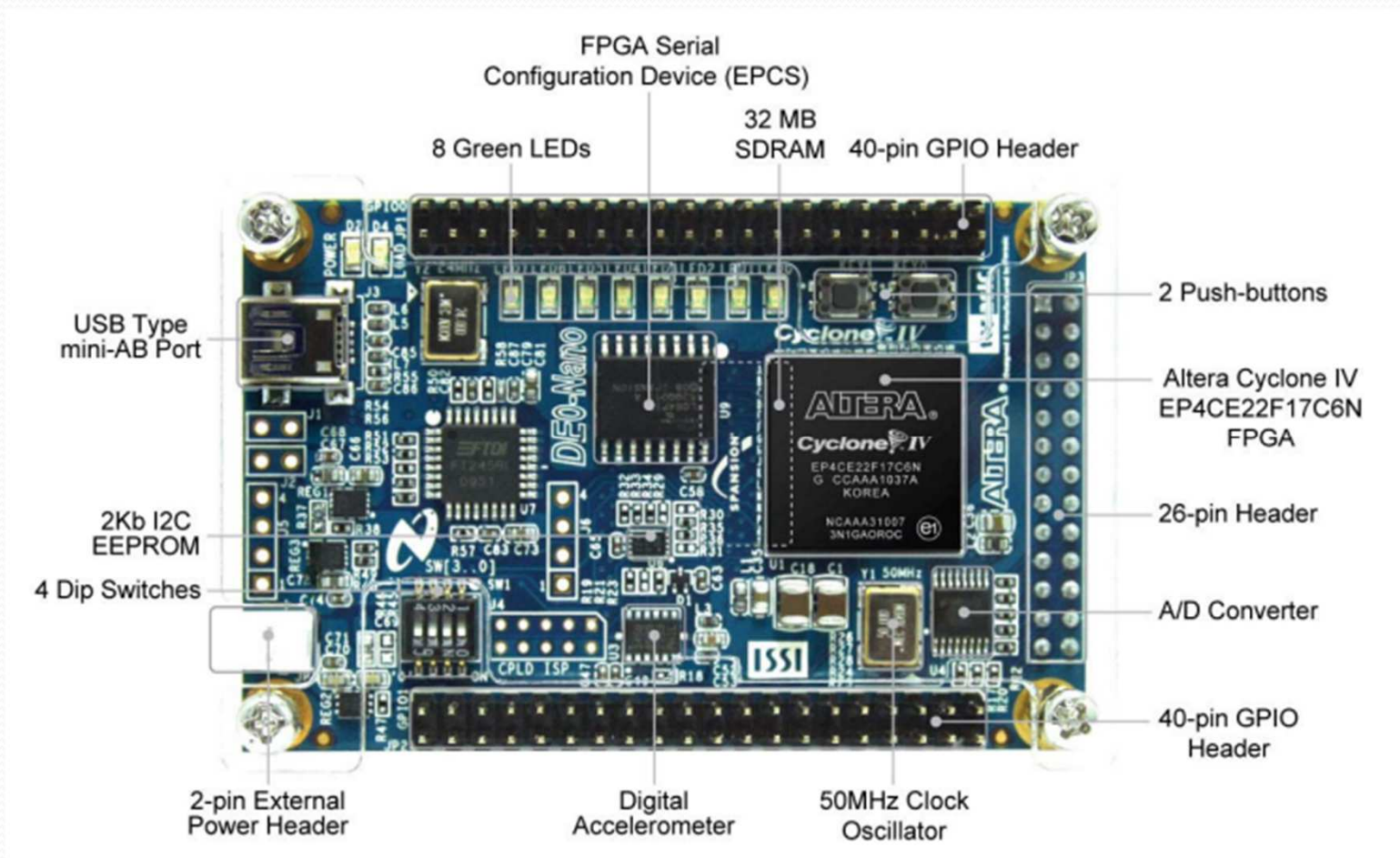
DE0-Nano - Altera Cyclone IV FPGA starter board



Cyclone IV: Accesorios

- Altera Cyclone IV FPGA (EP4CE22F17C6N)
 - 22.320 Logic elements (LEs), 594 Embedded memory (Kbits), 66 Embedded 18 x 18 multipliers, 4 General-purpose PLLs, 153 Maximum FPGA I/O pins.
- 50 MHz clock oscillator
- 8-channel 12-bit Analog/Digital converter (NS ADC128S022)
- 32 MB SDRAM
- On-board USB blaster programming interface
- USB mini-AB port
- 2Kb I2C EEPROM
- 4 DIP switches
- 8 Green LEDs
- ADXL345 3-axis Accelerometer
- Two 40-pin IDC-compatible headers provides 72 general purpose I/O pins
- One 26-pin header provides 16 digital I/O pins and 8 analog input pins

Cyclone IV: Accesorios



BIBLIOGRAFÍA

- G. Güichal. “Dispositivos Lógicos Programables (FPGAs)”. 2010.
- C. Sisterna. “Field Programmable Gate Arrays (FPGAs)”. 2010.
- Altera Corporation. “Cyclone IV Device Handbook”. 2009.
- D. M. Harris, S. L. Harris. “Digital Design and Computer Architecture”. 2013.