



UNIVERSIDAD POLITÉCNICA DE MADRID
ESCUELA TÉCNICA SUPERIOR DE INGENIEROS
DE TELECOMUNICACIÓN

**MÁSTER UNIVERSITARIO EN INGENIERÍA DE
TELECOMUNICACIÓN**

**DESARROLLO Y PUESTA EN FUNCIONAMIENTO DE UN
SISTEMA DE ADQUISICIÓN EEG CON CAPACIDADES DE
PROCESADO**

Autor: Javier Benavides Caro

Director: Juan Manuel López Navarro

Madrid, 2018

**DESARROLLO Y PUESTA EN FUNCIONAMIENTO DE UN
SISTEMA DE ADQUISICIÓN EEG CON CAPACIDADES DE
PROCESADO**

Autor: Javier Benavides Caro
Director: Juan Manuel López Navarro

DEPARTAMENTO DE INGENIERÍA TELEMÁTICA Y ELECTRÓNICA

Dicatoria

TODO: Dicatoria.

Lorem ipsum dolor sit amet, consectetur adipiscing elit. Phasellus laoreet dolor at sodales porta. Morbi facilisis hendrerit lacus vel sollicitudin. Aenean eleifend urna metus, eget vestibulum libero dictum tincidunt. Curabitur quis ultrices lorem. Duis ultricies, eros eget condimentum pharetra, tellus eros lobortis nulla, vel mattis nibh dui et felis. Interdum et malesuada fames ac ante ipsum primis in faucibus. Nam non lorem et ligula condimentum molestie. Fusce quis dolor non metus suscipit commodo. Praesent vel pulvinar lectus. Nullam ac dui eget magna accumsan volutpat. Aliquam sed purus quis lorem dictum rutrum auctor eu enim. Pellentesque a urna ac ligula cursus lacinia. Aenean sodales justo massa, vel imperdiet justo imperdiet ut. Nulla euismod pulvinar arcu eu convallis. Vivamus a tempus nunc, et vulputate nulla.

Sed dapibus aliquam imperdiet. Vivamus est quam, fermentum vitae augue id, ultricies tincidunt massa. Praesent tincidunt ex sem, ut aliquet nulla imperdiet eu. Duis ac ultricies lorem. Aenean consequat ipsum nec arcu aliquam, sit amet interdum quam tempus. In justo odio, bibendum vel nulla nec, aliquet tristique justo. In vel metus ut libero suscipit ultricies.

Class aptent taciti sociosqu ad litora torquent per conubia nostra, per inceptos himenaeos. Proin urna elit, iaculis id quam at, pretium laoreet ipsum. Phasellus ultricies faucibus ex et eleifend. Quisque facilisis erat dolor, ac rhoncus erat convallis et. Aliquam semper eleifend imperdiet. Sed eros ipsum, sagittis in pellentesque vel, vestibulum a augue. Duis sapien mauris, fringilla a tortor ut, sollicitudin volutpat nunc. Pellentesque vestibulum vel arcu in molestie. Nullam fermentum dolor luctus metus efficitur pulvinar. Pellentesque risus enim, tempus id ullamcorper in, maximus id nisl. Cras rhoncus consequat augue eu gravida. Ut efficitur mauris vitae orci dignissim sagittis. Suspendisse vitae massa eget nunc bibendum interdum.

Agradecimientos

TODO: Agradecimientos.

Lorem ipsum dolor sit amet, consectetur adipiscing elit. Phasellus laoreet dolor at sodales porta. Morbi facilisis hendrerit lacus vel sollicitudin. Aenean eleifend urna metus, eget vestibulum libero dictum tincidunt. Curabitur quis ultrices lorem. Duis ultricies, eros eget condimentum pharetra, tellus eros lobortis nulla, vel mattis nibh dui et felis. Interdum et malesuada fames ac ante ipsum primis in faucibus. Nam non lorem et ligula condimentum molestie. Fusce quis dolor non metus suscipit commodo. Praesent vel pulvinar lectus. Nullam ac dui eget magna accumsan volutpat. Aliquam sed purus quis lorem dictum rutrum auctor eu enim. Pellentesque a urna ac ligula cursus lacinia. Aenean sodales justo massa, vel imperdiet justo imperdiet ut. Nulla euismod pulvinar arcu eu convallis. Vivamus a tempus nunc, et vulputate nulla.

Sed dapibus aliquam imperdiet. Vivamus est quam, fermentum vitae augue id, ultricies tincidunt massa. Praesent tincidunt ex sem, ut aliquet nulla imperdiet eu. Duis ac ultricies lorem. Aenean consequat ipsum nec arcu aliquam, sit amet interdum quam tempus. In justo odio, bibendum vel nulla nec, aliquet tristique justo. In vel metus ut libero suscipit ultricies.

Class aptent taciti sociosqu ad litora torquent per conubia nostra, per inceptos himenaeos. Proin urna elit, iaculis id quam at, pretium laoreet ipsum. Phasellus ultricies faucibus ex et eleifend. Quisque facilisis erat dolor, ac rhoncus erat convallis et. Aliquam semper eleifend imperdiet. Sed eros ipsum, sagittis in pellentesque vel, vestibulum a augue. Duis sapien mauris, fringilla a tortor ut, sollicitudin volutpat nunc. Pellentesque vestibulum vel arcu in molestie. Nullam fermentum dolor luctus metus efficitur pulvinar. Pellentesque risus enim, tempus id ullamcorper in, maximus id nisl. Cras rhoncus consequat augue eu gravida. Ut efficitur mauris vitae orci dignissim sagittis. Suspendisse vitae massa eget nunc bibendum interdum.

Resumen

Resumen —

No debe superar las 500 palabras.

Palabras clave — TODO: Palabras clave en español, separadas por coma.

Abstract

Abstract —

No debe superar las 500 palabras.

Key words — TODO: Palabras clave en inglés, separadas por coma.

Índice general

Índice de figuras

Índice de tablas

1

Introducción

Desde el principio de los tiempos la humanidad se ha esforzado por comprender el entorno que le rodea, aprender de él y usarlo en su propio beneficio para conseguir así hacer su vida más fácil. Por el momento hemos conseguido hacer volar aviones gracias a la observación de los pájaros o crear sistemas de sonar que se asemejan al sistema que utilizan los murciélagos para orientarse. Pero irónicamente, a pesar del esfuerzo invertido, nuestro propio cuerpo sigue albergando secretos que desentrañar que podrían facilitarle la vida a un gran número de personas.

El estudio del cuerpo humano ha sido uno de los temas más polémicos y que más ha evolucionado desde que hay registro. Aunque al comienzo estuvo muy marcado por la superstición y la religión, achacando la mayoría de las dolencias y efectos científicos a la magia, con el paso del tiempo aparecieron personas como Hipócrates y Aristóteles que fueron capaces de aportar un nuevo enfoque basado en la observación y estudio de lo que les rodeaba, asentando unas bases que, posteriormente, serían aprovechadas y mejoradas hasta convertirse en lo que conocemos hoy en día como método científico.

El estudio del cuerpo humano ha seguido diferentes fases a lo largo de la historia. Comparar el cuerpo humano con animales fue uno de los primeros pasos para descubrir cómo estábamos formados por dentro. Posteriormente, aprovechando los cuerpos de personas ya fallecidas se estudió la anatomía humana, permitiendo así crear mapas y dibujos de la estructura del cuerpo humano y sus órganos bastante detallados.

CAPÍTULO 1. INTRODUCCIÓN

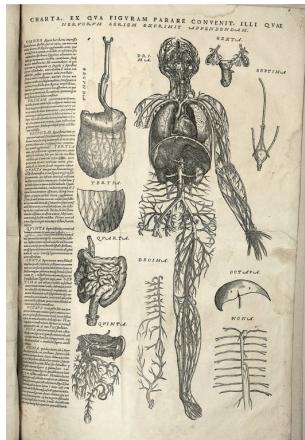


Figura 1.1: Ejemplo de anatomía humana.

Pese a todo, estudiar cuerpos inertes tiene sus limitaciones de modo que durante un tiempo se realizaron vivisecciones para poder comprender mejor como funcionaban todos aquellos órganos, músculos y nervios que ya habían visto con anterioridad. Con el paso del tiempo este sistema fue descartado ya que es una práctica que ponía en peligro la vida del sujeto, haciéndolo pasar por una experiencia terrible en el mejor de los casos.

En la actualidad, gracias al conocimiento acumulado de muchos años y a los avances en otros campos de la ciencia, se han desarrollado dispositivos y técnicas que permiten el estudio en vivo del comportamiento del cuerpo humano de forma no invasiva. Es posible utilizar ecografías para ver el estado del corazón, radiografías para diagnosticar un hueso roto e incluso técnicas más avanzadas como la medicina nuclear que permiten saber que partes del cerebro se activan frente a determinados estímulos sin necesidad de interactuar físicamente con él.

Si bien todas las técnicas anteriores han supuesto auténticos hitos en la medicina moderna y han permitido diagnosticar un gran número de enfermedades así como mejorar la calidad de vida de muchas personas, la mayoría presenta inconvenientes que hacen improbable su uso a nivel personal o docente debido al tamaño de los equipos necesarios para su realización o el coste muy elevado del procedimiento (sin contar con el conocimiento necesario para la realización correcta de la prueba).

Teniendo en mente esta problemática se han desarrollado dispositivos capaces de medir pequeñas las variaciones de voltaje que se producen en el interior de nuestro cuerpo haciendo uso de unos dispositivos denominados electrodos.

De esta forma es posible, con un coste muy reducido y un equipamiento relativamente asequible, conseguir inferir que procesos químicos y físicos se están produciendo en el interior de nuestro cuerpo.

Haciendo uso de este sistema y en función del origen de dichas señales dichos registros reciben distintos nombres: electrocardiograma (ECG) para las señales originadas por las contracciones del corazón; electromiograma (EMG) para las generadas en los músculos; electroencefalograma (EEG) para aquellas generadas en el cerebro, etc.

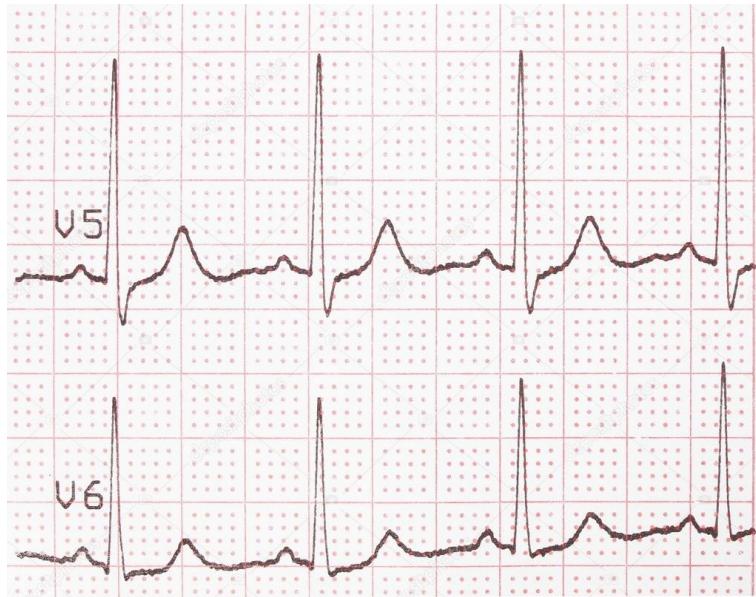


Figura 1.2: Ejemplo de ECG

1.1. Alcance y estructura del proyecto

El objetivo de este proyecto es realizar un sistema capaz de captar señales de electroencefalogramas (EEG) manteniendo una buena relación prestaciones/coste. El sistema estará compuesto de dos tarjetas, una de acondicionamiento y de adquisición de datos basada en el circuito integrado ADS1299 y otra de procesamiento y transmisión de dicha información. Esta última es el objetivo del presente proyecto. La plataforma de procesamiento estará basada en un procesador de altas prestaciones, dispondrá de interfaces Wifi, Bluetooth y almacenamiento USB para la transmisión y almacenamiento de los datos respectivamente.

En la primera fase del proyecto se seleccionará el microcontrolador más adecuado entre los existentes en el mercado analizando características como: capacidad de procesado, interoperación con otros dispositivos, prestaciones...

Se compararán los microcontroladores ofrecidos por los distintos fabricantes (ST Microelectronics, Texas instruments, etc) y finalmente, se escogerá aquel que mejor se aadecue a las necesidades del proyecto siendo los principales candidatos los de la familia ARM-M4 STM32F4x por su excelente relación prestaciones-coste.

Se valorará también la posibilidad de utilizar diferentes herramientas para la programación del microcontrolador y las alternativas open source en caso de existir.

Una vez hecho el diseño eléctrico de la tarjeta se procederá al diseño de una PCB, la cual se implementará utilizando tecnología SMD en su mayor parte. Para el diseño de la placa se utilizará KiCad por las numerosas ventajas que presenta al ser software libre y la gran cantidad de información que se puede encontrar sobre el funcionamiento del mismo. Tras depurar la PCB, se implementará un sencillo firmware que permita testear el hardware diseñado y hacer una adquisición básica utilizando la tarjeta SAD utilizando

los distintos interfaces implementados.

Adicionalmente se pondrá en marcha un programa para el ordenador basado en LabView donde presentar los datos recibidos.

1.2. Base teórica

Antes de empezar a desarrollar el dispositivo ya mencionado es indispensable realizar una investigación previa que debe abarcar desde el origen de las señales que se quieren adquirir hasta el

Partes a redactar de esta sección:

- base física/química de las señales del cerebro
- tipos de señales:
 - características físicas de las señales
 - información asociada a cada tipo
- posiciones donde se pueden medir

2

Estado del Arte

Con el paso del tiempo se ha demostrado que una de nuestras mayores virtudes como seres humanos es la habilidad de aprovechar el saber cultivado por otras personas para realizar nuevos descubrimientos con mayor facilidad. En la actualidad con la ayuda de Internet esta ventaja se ha visto potenciada hasta límites insospechados.

Como se ha mencionado con anterioridad en el capítulo ??, a lo largo de los años se han desarrollado numerosas alternativas a los dispositivos presentes en los hospitales y laboratorios utilizados normalmente para el estudio del cerebro.

Aunque se han invertido muchos recursos en estos dispositivos, el objetivo es permitir ampliar el número de personas capaces de estudiar el cerebro humano, consiguiendo así aumentar las posibilidades de mejorar nuestro conocimiento sobre el mismo.

De esta forma debería ser más fácil realizar nuevos descubrimientos como, por ejemplo, encontrar nuevas formas de diagnosticar enfermedades o de realizar una comunicación hombre-máquina para aquellas personas que por un motivo u otro no pueden utilizar los medios convencionales.

A lo largo de este capítulo se presentarán algunos de los dispositivos capaces de capturar un EEG haciendo uso de electrodos, algunos a nivel personal, otros enfocados a la docencia y, por supuesto, algunos diseñados por empresas con el fin de realizar un producto final que vender a terceros.

Aunque éstos dispositivos pueden presentar características muy diversas en función de la persona que los crea y el objetivo del mismo, normalmente se pueden dividir en dos grandes grupos. Dependiendo del tipo de electrodo que se utilice para captar las señales se hablará de dispositivos basados en electrodos húmedos o en electrodos secos.

2.1. Tipos de electrodos

Los electrodos hacen la función de interfaz adaptadora entre los distintos medios por los que se transmiten las señales.

Rellenar hablando de como son los electrodos, cómo se suelen usar, alguna imagen donde se vea un electrodo y algún esquema eléctrico.

Comparar los electrodos con la función de los huesos del oído al adaptar la señal acústica para que llegue mejor al oído.

2.1.1. Electrodos húmedos

Los electrodos húmedos,

IMAGEN de ejemplo de electrodos húmedos.

Ventajas e inconvenientes.

2.1.2. Electrodos secos

IMAGEN de ejemplo de electrodos húmedos.

Ventajas e inconvenientes.

2.2. Dispositivos similares

2.2.1. Proyectos personales

En internet se pueden encontrar algunos ejemplos de personas que han dedicado su tiempo a crear dispositivos capaces de captar un EEG...

Hablar de los códigos accesibles en distintas páginas web, github y otros sitios.

Explicar que me he basado en ellos para agilizar el diseño ya que las definiciones de los distintos registros son similares.

2.2.2. Proyectos docentes

Hablar del de Nerea, como se ha trabajado con el y en que se basa.

2.2.3. Comerciales

Ejemplos comerciales como zanna u otras empresas.

Sistemas BCI comerciales.

Claramente todos los ejemplos anteriores presentan un coste bastante dispar entre ellos costando desde los cientos de euros de los proyectos personales y docentes hasta algunos miles de euros en el caso de productos comerciales.

Historia procesadores (Gráfica de procesadores) Antecedentes de la placa (Open BCI)

3

Diseño

Este proyecto consiste en una ampliación y cambio de enfoque de otro proyecto llevado a cabo de manera simultánea por una alumna de la Universidad Politécnica de Madrid llamada Nerea Urrestarazu que a su vez se basa en el Kit de demostración de rendimiento del ADS1299 proporcionado por Texas Instrument.



Figura 3.1: Placa final del proyecto base

3.1. Diseño base

El proyecto original trata sobre el diseño y desarrollo de una placa de adquisición de EEG haciendo uso de los integrados ADS1299 junto con un sistema de transmisión hacia el ordenador tanto inalámbricamente como a través de USB. La figura ?? muestra las partes que componen dicho diseño.

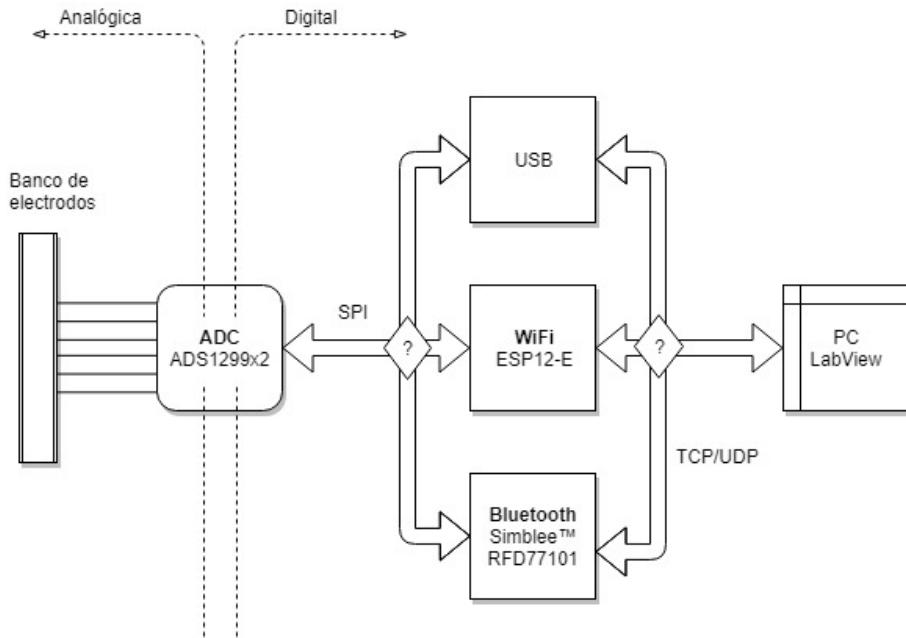


Figura 3.2: Esquema del proyecto base

3.1.1. Adquisición de datos

La parte encargada de la adquisición está compuesta por un par de bancos de electrodos dispuestos en los laterales de la placa seguidos de un filtro paso-bajo con frecuencia de corte de 6.79kHz encargado de eliminar las componentes de frecuencias muy altas, no deseadas en el estudio de un EEG. A continuación se encuentran conectados a sus respectivos bancos los ADC ADS1299.

Estos convertidores son capaces de adquirir información de forma independiente o en modo “Daisy Chain” y transmitirla a través de SPI hacia otros dispositivos cuya misión será gestionarla.



Figura 3.3: Convertidor Analógico-Digital ADS1299

El SPI presente en el convertidor permite leer todos los registros del ADS y escribir la gran mayoría. Aunque normalmente se leen los relacionados con los datos convertidos, también es posible saber el estado de los GPIO o el identificador único del dispositivo leyendo su registro asociado.

La configuración del ADS se realiza mediante la escritura de ciertos registros, cada uno asociado a un parámetro específico. La tabla ?? muestra los registros disponibles, tanto de lectura como de configuración, una descripción básica y la dirección de memoria asociada a los mismos.

ADDRESS	REGISTER	DEFAULT SETTING	REGISTER BITS									
			7	6	5	4	3	2	1	0		
Read Only ID Registers												
00h	ID	xxh	REV_ID[2:0]			1	DEV_ID[1:0]		NU_CH[1:0]			
Global Settings Across Channels												
01h	CONFIG1	96h	1	DAISY_EN	CLK_EN	1	0	DR[2:0]				
02h	CONFIG2	C0h	1	1	0	INT_CAL	0	CAL_AMPO	CAL_FREQ[1:0]			
03h	CONFIG3	60h	PD_REFBUF	1	1	BIAS_MEAS	BIASREF_INT	PD_BIAS	BIAS_LOFF_SENS	BIAS_STAT		
04h	LOFF	00h	COMP_TH[2:0]			0	ILEAD_OFF[1:0]		FLEAD_OFF[1:0]			
Channel-Specific Settings												
05h	CH1SET	61h	PD1	GAIN1[2:0]			SRB2	MUX1[2:0]				
06h	CH2SET	61h	PD2	GAIN2[2:0]			SRB2	MUX2[2:0]				
07h	CH3SET	61h	PD3	GAIN3[2:0]			SRB2	MUX3[2:0]				
08h	CH4SET	61h	PD4	GAIN4[2:0]			SRB2	MUX4[2:0]				
09h	CH5SET ⁽¹⁾	61h	PD5	GAIN5[2:0]			SRB2	MUX5[2:0]				
0Ah	CH6SET ⁽¹⁾	61h	PD6	GAIN6[2:0]			SRB2	MUX6[2:0]				
0Bh	CH7SET ⁽²⁾	61h	PD7	GAIN7[2:0]			SRB2	MUX7[2:0]				
0Ch	CH8SET ⁽²⁾	61h	PD8	GAIN8[2:0]			SRB2	MUX8[2:0]				
0Dh	BIAS_SENSP	00h	BIASP8 ⁽²⁾	BIASP7 ⁽²⁾	BIASP6 ⁽¹⁾	BIASP5 ⁽¹⁾	BIASP4	BIASP3	BIASP2	BIASP1		
0Eh	BIAS_SESN	00h	BIASN8 ⁽²⁾	BIASN7 ⁽²⁾	BIASN6 ⁽¹⁾	BIASN5 ⁽¹⁾	BIASN4	BIASN3	BIASN2	BIASN1		
0Fh	LOFF_SENSP	00h	LOFFP8 ⁽²⁾	LOFFP7 ⁽²⁾	LOFFP6 ⁽¹⁾	LOFFP5 ⁽¹⁾	LOFFP4	LOFFP3	LOFFP2	LOFFP1		
10h	LOFF_SESN	00h	LOFFM8 ⁽²⁾	LOFFM7 ⁽²⁾	LOFFM6 ⁽¹⁾	LOFFM5 ⁽¹⁾	LOFFM4	LOFFM3	LOFFM2	LOFFM1		
11h	LOFF_FLIP	00h	LOFF_FLIP8 ⁽²⁾	LOFF_FLIP7 ⁽²⁾	LOFF_FLIP6 ⁽¹⁾	LOFF_FLIP5 ⁽¹⁾	LOFF_FLIP4	LOFF_FLIP3	LOFF_FLIP2	LOFF_FLIP1		
Lead-Off Status Registers (Read-Only Registers)												
12h	LOFF_STATP	00h	IN8P_OFF	IN7P_OFF	IN6P_OFF	IN5P_OFF	IN4P_OFF	IN3P_OFF	IN2P_OFF	IN1P_OFF		
13h	LOFF_STATN	00h	IN8M_OFF	IN7M_OFF	IN6M_OFF	IN5M_OFF	IN4M_OFF	IN3M_OFF	IN2M_OFF	IN1M_OFF		
GPIO and OTHER Registers												
14h	GPIO	0Fh	GPIOD[4:1]				GPIOC[4:1]					
15h	MISC1	00h	0	0	SRB1	0	0	0	0	0		
16h	MISC2	00h	0	0	0	0	0	0	0	0		
17h	CONFIG4	00h	0	0	0	0	SINGLE_SHOT	0	PD_LOFF_COMP	0		

Tabla 3.1: Tabla de registros de la familia ADS [Datasheet_ADS]

Una descripción más detallada de cada uno de los bits de cada registro se puede encontrar en el *datasheet* del componente [Datasheet_ADS].

Como se puede ver en la tabla ??, los convertidores cuentan con una gran cantidad de opciones de configuración. Para el desarrollo de este proyecto se ha implementado un sistema de configuración que permite la lectura y escritura de todos los registros.

3.1.2. Transmisión de datos

Tras completar el proceso de adquisición de datos resulta necesario transmitir dicha información hacia un dispositivo capaz de procesarla. Para ello la placa original contaba con dos alternativas. La primera consiste en, mediante USB y acopladores aislantes, transmitir la información a un ordenador.

La segunda hace uso de dos tecnologías inalámbricas distintas que funcionan de forma excluyente y son seleccionables con un *jumper*: WiFi o Bluetooth.

WiFi

Para la transmisión de datos a través de WiFi se seleccionó el módulo ESP12-E, basado en el SoC ESP2866, también conocido nodemcu.

Este cuenta con un microcontrolador (MCU) embebido de 32 bits (Tensilica L106) con una memoria RAM de 36kB y una velocidad de reloj de la CPU de hasta 80MHz, proporcionando suficiente potencia para las tareas básicas.

Así mismo se incluye montado en el mismo paquete una memoria flash de 4MB en la que almacenar el código de los programas que se ejecutarán y una antena embebida, dotando al módulo de conectividad en la banda de 2.4GHz.



Figura 3.4: ESP8266

A efectos de diseño es muy importante saber cuales serán las entradas/salidas del dispositivo así como los pines dedicados para su programación. La figura ?? muestra un resumen de todas las funciones de cada uno de los pines. Como se puede observar, el SPI hace uso de los pines 5, 6, 7 y 16. Por otro lado el UART, necesario para la programación del micro hace uso de los pines 16 y 17. Dichos pines deberán reservarse posteriormente en la fase de diseño de la PCB.

El dispositivo tiene tres modos de arranque dependiendo del sitio desde el que cargue el código y la selección de uno u otro modo viene determinada por los pines MTDO, GPIO0 y GPIO2.

La tabla ?? los distintos modos de arranque y el estado en el que deben estar de los pines para iniciar en dicho modo.

MTDO	GPIO0	GPIO2	Modo	Descripción
L	L	H	UART	Descarga el código desde UART
L	H	H	Flash	Carga desde memoria Flash a través de SPI
H	x	x	SDIO	Carga desde una tarjeta SD

Tabla 3.2: Modos de arranque del ESP12-E [ESP_Boot_mode]

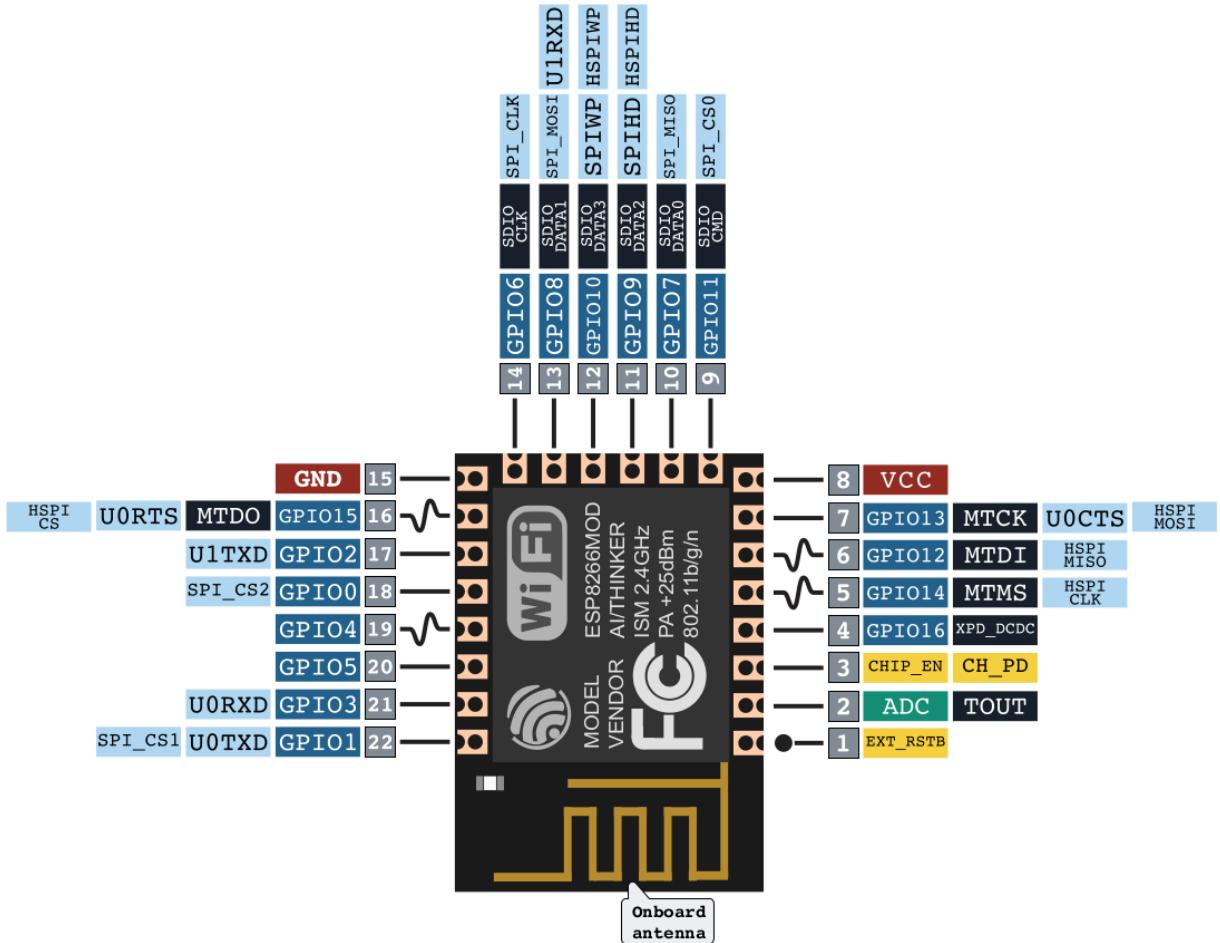


Figura 3.5: Resumen de todas las Entradas/Salidas del ESP12-E [ESP_Pinout]

Bluetooth

Para la transmisión de datos a través de Bluetooth se seleccionó el módulo Simblee™ RFD77101 ya que al igual que el módulo WiFi, cuenta con interfaces de comunicación a través de SPI para conectarse con el ADC (pines 21, 22, 31 y 32) y de UART para su programación posterior programación (pines 23 y 24).



Figura 3.6: Simblee™ RFD77101 [Datasheet_BT]

El módulo presenta un ARM Cortex-M0 como CPU con 128KB de memoria Flash, 24KB de RAM y una frecuencia de reloj de 16MHz.

Todos los dispositivos de transmisión inalámbrica anteriormente mencionados permiten su programación utilizando el IDE de Arduino lo cual facilita sensiblemente el proceso de desarrollo y prototipado teniendo la ventaja adicional de que es Software Libre.

USB

Como este proyecto tiene como objetivo independizar el sistema lo máximo posible del ordenador se ha optado por desestimar el sistema de transmisión por USB conservando solamente la interfaz inalámbrica.

3.2. Diseño final

Llegados a este punto se han analizado las características más importantes de cada uno de los elementos presentes en el sistema original, siendo los más importantes las distintas interfaces de comunicación y los pines de programación.

Con esta información ya es posible independizar cada uno de esos elementos y crear un nuevo diseño que cumpla con las especificaciones de este nuevo proyecto.

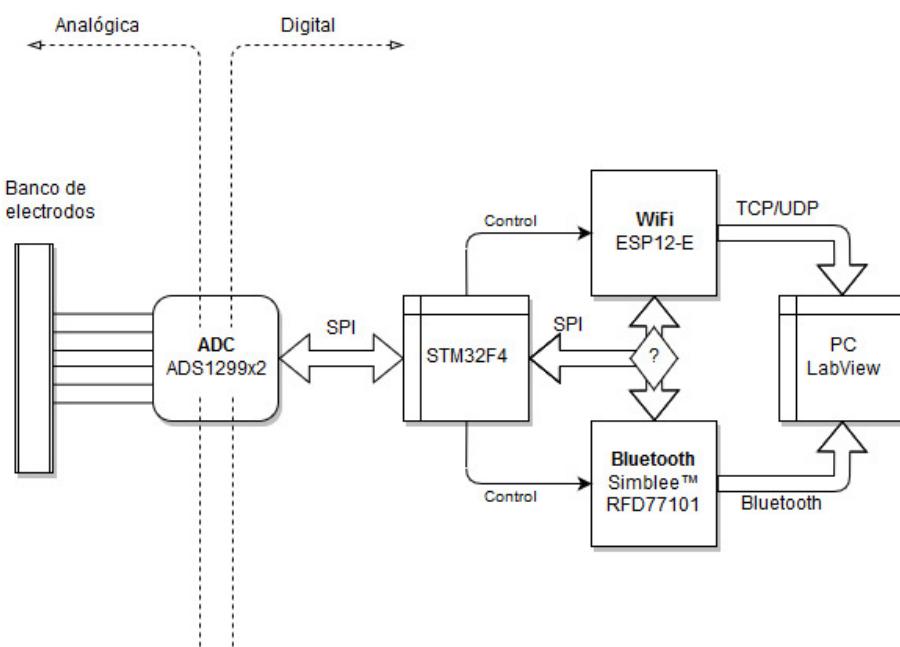


Figura 3.7: Esquema del proyecto final

El nuevo sistema estará compuesto por tres partes:

- En primer lugar etapa de adquisición compuesta de un banco de electrodos con sus correspondientes filtros analógicos y dos ADC.

- Posteriormente un microcontrolador se encargará de realizar el procesado de la señal y la gestión de los distintos elementos.
- Por último la transmisión de datos se realizará de forma inalámbrica a un ordenador u otro dispositivo mediante Bluetooth o WiFi.

Como se puede observar en la figura ??, el ordenador sigue estando presente en el sistema pero en esta ocasión su función se limita a mostrar la información siendo fácilmente sustituible en un futuro por un dispositivo menos potente y barato. Al utilizar un microcontrolador en la propia placa de adquisición se consigue aumentar la independencia del sistema y se dota de unas características muy interesantes, tanto de procesado de señal como de almacenaje de la misma o gestión del consumo.

3.2.1. Selección del microcontrolador

El microcontrolador es el núcleo del sistema. Para poder interactuar con todos los elementos anteriormente descritos deberá contar con las siguientes características:

- Bajo precio.
- Bajo consumo.
- Capacidad procesado de señal.
- Para poder utilizar el máximo de la velocidad de adquisición de los ADS (16kSPS) y evitar cuellos de botella, deberá contar con un Bus SPI de al menos 5.85Mb/s dedicados para la transmisión y la misma cantidad para recepción o dos buses.

$$\text{Tasa de transferencia} = 16k \text{ Muestras/s} * 8 \text{ canales} * 24\text{bits} * 2 \text{ ADS} = 5,85\text{Mb/s}$$

Hay una gran cantidad de microcontroladores en el mercado que podrían utilizarse para este proyecto pero, de entre todos los disponibles, aquellos con arquitectura **ARM** son los que mejor se adaptan a las especificaciones. Concretamente los más adecuados son aquellos englobados en la familia **Cortex M4** ya que están especialmente diseñados con DSP integrado para conseguir un rendimiento máximo minimizando el consumo.



(a) Logo de Texas Instrument



(b) Logo de STMicroelectronics

Figura 3.8: Principales fabricantes contemplados

CAPÍTULO 3. DISEÑO

La tabla ?? muestra varios dispositivos de esa familia vendidos por Texas Instrument o STMicroelectronics y un resumen de sus características principales.

	Texas Instruments	STMicroelectronics		
	TM4C123GH6PM	TM4C1294NCPDT	STM32F405	STM32F469
FCPU [MHz]	80	120	168	180
Flash [kB]	256	1024	1024	2048
RAM [kB]	32	256	192	384
SPI	x4	x4	x2 + 1	x6
Precio [€]	8,72	12,74	9,24	13,48

Tabla 3.3: Comparativa entre distintos MCUs

Todos los dispositivos anteriormente contemplados tienen DSP integrados así como una Unidad de Punto Flotante (FPU) que permite realizar operaciones matemáticas avanzadas de forma óptima.

Entre los dispositivos anteriores, los pertenecientes a la familia STM presentan mejor relación coste/prestaciones, pero el verdadero factor diferenciador son las herramientas dispuestas para la comunidad por parte del fabricante.

En la página web se pueden encontrar distintas aplicaciones y documentación que facilitan sensiblemente el proceso de desarrollo para esta plataforma.

Finalmente se seleccionó el MCU STM32F405 en el formato LQFP64 ya que sus características se ajustan perfectamente a las especificaciones, manteniendo unas muy buenas prestaciones y un precio bastante bajo. Todo esto con el valor añadido de que ya se contaba con la placa de desarrollo STM32F4 Discovery lo cual permitió comenzar con el aprendizaje y estudio del entorno sin la necesidad de esperar al diseño, impresión y soldado de la placa final.



Figura 3.9: Placa de desarrollo STM32F4 Discovery

El MCU cuenta con 3 buses SPI independientes que pueden funcionar en modo *Full Duplex*. El SPI₁ es capaz de funcionar hasta 42Mb/s mientras que los SPI₂ y SPI₃ pueden comunicar información hasta 21Mb/s. Los pines dedicados a dichos buses se pueden consultar en el *Datasheet* del componente [**Datasheet STM**].

Otra característica interesante de este MCU es la presencia de forma nativa de un gestor de USB On The Go (OTG) permitiendo así conectar un dispositivo USB para almacenar información a largo plazo.

3.2.2. Alimentación

Tras seleccionar todos los elementos se va a proceder a escoger una alimentación que permita a todos los dispositivos funcionar en condiciones óptimas.

La tabla ?? muestra un resumen de todos los elementos presentes en el sistema junto con los rangos de voltaje recomendados por los fabricantes para su alimentación.

Dispositivo	V _{min} [V]	V _{max} [V]
Simblee BT	1.8	3.6
ESP12-E	3.0	3.6
STM	1.8	3.6
ADS (Digital)	1.8	3.6
ADS (Analógica)	4.75	5.25
USB	5	5

Tabla 3.4: Rangos de alimentación de todos los elementos

De la tabla ?? se deduce que para que todos los dispositivos funcionen correctamente será necesario dotar a la placa de 5 voltios con los que se podrá alimentar la parte analógica del ADS así como el USB mientras que la parte digital se puede alimentar en el rango de 3V a 3.6V.

Por motivos de compatibilidad con el diseño anterior y tras comprobar que se cumple con los requisitos impuestos por los nuevos elementos del sistema se ha optado por mantener el mismo esquema de alimentación que en el proyecto base.

El sistema de alimentación se compone de dos partes principales, cada una encargada de proporcionar el voltaje deseado manteniendo el ruido generado por el mismo al mínimo.

Alimentación 3.3V

Para conseguir un voltaje de 3.3V estable se ha utilizado el regulador AZ1117C-3.3 ya que es capaz de conseguir una precisión para el voltaje de salida del $\pm 1\%$ así como un ruido de salida de $0.003\% V_{out}$ entre 10Hz y 10kHz. En la figura ?? se muestra el esquema eléctrico utilizado, que es una variación del circuito recomendado por el fabricante en su [datasheet \[Datasheet_3.3\]](#).

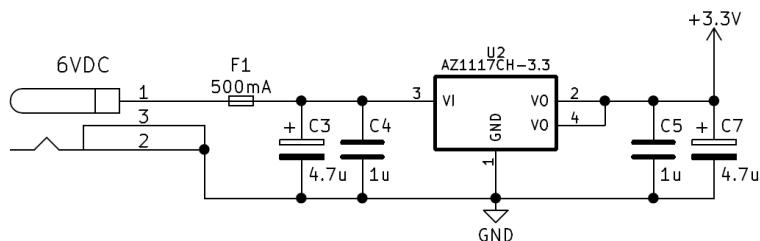


Figura 3.10: Esquema de alimentación a 3.3V

Alimentación 5V

Los 5V serán utilizados por el dispositivo de almacenamiento USB para su alimentación y por el ADS para generar los distintos voltajes de referencia que necesita para operar correctamente. Al afectar de forma directa a las mediciones realizadas por el ADS la eliminación de variaciones en este voltaje es crucial, pues estas supondrán un ruido añadido a la señal final.

El regulador encargado de proporcionar 5V es el MCP1711. Este integrado está caracterizado por tener un rizado de salida menor al 1% del voltaje de salida así como de poseer una corriente en reposo muy baja. Este último parámetro facilitará el diseño de un sistema portátil alimentado por baterías aumentando la duración de la misma. La figura ?? muestra el esquema eléctrico utilizado.

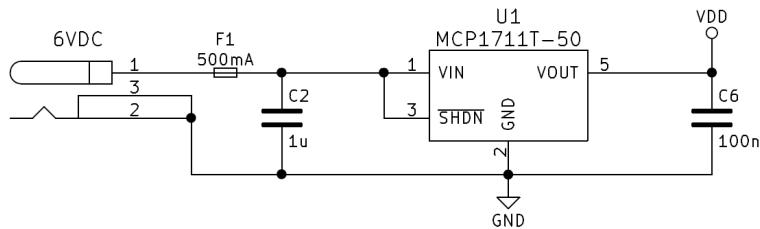


Figura 3.11: Esquema de alimentación a 5V

Para funcionar correctamente ambos integrados necesitan que el voltaje de entrada sea superior al voltaje de salida en un factor que en la documentación técnica recibe el nombre de “Tensión de Dropout”(V_{DROP}).

De acuerdo al *datasheet* de ambos reguladores, V_{DROP} es para 3.3V y 5V, 1.3V y 0.43V respectivamente. Con esa información se deduce que el integrado que limita el diseño es el regulador de 5V de modo que con una entrada de al menos 5.43V ambos reguladores deberían funcionar correctamente.

Finalmente se ha optado por una fuente de alimentación de 6V ya que esto permitirá hacer uso de pilas o baterías para alimentar el sistema, dotándolo de independencia de la red eléctrica y eliminando el riesgo de electrocución.

3.3. Circuito electrónico y esquemáticos

El último paso de la fase de desarrollo será generar un esquemático capaz de englobar todos los elementos anteriormente presentados, interconectarlos y dar como resultado un sistema funcional.

En este punto es importante valorar dos alternativas de diseño, cada una con sus ventajas e inconvenientes: implementación de todo el circuito de cero o crear una placa que se conecte a la ya existente.

Si bien es cierto que para un diseño final crear una placa que englobe todos los componentes sería lo ideal, pues presentaría un formato más compacto y mejor presentación, hacerlo también supone crear una placa más grande y desaprovechar aquellas ya construidas en proyectos anteriores.

Teniendo en cuenta que se cuenta con varias placas ya montadas y que el sistema está en fase de prototipo, se va a optar por la segunda opción, creando una segunda placa independiente en la que se incluirán todos los elementos correspondientes a la gestión de las señales digitales del sistema, dejando las señales analógicas en la otra placa. De esta forma la fase de diseño de la PCB y de montaje se simplifica considerablemente y se abaratan costes al reutilizarse componentes.

Para la conexión con la otra placa se aprovechará el espacio dejado por el módulo ESP12-E, pues al hacer uso de SPI es posible obtener todas las señales necesarias para interactuar con el ADS.

El sistema embebido en esta placa incluirá los elementos que se pueden ver en la figura ??

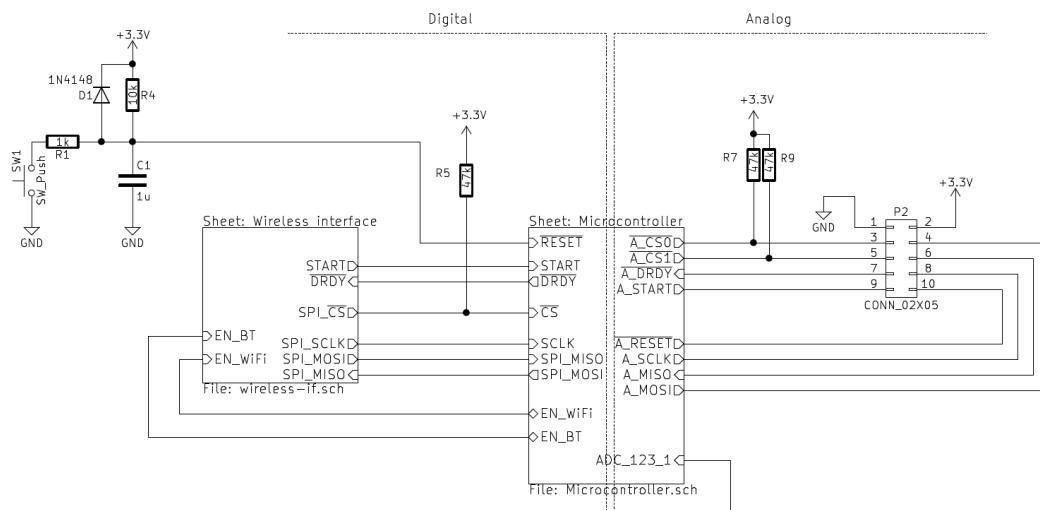


Figura 3.12: Esquema general del sistema

Se ha incluido en la placa un botón de reinicio con su correspondiente circuito electrónico así como una realimentación desde la alimentación hasta uno de los pines ADC el microcontrolador para poder monitorizar el estado de la batería.

3.3.1. Circuito de alimentación

Aunando los dos circuitos presentados en la sección ?? el resultado final es el obtenido en la figura ??.

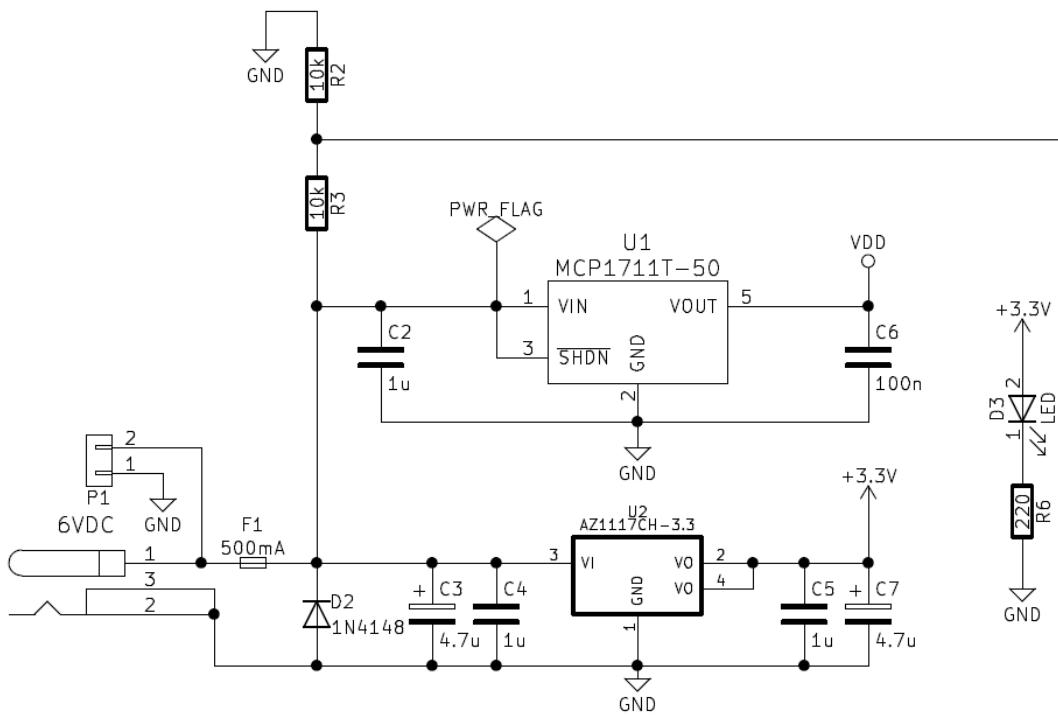


Figura 3.13: Esquemático final del circuito de alimentación

El fusible (F1) garantiza que la máxima corriente que consumirá el dispositivo es de 500mA, evitando así que el sistema o el paciente sufran daños en caso de un cortocircuito. Adicionalmente se ha incluido un diodo LED cuya función es indicar el estado de la placa. Si la placa ha encendido correctamente o si se encuentra en funcionamiento el LED se encenderá.

El diodo (D2) junto con el condensador (C3) evitarán que los transitorios afecten al voltaje de entrada asegurando así que la alimentación que recibirán ambos integrados será lo más estable posible.

Con el objetivo de monitorizar el estado de la batería se ha utilizado el ADC incorporado en el propio microcontrolador. Como la señal de entrada se encuentra fuera del rango soportado en las especificaciones del STM se ha optado por incorporar las resistencias R2 y R3 formando un divisor de tensión utilizando así la señal resultante para realizar las medidas.

3.3.2. Microcontrolador

El microcontrolador es el núcleo del sistema. Este hace de centro de control de todas las señales digitales que se transmiten así como de gestor de dispositivos, decidiendo que dispositivos se encuentran activos en cada momento. Para gestionar que dispositivos se encuentran habilitados se ha sustituido el *jumper* de la placa original por GPIO del microcontrolador. De esta forma se consigue mayor flexibilidad, automatización y se optimiza el consumo.

Adicionalmente se ha integrado un LED conectado al pin PA9 que dotará a la placa de indicadores visuales del estado en el que se encuentra.

La figura ?? muestra una representación del integrado junto con todos los elementos con los que está conectado.

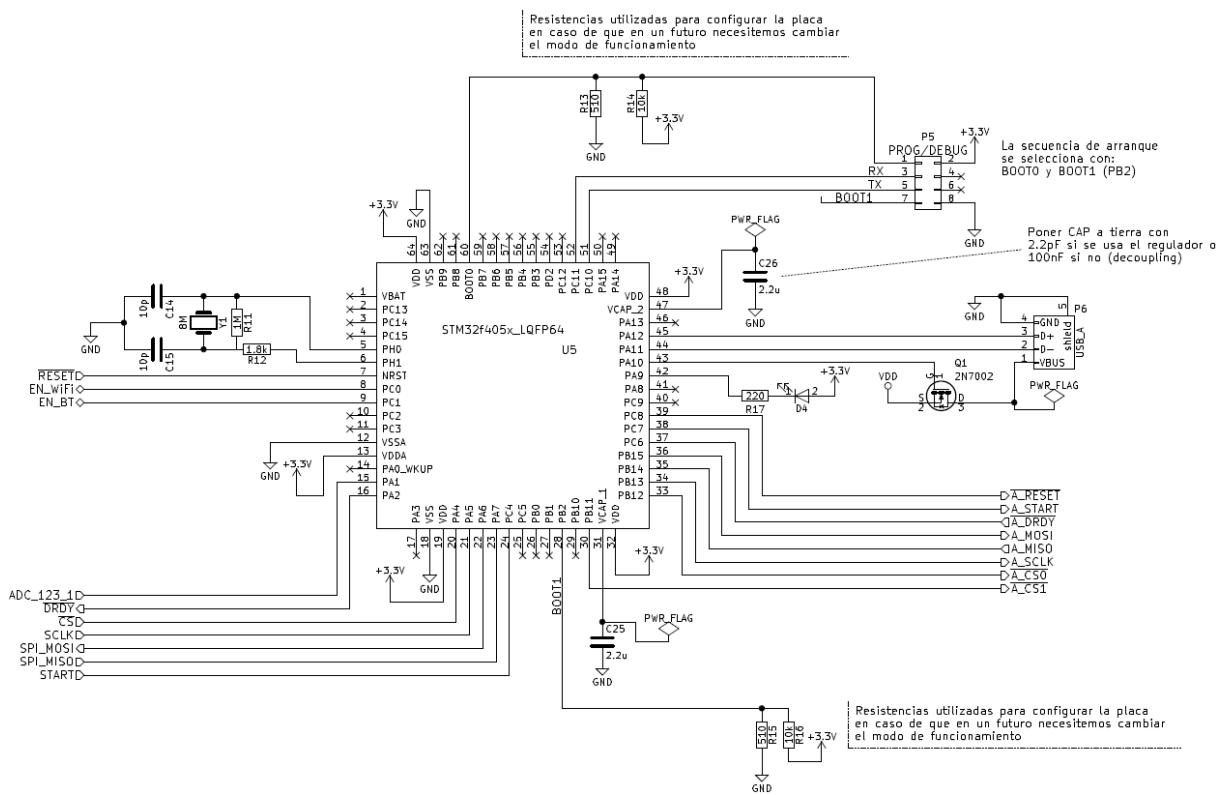


Figura 3.14: Esquemático del microcontrolador

El modo de arranque del dispositivo viene determinado por el estado de los pines Boot0 y Boot1. Haciendo uso de las resistencias R13, R14, R15 y R16 se consigue forzar que en condiciones normales de operación el STM arranque desde la memoria Flash integrada. Con el objetivo de reprogramar el microcontrolador se ha añadido el conector P5. Dicho conector permite alternar entre los distintos modos de arranque del STM e interactuar con él por UART. Esta última característica será la que permitirá subir el código a ejecutar pero también brinda funciones de *debug*.

CAPÍTULO 3. DISEÑO

El sistema aprovecha dos de los 3 buses SPI. El bus SPI1, capaz de transmitir a 41Mb/s se ha reservado para la comunicación ESP12-E \iff STM32F4 mientras que el utilizado para comunicarse con los ADS es el SPI2 con una velocidad de hasta 21Mb/s.

El MCU puede trabajar con un oscilador interno sin problemas pero la presencia de un oscilador externo basado en un cristal de cuarzo proporciona ciertas ventajas como son mayor precisión en el reloj y la posibilidad de usar PLL para aumentar la frecuencia de trabajo del procesador.

El circuito asociado al cristal se puede observar en la parte superior izquierda de la figura ?? pero se incluye a continuación para facilitar la lectura de este documento:

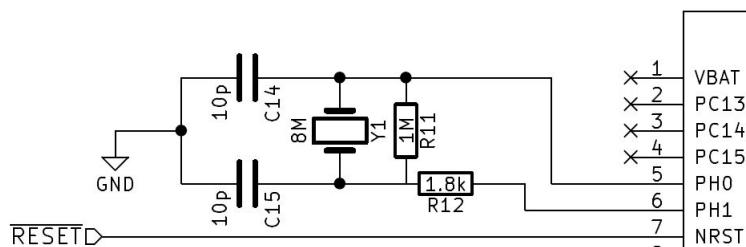


Figura 3.15: Detalle del circuito asociado al oscilador externo

Para realizar un diseño funcional del circuito del oscilador se ha utilizado el *datasheet* del dispositivo junto con una guía de buenas prácticas [[Guia_Oscilador](#)], ambos proporcionados por el fabricante. La configuración utilizada a nivel de software para la gestión de dicho reloj se explicará en mayor profundidad en el capítulo ??.

Se han añadido todos los condensadores recomendados por el fabricante. Algunos deben tener una capacidad determinada en función del modo de funcionamiento del microcontrolador (C25 y C26), otros, denominados condensadores de desacoplo, tienen como objetivo eliminar el ruido de altas frecuencias de la zona de alimentación. El condensador C11 es denominado Bulk y su función es garantizar una alimentación lo más estable posible.

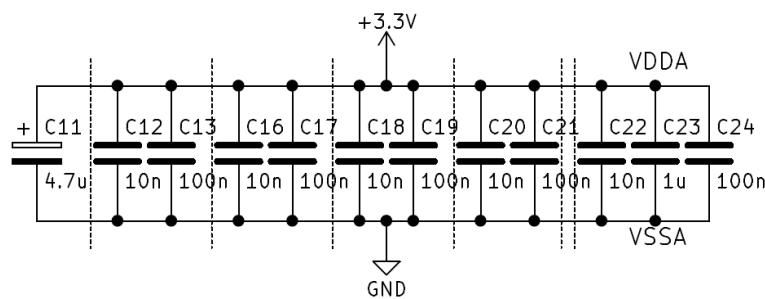


Figura 3.16: Condensadores Bulk (C11) y de desacoplo

Por simplicidad y legibilidad se han agrupado todos en una zona del esquemático pero a la hora de diseñar la PCB será necesario tener presente que para que el dispositivo funcione correctamente estos últimos deben localizarse lo más cerca posible de los pines de alimentación.

Finalmente, como el MCU tiene la capacidad de interactuar directamente con dispositivos USB, con el objetivo de implementar en un futuro características que aprovechen dicha capacidad se ha añadido un conector USB cuyo bus de alimentación se encuentra controlado por el propio MCU. De esta forma es posible habilitar y deshabilitar el dispositivo USB y reducir el consumo.

3.3.3. Interfaz inalámbrica

En comparación con el STM, los esquemáticos necesarios para hacer funcionar los dos microcontroladores encargados de transmitir la información a través de WiFi y Bluetooth son bastante sencillos.

ESP12-E

El ESP necesita, al igual que el STM, condensadores Bulk y de desacoplo. Ambos se pueden apreciar en la figura ?? en la parte inferior izquierda y deberán estar localizados en la PCB lo más cerca posible de los pines de alimentación.

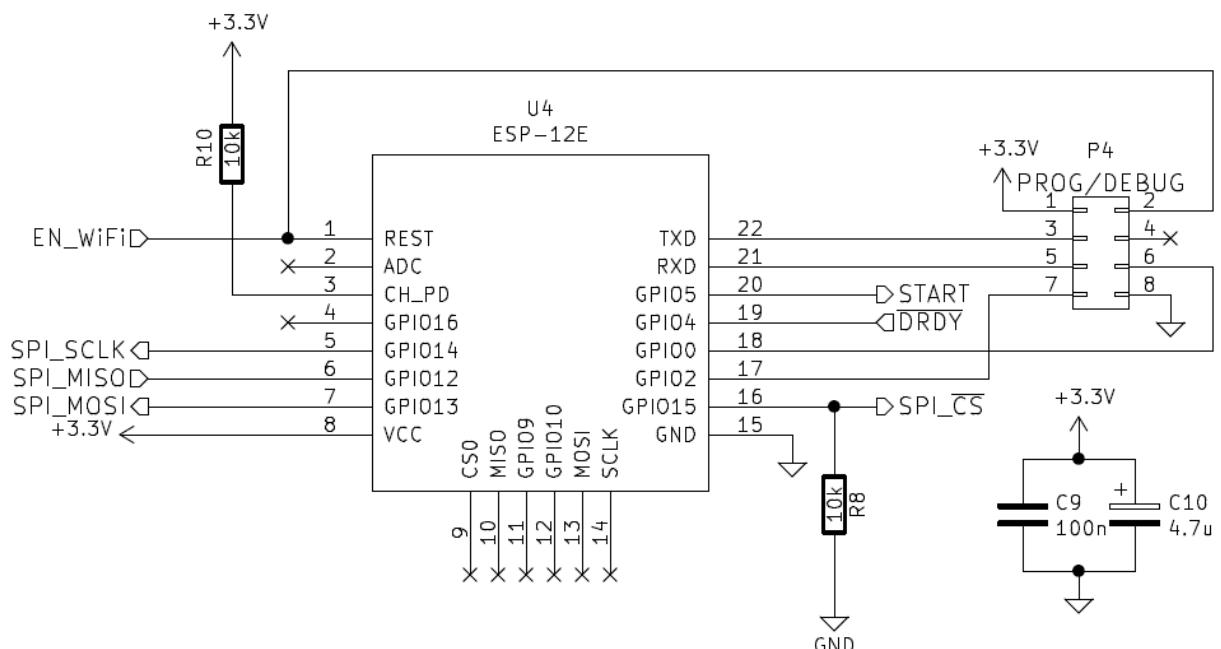


Figura 3.17: Esquemático del ESP-12E

La resistencia R10 fuerza al ESP a estar en un estado activo salvo que a través del pin “EN_WIFI” el STM lo desactive.

El modo de arranque del STM viene definido por la resistencia R8 junto con el conector P4. Dicho conector permite poner el ESP en modo programación con sólo cortocircuitar los pines 6 y 8 e incluye acceso al bus UART a través de los pines 3 y 5.

Bluetooth Simblee

Para el dispositivo Bluetooth se ha habilitado otro conector de programación. En esta ocasión con los pines 2, 3 y 4 es suficiente ya que el IDE de Arduino se encarga de gestionar el estado de los pines para forzar el modo programación.

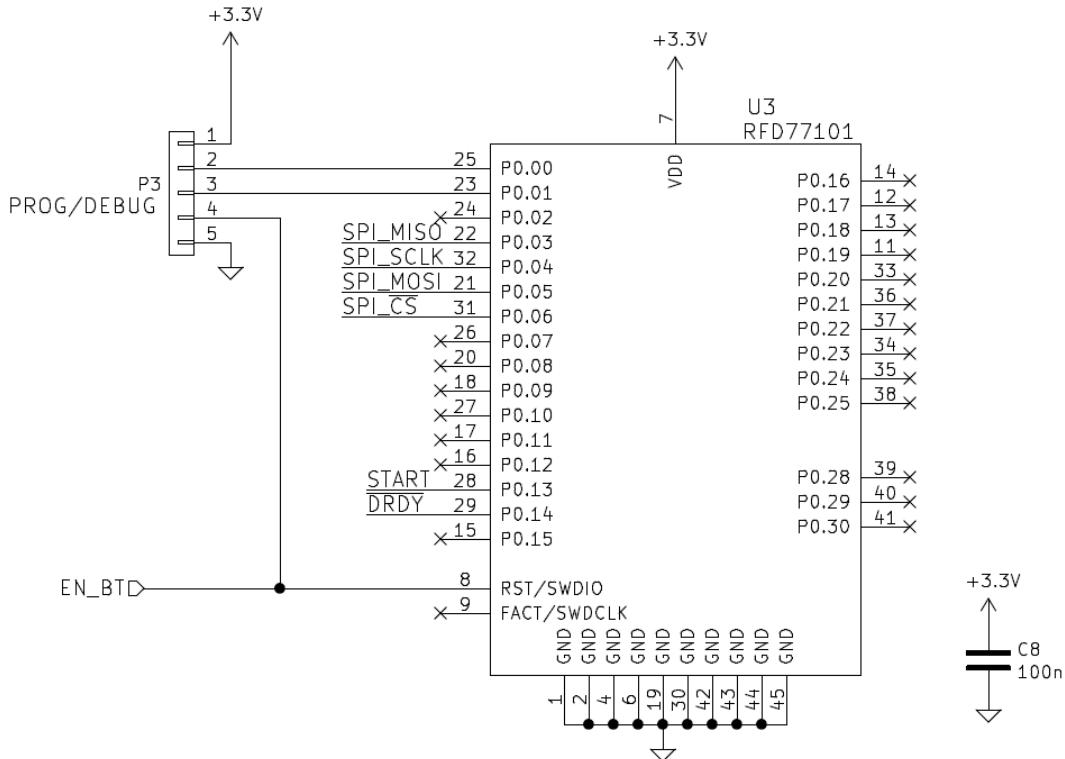


Figura 3.18: Esquemático del dispositivo Bluetooth Simblee

Se han habilitado los pines relacionados con el bus SPI así como los de DRDY y START, encargados de gestionar la transmisión de datos.

En esta ocasión se ha dejado sólo un condensador de desacoplo ,pues los de Bulk dispuestos para los otros dispositivos suplen la necesidad de utilizar otro para este.

Todos los esquemáticos presentados a lo largo de este apartado han sido generados haciendo uso de la herramienta Kicad. Al ser un esquemático su lectura e interpretación es independiente de la herramienta salvo por el caso del elemento “PWR_FLAG” presente en algunas figuras. Dicho elemento es característico de esta herramienta y sirve para evitar errores, ya que todos los pines categorizados como pines de alimentación que no lleven un “PWR_FLAG” provocarán una alerta al compilar y generar el esquemático.

4

Implementación de la PCB

En el diseño e implementación de la PCB es muy importante tener presente que cualquier fallo a nivel de hardware supone una gran pérdida de tiempo y, por lo tanto, dinero. Desde que el diseño es terminado y se manda a producir la placa hasta que esta se recibe transcurre una media de dos semanas . Perder esa cantidad de tiempo por un fallo de diseño a nivel docente supone, en el peor de los casos, no entregar el proyecto en la fecha acordada pero a nivel empresarial puede significar perder la exclusividad del diseño cuando se compite con otras compañías.

Las revisiones manuales permiten evitar ciertos errores pero una buena herramienta bien configurada contribuye a prevenir dichos errores desde el principio. Como ya se ha mencionado en el capítulo ??, para la realización de este proyecto se ha utilizado la herramienta KiCad, no sólo por ser Software Libre sino porque presenta ciertas características muy interesantes:

- **Entorno de desarrollo integrado:**

Desde la propia herramienta se pueden hacer los esquemáticos, definir los componentes y librerías e incluso diseñar y previsualizar la PCB.

- **Multiplataforma:**

Disponible en Windows, Linux y Mac OS.

- **Respaldado por una gran comunidad**

Kicad tiene una gran comunidad que deja a disposición de los usuarios una documentación muy extensa.

- **Constante desarrollo**

Se liberan actualizaciones con regularidad.

Tras instalar y configurar KiCad, al abrir la herramienta se carga un gestor de proyectos desde el que se puede gestionar un gran número de elementos. La figura ?? muestra a modo de ejemplo el estado de KiCad al final del proyecto.

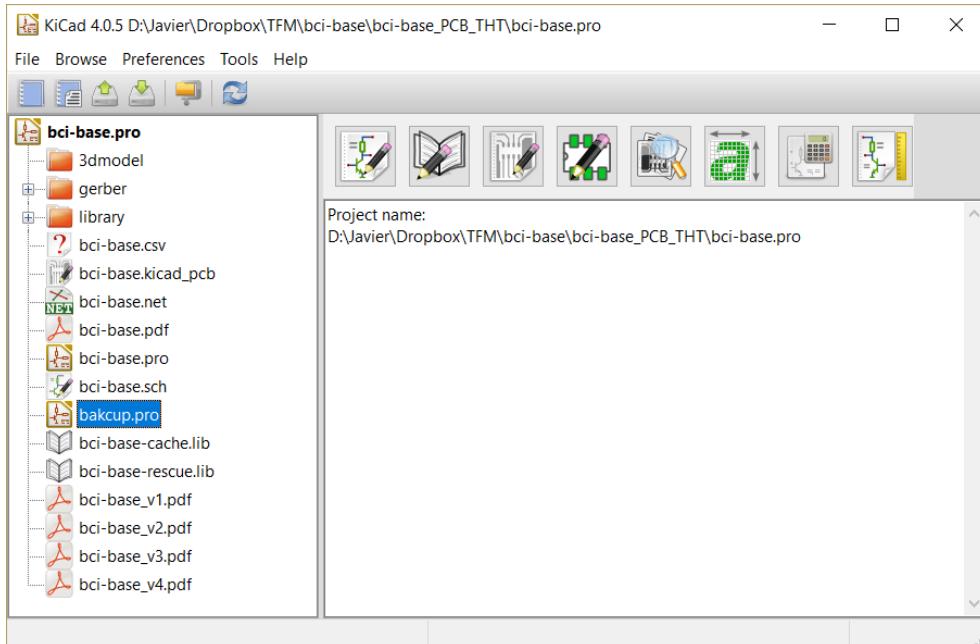


Figura 4.1: Gestor de proyectos de KiCad

Como se puede observar en la imagen, a la izquierda aparecen todos los archivos pertenecientes al proyecto mientras que en la parte superior hay un acceso directo a las distintas partes que componen KiCad (gestor de esquemáticos, librerías, modelos 3D, etc.).

Durante la fase de diseño y realización del esquemático, cada componente fue seleccionado de entre los disponibles preinstalados con la herramienta. Aunque los componentes más comunes como son las resistencias o los condensadores se pueden encontrar sin problemas, para trabajar con otros componentes como el ESP ha sido necesario crear una librería propia. Más adelante, cuando las especificaciones de diseño se hayan definido, se enlazará el símbolo que representa cada componente con el elemento físico que estará presente en la PCB, es decir, su *footprint* y su modelo 3D.

4.1. Limitaciones del fabricante

El diseño de la PCB tiene ciertas restricciones, algunas impuestas por el propio diseño del circuito (tipo de componentes, número de pistas, tamaño final, etc.), otras, como las tratadas en esta sección, serán impuestas por el propio fabricante de PCBs.

La mayoría de empresas fabricantes de PCBs del mercado dejan a disposición de sus clientes un listado de las limitaciones con las que cuentan, garantizando que cualquier diseño que se adecue a dichas especificaciones será impreso sin problemas.

De entre las disponibles en Internet se seleccionó la compañía ITEAD por presentar una buena relación prestaciones/precio, haberse contratado sus servicios previamente y un buen tiempo desde la impresión hasta la recepción de la placa.

En su página web [[ITEAD PCB Limitations](#)], ITEAD ha preparado una tabla con un resumen de las características con las que se puede contar si se imprime una PCB en condiciones normales. Dicha tabla se recoge a continuación:

Característica	Valor
Layers	1 - 4
Material	FR-4
Board Dimension (max)	380mm X380mm
Board Dimension (min)	10mm X10mm
Outline Dimension Accuracy	±0.2mm
Board Thickness	0.40mm–2.0mm
Board Thickness Tolerance	±10 %
Dielectric Separation thickness	0.075mm–5.00mm
Conductor Width (min)	0.15mm (Recommend>8mil)
Conductor Space (min)	0.15mm (Recommend>8mil)
Outer Conductor thickness	35um
Inner Conductor thickness	17um–100um
Copper to Edge	>0.3mm
Plated Component	
Plated via Diameter(Mechanical)	0.3mm–6.30mm
Plated Hole Diameter Tolerance(Mechanical)	0.08mm
Unplated Hole Diameter Tolerance	0.05mm
Hole Space(min)	0.25mm
Hole to Edge	0.4mm
Annular Ring(min)	0.15mm
Solder Resist Type	Photosensitive ink
Solder Resist Color	Black, Green, White, Blue, Yellow
Solder Resist Clearance	0.1mm
Solder Resist Coverage	0.1mm
Plug Hole Diameter	0.3mm–0.65mm
Silkscreen line width (mim)	6mil

Tabla 4.1: Restricciones de ITEAD para la fabricación de una PCB

Aunque la lista de restricciones parece alta, la mayoría de ellas no supone un problema para un proyecto de estas dimensiones. Para comprobar si esta afirmación es correcta bastará con comprobar si la característica más restrictiva se cumple, es decir, comparar la separación mínima de los pads del módulo Bluetooth con la separación mínima entre conductores, denominada en la tabla ?? como *Conductor Space*. De acuerdo a su *datasheet*, la separación entre pines de este componente es de 9.84 mil (0.25 mm), valor muy superior a los 8 mil (0.2 mm) recomendados por el fabricante.

Adicionalmente, informan de que la utilización de *Buried vias* y *Blind vias* no es posible por el momento. En la figura ??, proporcionada por ITEAD en su página web, se ilustra como es cada tipo de vía.

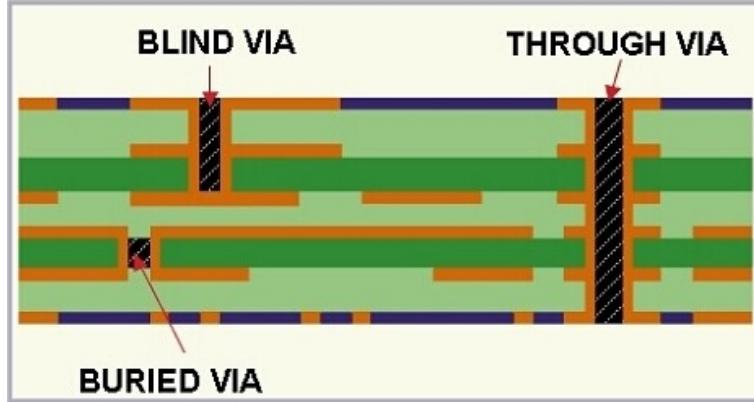


Figura 4.2: Tipos de vías

Con toda la información recopilada hasta el momento ya es posible configurar KiCad para forzar que dichas restricciones se cumplan en todo momento. El menú “*Design Rules*” permite configurar estos parámetros (ver fig. ??) así como realizar ciertos ajustes dependiendo de la función que tendrá cada pista (ver fig. ??).

(a) Condiciones especiales

	Clearance	Track Width	Via Dia	Via Drill	uVia Dia	uVia Drill
Default	0.008	0.008	0.028	0.012	0.028	0.012
POWER	0.008	0.008	0.028	0.012	0.028	0.012
Vdd	0.008	0.011811023	0.028	0.012	0.028	0.012

(b) Reglas de diseño en KiCad

Via Options:	
<input checked="" type="radio"/> Do not allow blind/buried vias <input type="radio"/> Allow blind/buried vias	

Minimum Allowed Values:	
Min track width (""):	0.008
Min via diameter (""):	0.028
Min via drill dia (""):	0.012
Min uvia diameter (""):	0
Min uvia drill dia (""):	0

Figura 4.3: Reglas de diseño en KiCad

En la figura ?? se puede observar como las restricciones de diseño anteriormente mencionadas ya se encuentran aplicadas.

4.2. Componentes y librerías

Aunque en el esquemático se escogieron los valores de todos los componentes, a la hora de realizar un diseño final hay que tener en cuenta otros muchos parámetros. ¿Qué tamaño tendrá el componente?, ¿cuál será su tolerancia?, ¿qué formato se ajusta mejor, THT o SMT? La respuesta a todas estas preguntas acabará definiendo el componente a elegir, su precio y su disponibilidad.

Utilizar componentes en el formato THT puede suponer una ventaja las primeras veces que se realiza una soldadura o al trabajar con electrónica de potencia. En ambos casos se aprovecha el grosor del conector y el hecho de que atraviese la placa para dar mayor comodidad al técnico y disminuir la resistividad de la unión respectivamente.

Por desgracia, al trabajar con electrónica digital o analógica que no involucra alta potencia, la utilización de dichos componentes limita el diseño e impone restricciones que mediante SMT se evitan con relativa facilidad. Un claro ejemplo es la imposibilidad de enrutar pistas bajo los conectores de dichos componentes THT.

A lo largo del diseño de la PCB se seleccionará en la medida de lo posible componentes en su formato SMT.

Por simplicidad y comodidad se ha escogido trabajar con una tamaño estándar de 0603 con medidas de 0.063" x 0.031" (1,6 mm x 0,8 mm) ya que, por un lado permiten su manejo y soldado sin necesidad de herramientas especiales, y por otro, son medidas muy comunes, facilitándose de esta forma la localización de componentes así como distribuidores primarios y secundarios.



Figura 4.4: Resistencia en formato 0603 [Imagen_0603]

4.2.1. Asignación de footprint

Tras decidir el tamaño de los componentes ha llegado el momento de enlazar cada uno de los símbolos presentes en el esquemático que se generó al comienzo del proyecto con un componente que contenga un *footprint* y, opcionalmente, un modelo 3D asociado.

Si bien el segundo elemento no es normalmente necesario el primero resulta imprescindible, pues contiene información básica sobre el componente (número de pads y conexiones, tamaño real, serigrafías, etc).

Como ya se ha mencionado anteriormente, KiCad se caracteriza por tener una gran comunidad que lo respalda. Esto se traduce en que la mayoría de los componentes del

mercado ya han sido incluidos en librerías de código abierto disponibles en Internet, lo cual supone un ahorro considerable de tiempo de cara a este o futuros proyectos. Por desgracia esto no es siempre suficiente de modo que KiCad ha sido diseñado para, en caso de ser necesario, crear una librería en la que almacenar los *footprints*, serigraffías y modelos 3D que hagan falta, conteniendo las herramientas con las que crear o editar uno ya existente para adaptarlo a las necesidades del proyecto.

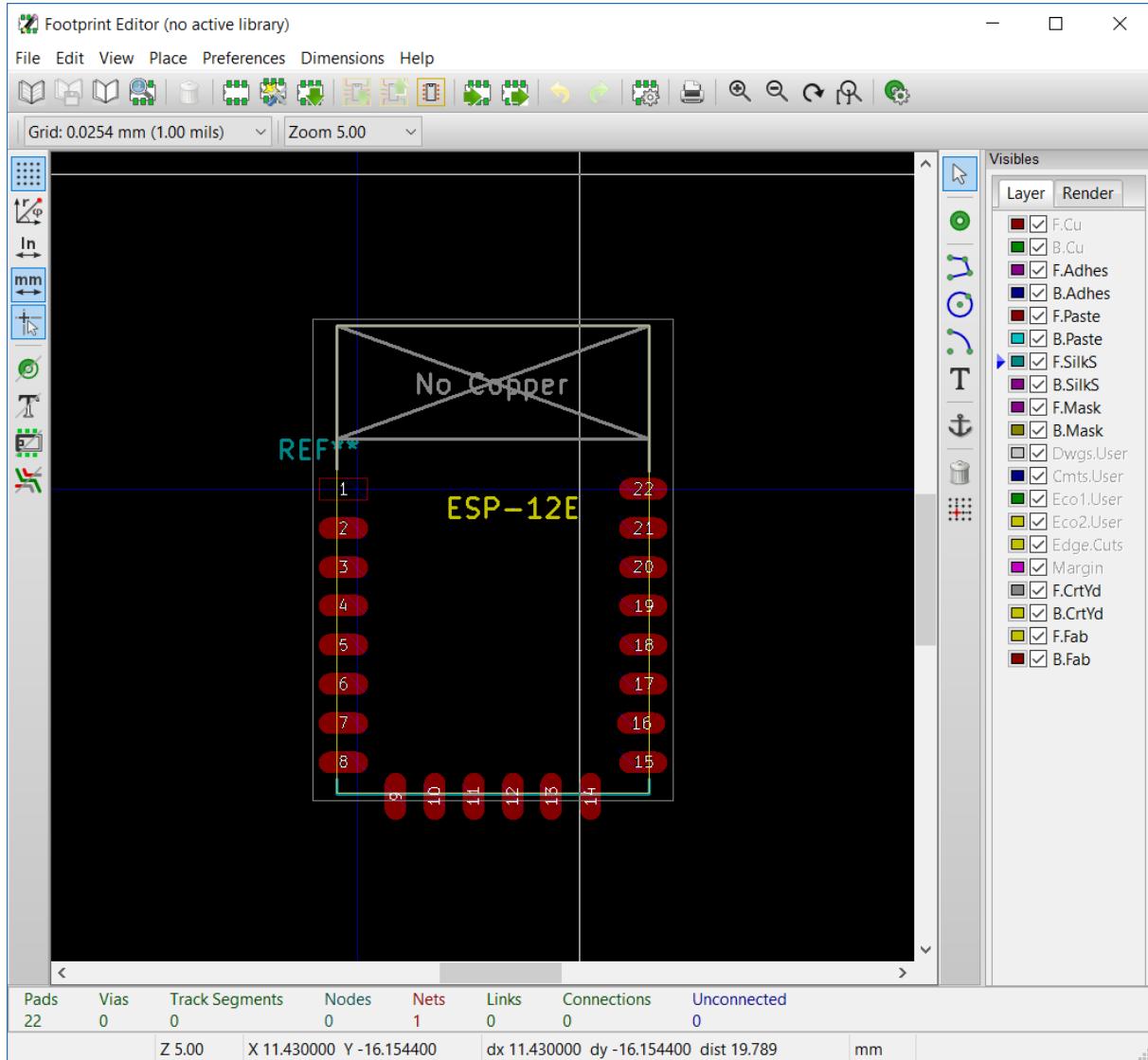


Figura 4.5: *Footprint* modificado para adaptarlo al ESP12-E

Una vez se han localizado o creado los *footprints* de todos los componentes es necesario asociarlos entre si. Esto permite que en la fase de diseño de la PCB, KiCad pueda cargar una representación física del componente. La asociación se realiza con el complemento CvPcb, accesible desde Eeschema. La figura ?? muestra la interfaz de usuario tras finalizar este proyecto.

A la izquierda aparecen todas las librerías disponibles, en la columna central los componentes de este proyecto y a la derecha los footprints contenidos en la librería seleccionada en la columna izquierda.

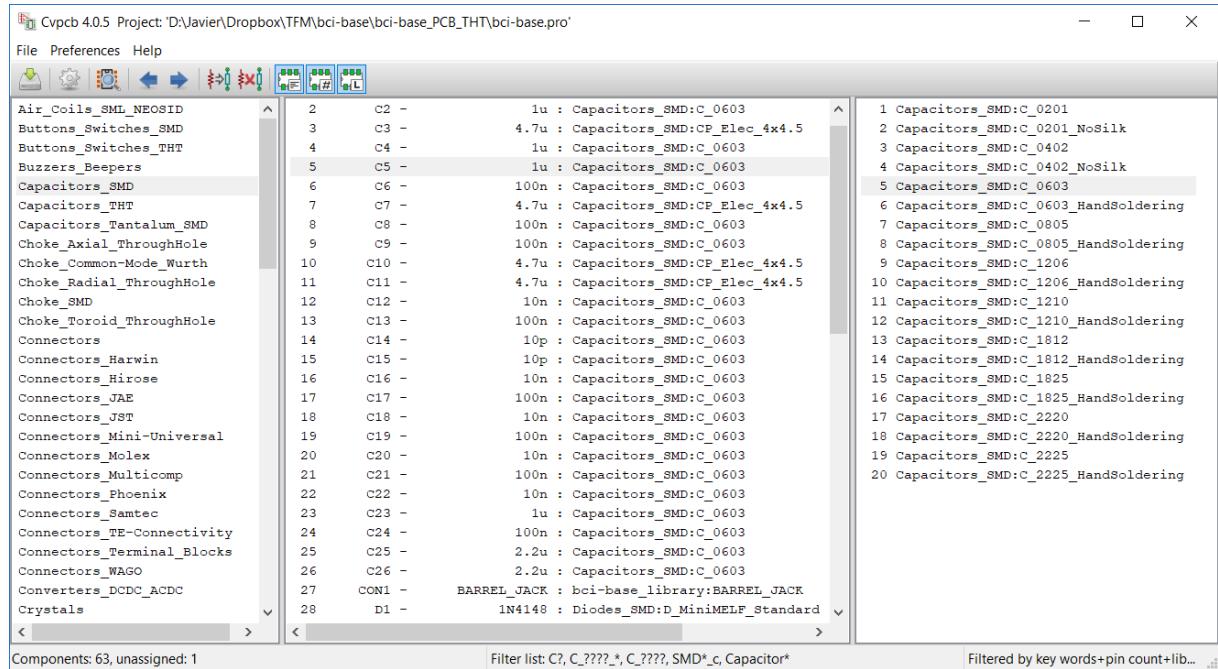


Figura 4.6: Herramienta cvpcb asociando a un componente su *footprint*

Es posible realizar búsquedas para agilizar el proceso haciendo uso de los tres botones situados en la parte superior derecha. De izquierda a derecha permiten filtrar por palabras clave extraídas del componente, por número de pines y por librería activa.

4.3. PCBnew

Eeschema da como salida dos tipos de archivos que representan la interconexión del los elementos del circuito. Por un lado, un archivo PDF destinado a su lectura por humanos, por otro, un fichero en formato NET. Este último será el fichero de entrada de la herramienta de diseño de PCB denominada PCBnew.

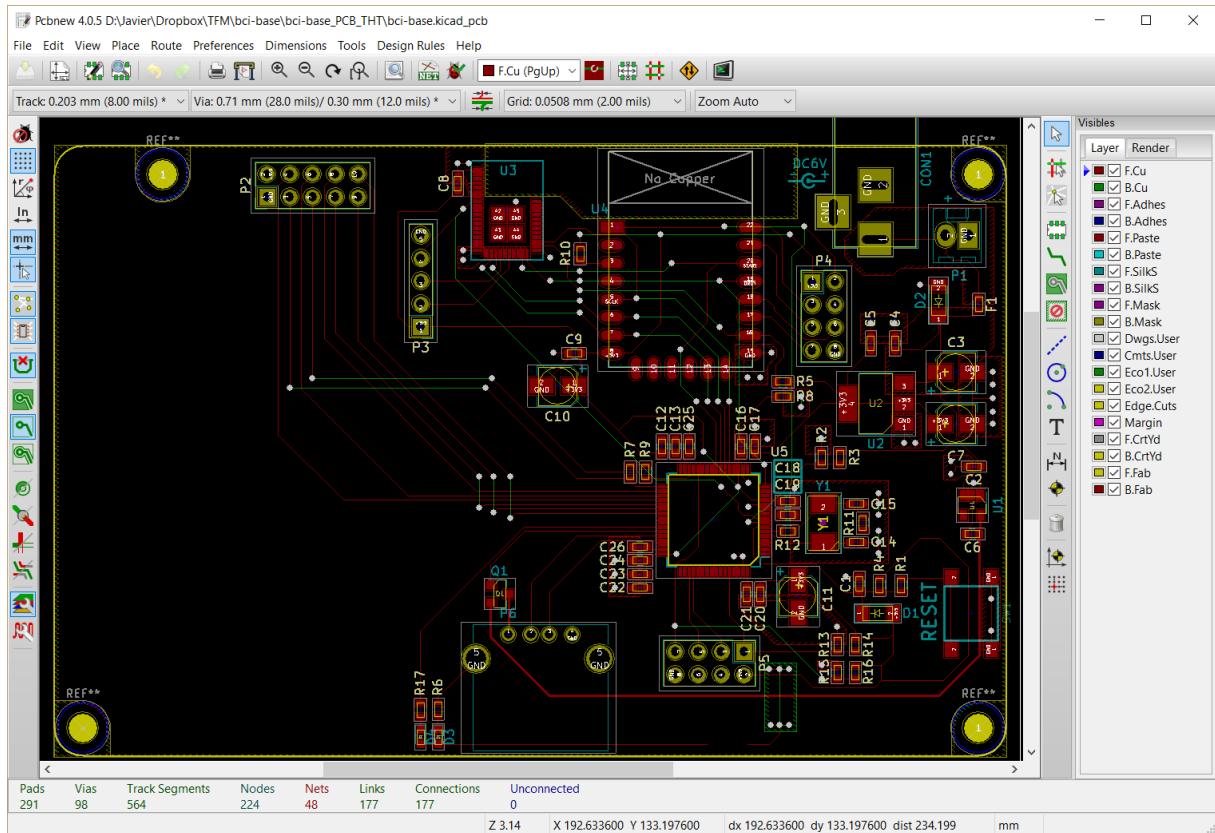


Figura 4.7: Herramienta PCBnew tras finalizar el proyecto

Tras cargar el .net todos los componentes aparecen representados en la zona de trabajo. Cada uno de los conectores muestra una línea que indica a que otros dispositivos se debe conectar para que el la netlist se generada por Eeschema se cumpla.

Para proyectos de menor envergadura como este, la disposición de los elementos se puede realizar de forma manual, pero KiCad está pensado para poder trabajar con diseños de miles de componentes. En estos casos es posible utilizar la propia disposición automática de KiCad o importar la disposición de herramientas externas como FreeRoute.

Una vez todos los componentes se encuentran posicionados, es el momento de conectarlos entre ellos. Con este objetivo se utiliza el trazado de las pistas. Como ya se había mencionado, las características de las pistas vendrán determinadas por las reglas de diseño y el tipo de red al que pertenece (por defecto, de alimentación, de tierra, etc).

Para aquellos puntos comunes a varios dispositivos como son GND o Vcc es posible definir planos. La definición de planos permite, además de ahorrar el trazado de un gran

número de pistas, disminuir la resistividad de una conexión, consiguiéndose así que el voltaje sea lo más parecido posible en todo el sistema.

La definición de un plano no imposibilita el trazado de una pista que lo atraviese. Todas las pistas que atraviesan un plano son protegidas con una zona de guarda sin cobre que evita cortocircuitos y cuyo grosor viene definido en las reglas de diseño.

En ocasiones será necesario forzar que una parte de la placa no contenga ningún elemento conductor, bien para evitar apantallamientos como en el caso de las antenas, bien para forzar aislamientos entre dos zonas. Para estos casos se puede definir un plano especial denominado “*keep out area*”. Al contrario que los planos normales, las pistas no pueden atravesarlos.

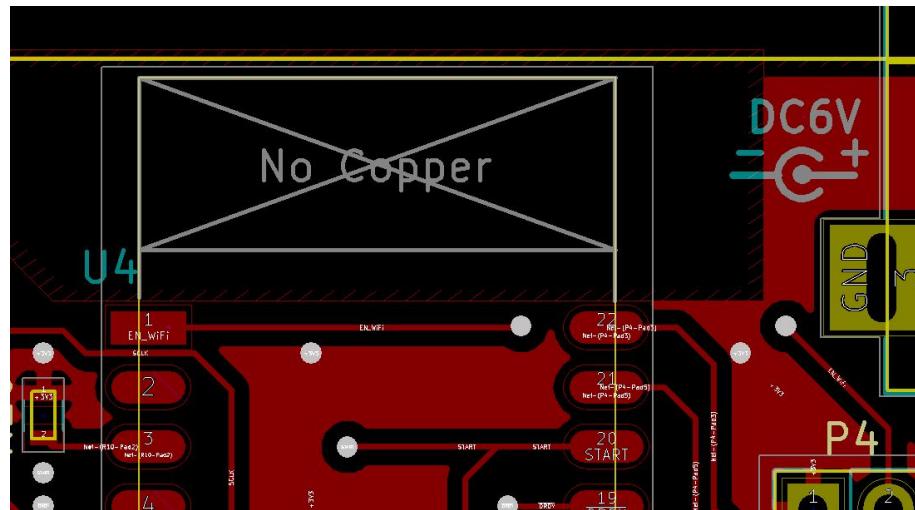


Figura 4.8: Ejemplo de planos, *keep out area* y pistas en la PCB

En ocasiones el propio sistema puede incluir tantos componentes, pistas y planos, que unos elementos acaban afectando a la visibilidad y ocultando otros. Para evitar estos problemas, en la parte derecha hay habilitado un panel que permite activar o desactivar el renderizado de ciertos objetos. Es posible ocultar cualquier grupo de elementos: planos, serigrafías, componentes, etc.

4.4. Diseño final de la PCB

El sistema seguido para la disposición de componentes en la PCB ha venido determinado en gran medida por la disposición de componentes en la tarjeta con la que deberá comunicarse. Con el objetivo de minimizar la distancia entre los conectores de ambas placas, la zona encargada de alimentar el sistema ha sido situada en la zona superior izquierda de la placa. La localización del conector que transmitirá las señales a la tarjeta de adquisición también ha sido escogida con esta premisa en mente. Una los elementos más problemáticos han sido situados el resto de los componentes se han posicionado intentando mantener el número de cruces de pistas al mínimo.

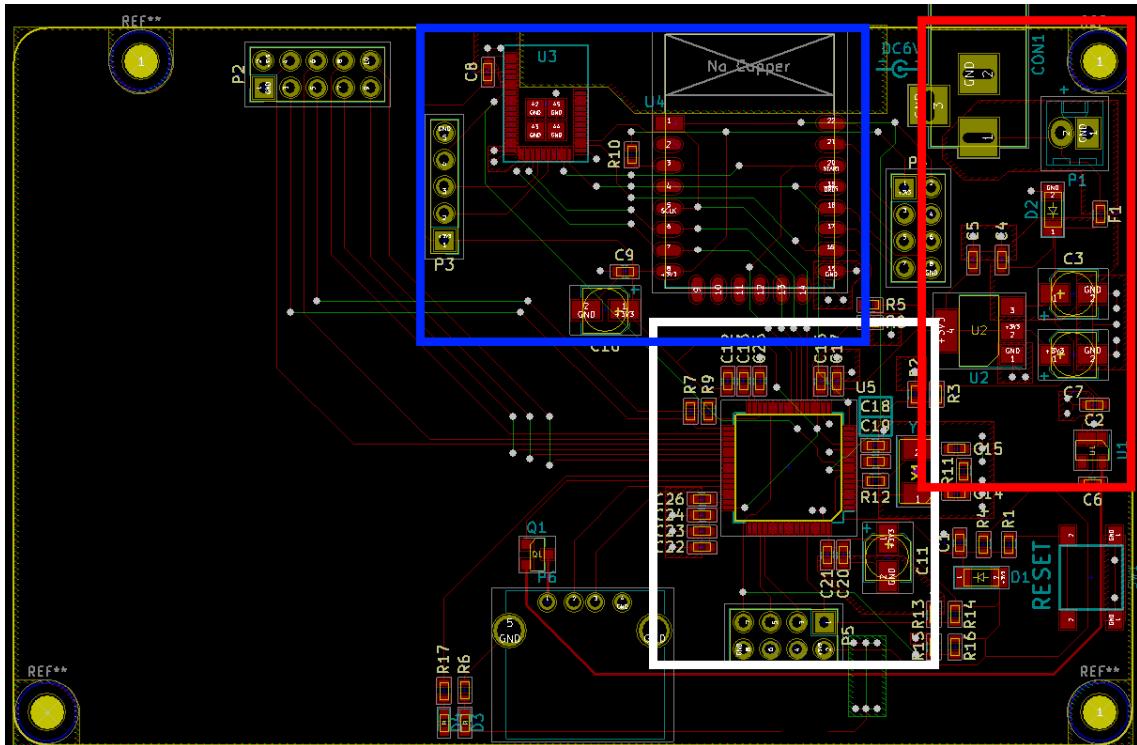


Figura 4.9: Distintas partes que componen la PCB. Alimentación (rojo), microcontrolador (blanco), interfaz inalámbrica (azul).

En las siguientes secciones se explicará con más detalle cada una de las partes de la PCB, haciendo una división en los tres grandes grupos que la componen: alimentación (rojo), microcontrolador (blanco) e interfaz inalámbrica (azul).

4.4.1. Alimentación

La alimentación, ha sido agrupada para facilitar la localización de errores asociados a la misma a la vez que se simplifica la conexión con la tarjeta de adquisición. Los conectores se han situado en lugares en los que resulte cómodo realizar la interconexión a la par que se mantiene al mínimo el cable necesario para ello. Se ha posicionado el fusible de tal forma que en caso de ser necesaria su sustitución haya disponible suficiente espacio para maniobrar con comodidad.

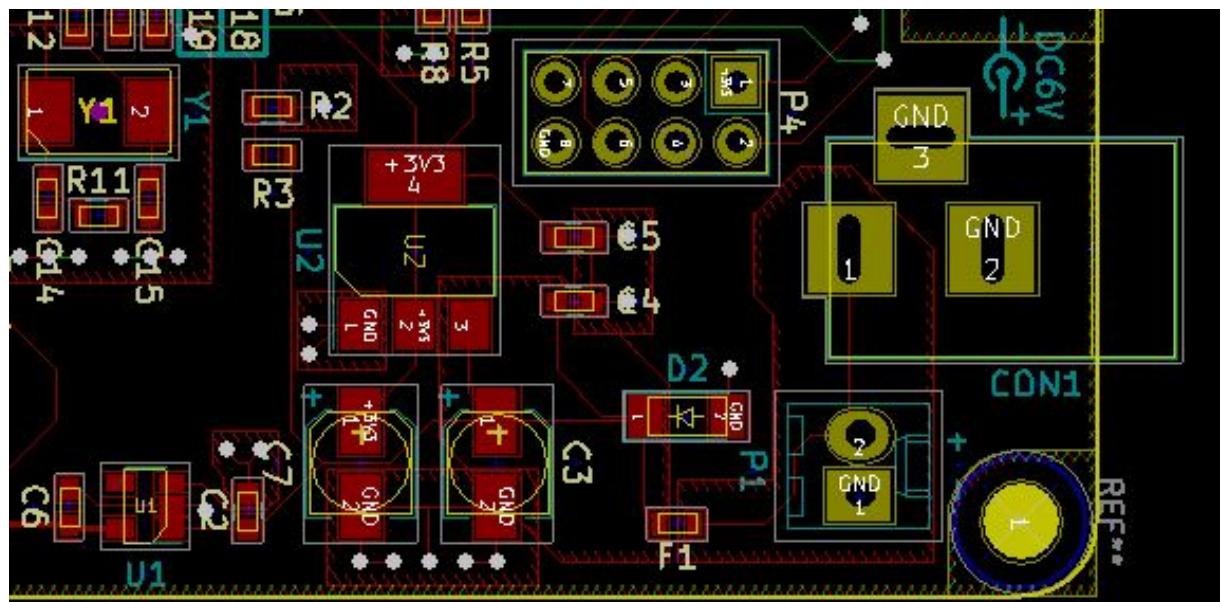


Figura 4.10: Detalle de la alimentación de la placa

4.4.2. Microcontrolador

Durante el posicionado del microcontrolador es muy importante tener en cuenta las restricciones impuestas por el fabricante, pues algunas de estas no se ven reflejadas en la *netlist* ni en el esquemático. Los condensadores, tanto de desacoplo como bulk, han sido colocados lo más cerca posible de los pines de alimentación para asegurar el correcto funcionamiento del microcontrolador.

STM Electronics ha puesto a disposición de sus clientes un manual para el correcto diseño y puesta a punto del circuito resonador de un microcontrolador. Este documento no sólo recomienda los valores de los componentes a utilizar en dicho diseño, sino que propone pautas a la hora de disponer los componentes en la PBC. Algunas de las recomendaciones son aislar el circuito del oscilador del resto de la placa con un plano de tierra, forzar una distribución de los componentes lo más simétrica posible y, al igual que con los condensadores, colocar el circuito lo más cerca posible de los pines del microcontrolador.

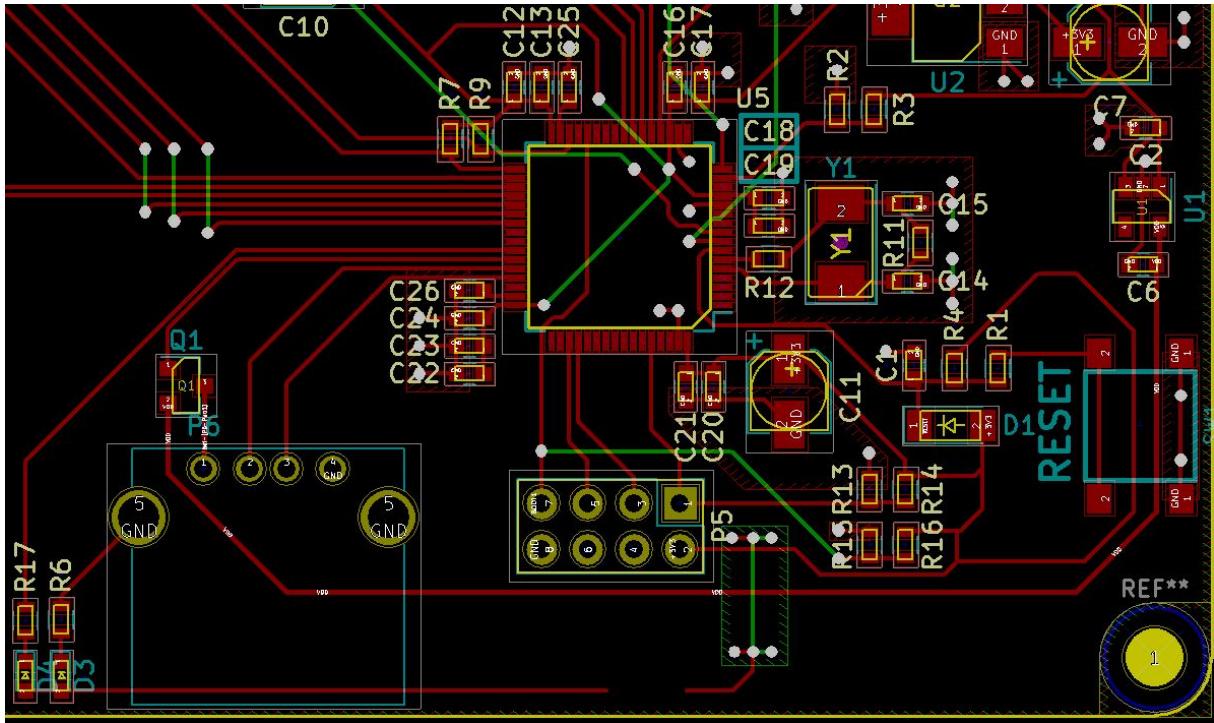


Figura 4.11: Detalle del microcontrolador y los componentes asociados

Se ha dotado a la placa de un circuito que fuerza el reinicio del controlador. Dicho circuito será especialmente útil posteriormente ya que, si este se programa correctamente, permitirá reiniciar todos los microcontroladores simultáneamente. Adicionalmente, durante el desarrollo del firmware del microcontrolador, se podrá forzar su arranque en modo reprogramación sin necesidad de recurrir a cortar la alimentación de todo el sistema.

4.4.3. Interfaz inalámbrica

La zona de la PCB que corresponde a la interfaz inalámbrica ha sido configurada de tal forma que las antenas de los distintos módulos se quedan en la zona exterior de la placa. Además, para evitar apantallamientos, el plano que se encuentra bajo dichas antenas ha sido eliminado usando una “*keep out area*”. Ambos módulos están formados por microcontroladores de menor potencia que el presente en el STM de modo que los distintos condensadores de desacoplo y *bulk* han sido dispuestos de forma similar.

La localización de los conectores de programación de ambos módulos ha venido determinada por la posición de sus correspondientes pines. El objetivo ha sido aproximarlos al módulo correspondiente sin que por ello se produzcan cruces entre pistas. Al presentar unas restricciones de diseño leves por parte del fabricante, ha sido posible en ocasiones trazar pistas entre los pines del ESP lo cual ha facilitado sensiblemente la tarea de trazado de rutas y disposición de componentes.

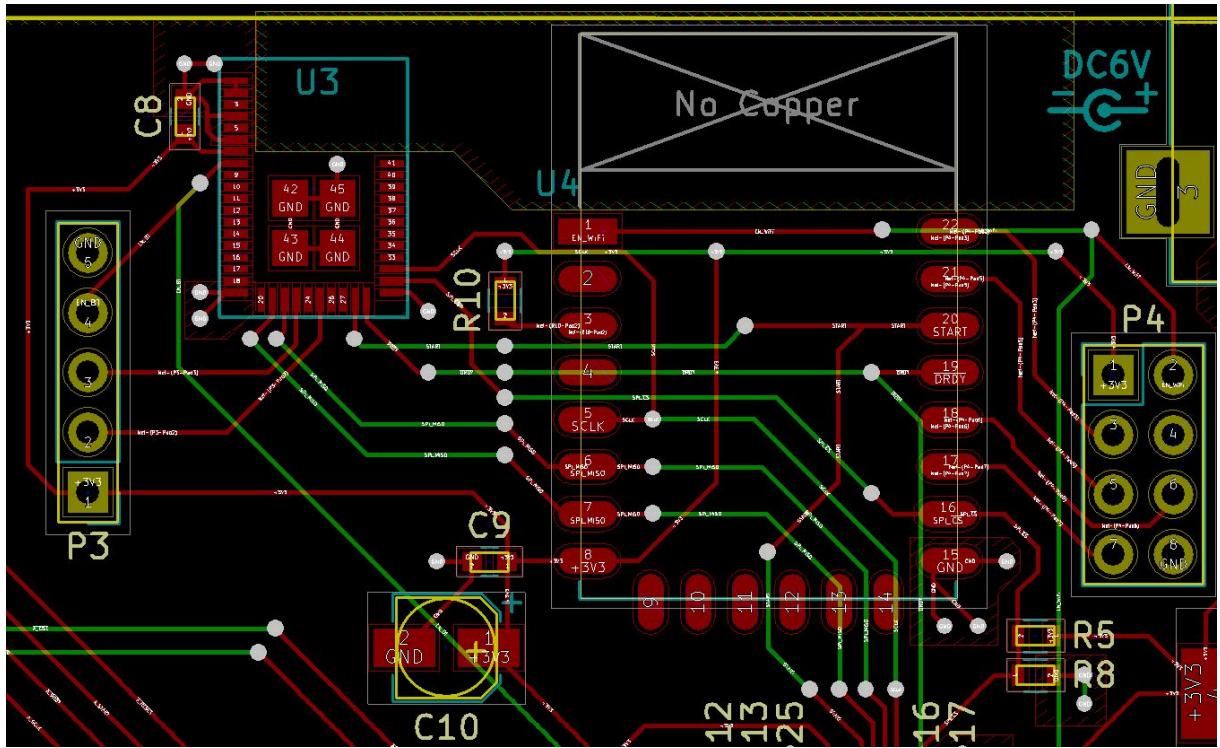


Figura 4.12: Detalle de los módulos WiFi y Bluetooth

Finalmente se han interconectado ambos módulos a través del bus SPI compartido así como con el microcontrolador y la alimentación. Con el objetivo de eliminar pistas y de unificar la alimentación se ha definido un plano de 3.3V en la parte superior de la placa y un plano de GND en la parte inferior.

Por desgracia, debido a la complejidad del diseño y a la cantidad de pistas trazadas, no todas las conexiones entre los elementos se han podido realizar en la capa superior. Por este motivo ha sido necesario hacer uso de vías, puentes y otras técnicas comunes en placas de dos o más capas.

4.5. Resultados

A continuación se presenta una comparativa entre el *layout* proyectado utilizando KiCad y el resultado final.

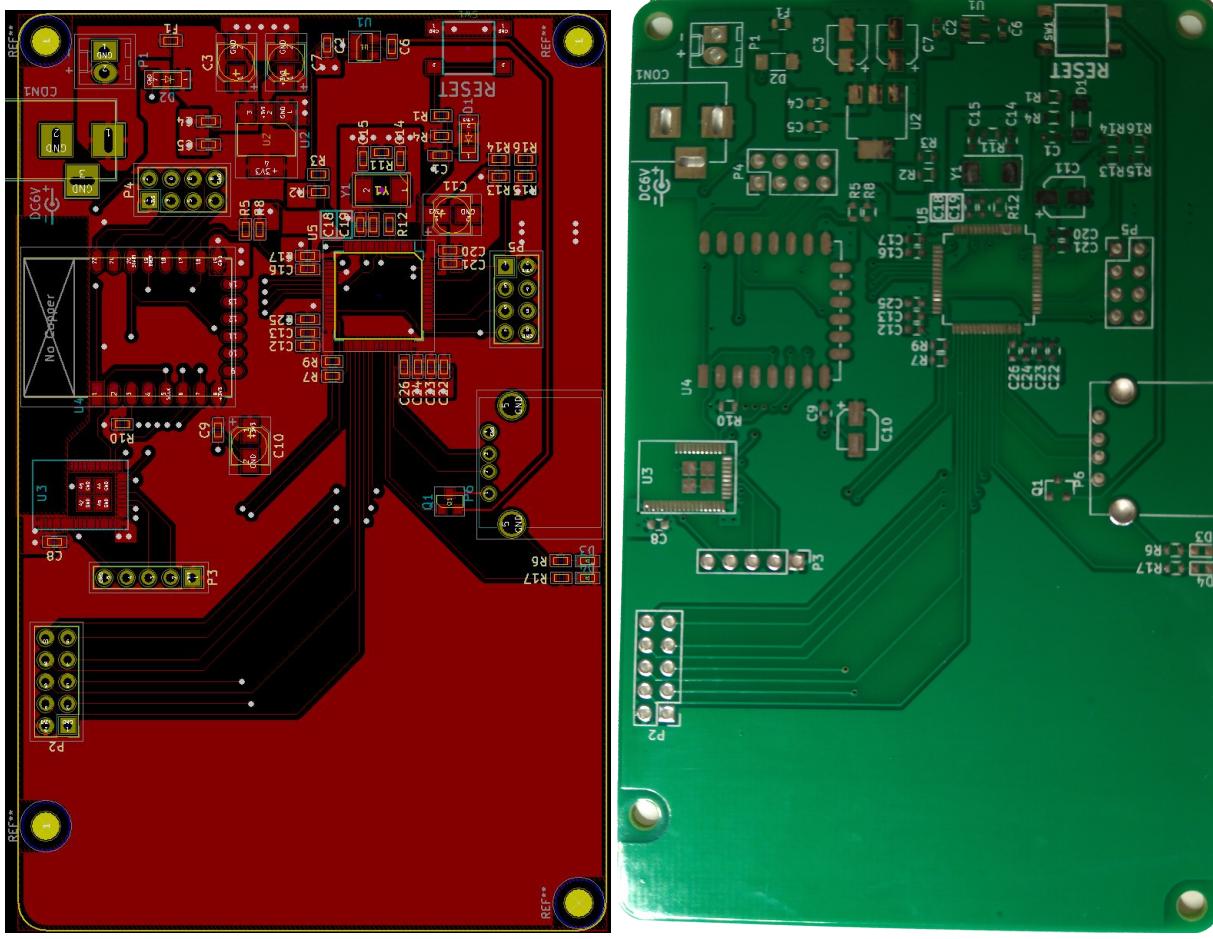


Figura 4.13: *Layout* en KiCad (a) e impresión final (b) de la capa superior

El resultado es bastante positivo. Al haberse respetado todas las restricciones de diseño impuestas por el fabricante, no hay ningún cortocircuito y todas las pistas se han impreso correctamente.

Aquellas zonas en las que no hay conductor en ninguno de los planos aún presenta un soporte físico de fibra de vidrio para dotar de consistencia a la placa.

La serigrafía que acompaña a los componentes así como la generada manualmente se aprecia con mayor claridad incluso que en la previsualización generada por KiCad.

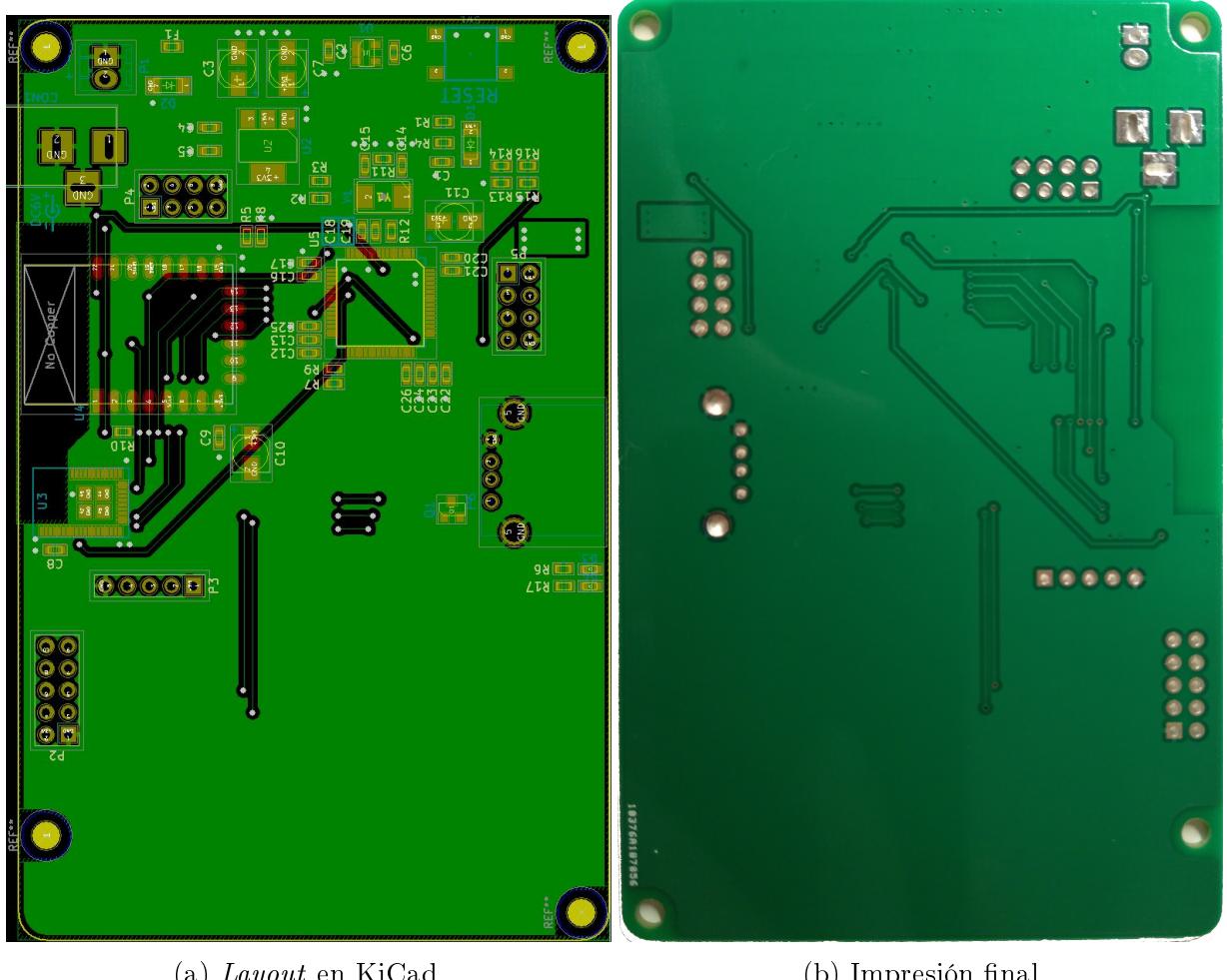


Figura 4.14: *Layout* en KiCad (a) e impresión final (b) de la capa inferior

Como se puede observar, la impresión real se encuentra en modo espejo con el *layout* de KiCad. Este fenómeno ocurre debido a al trabajar con la capa inferior en KiCad se mantiene la vista cenital y las capas superiores simplemente no se renderizan. Con esto se consigue facilitar el proceso de diseño, no sólo por mantener un punto de referencia constante, sino porque al trazar pistas se puede pasar con comodidad entre unas capas y otras sin tener que cambiar el modo de vista.

4.5.1. Previsualización 3D vs resultado final

Prueba de sincronización

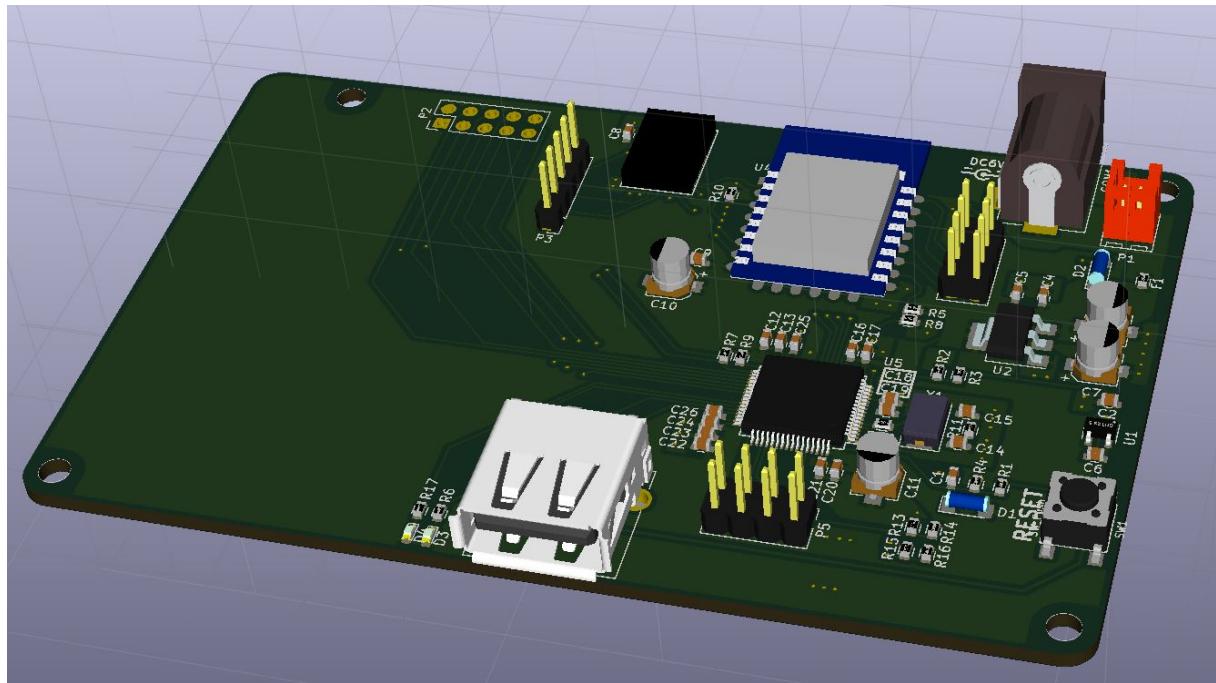


Figura 4.15: Detalle de los módulos WiFi y Bluetooth

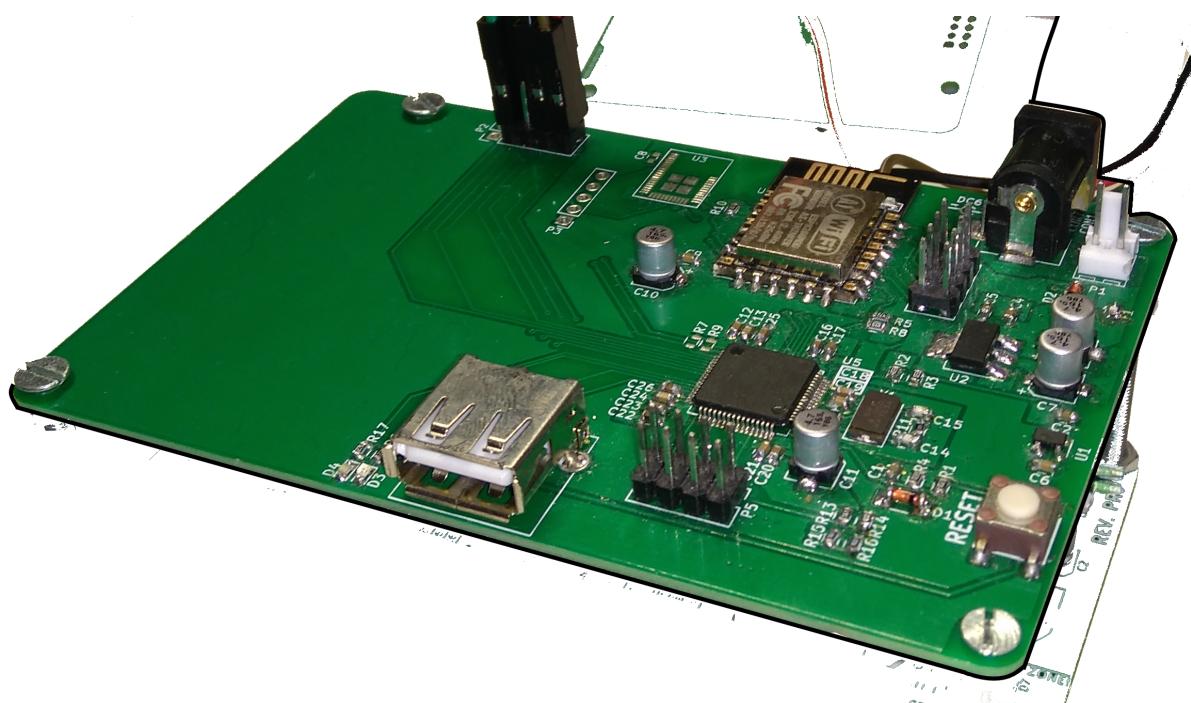


Figura 4.16: Detalle de los módulos WiFi y Bluetooth

5

Implementación del software

Software Comunicación ADS - STM

Comunicación STM- ESP

Arduino (Comunicación ESP - PC)

6

Resultados

TODO: Resultados

Gráficas, lecturas...

7

Conclusiones

TODO: Conclusiones sobre el trabajo realizado

Valoración del trabajo. Partes positivas, negativas y posibles mejoras.

Apéndices

A

Ejemplos de bloques y comandos útiles en LaTeX

A.1. Ejemplo de sección

Citamos el acrónimo Print Board Circuit (PCB).

Bitstream es una secuencia de bits.

La figura ?? se utiliza en la portada.



Figura A.1: Logo de la Universidad Politécnica de madrid.

```

1 #include <stdio.h>
2
3 void quick_sort (int *a, int n) {
4     int i, j, p, t;
5     if (n < 2)
6         return;
7     p = a[n / 2];
8     for (i = 0, j = n - 1;; i++, j--) {
9         while (a[i] < p)
10             i++;
11         while (p < a[j])
12             j--;
13         if (i >= j)
14             break;
15         t = a[i];
16         a[i] = a[j];
17         a[j] = t;
18     }
19     quick_sort(a, i);
20     quick_sort(a + i, n - i);
21 }
```

Código A.1: Algoritmo de ordenación Quicksort

```

1 #include <stdio.h>
2
3 void quick_sort (int *a, int n) {
4     int i, j, p, t;
5     if (n < 2)
6         return;
7     p = a[n / 2];
8     for (i = 0, j = n - 1;; i++, j--) {
9         while (a[i] < p)
10             i++;
11         while (p < a[j])
12             j--;
13         if (i >= j)
14             break;
15         t = a[i];
16         a[i] = a[j];
17         a[j] = t;
18     }
19     quick_sort(a, i);
20     quick_sort(a + i, n - i);
21 }
```

La ecuación de Euler ($e^{\pm i\theta} = \cos \theta \pm i \sin \theta$) es citada frecuentemente como un ejemplo de belleza matemática.

$$a^2 + b^2 = c^2 \quad (\text{A.1})$$

```

1 import numpy as np
2
3 def incmatrix (genl1 ,genl2):
4     m = len (genl1)
5     n = len (genl2)
6     M = None #to become the incidence matrix
7     VT = np.zeros ((n*m,1) , int) #dummy variable
8
9     #compute the bitwise xor matrix
10    M1 = bitxormatrix (genl1)
11    M2 = np.triu (bitxormatrix (genl2) ,1)
12
13    for i in range (m-1):
14        for j in range (i+1, m):
15            [r ,c] = np.where (M2 == M1[ i ,j ])
16            for k in range (len (r )):
17                VT[( i )*n + r [k]] = 1;
18                VT[( i )*n + c[k]] = 1;
19                VT[( j )*n + r [k]] = 1;
20                VT[( j )*n + c[k]] = 1;
21
22        if M is None:
23            M = np.copy (VT)
24        else:
25            M = np.concatenate ((M, VT) , 1)
26
27    VT = np.zeros ((n*m,1) , int)

```

Código A.2: Python example

Listings

A.2. Bill Of Material (BOM)