嵌入式系统 Embedded System

毛维杰

杭州 • 浙江大学 • 2021

・田イロ 止

课程内容

- 第一部分: 数字电子技术基础
- 第二部分: MCS-51(8051)的基本组成和工作原理,指令和程序设计方法,以及常用接口技术
- 第三部分: ARM (STM32F103) 的架构和指令系统,程序设计方法,以及应用案例

《嵌入式系统》是原《微机原理与接口技术》的改进升级课程

教材

- 第一部分: 阎石(清华大学电子学教研组)编,数字电子技术基础,高等教育出版社,第6版,2016年4月
- 第二部分: 王晓萍编著,微机原理与接口技术, 浙江大学出版社,第1版,2015年1月
- 第三部分: 陈启军等编著,嵌入式系统及其应用-基于Cortex-M3内核和STM32F系列微控制器的系统设计与开发(第3版),同济大学出版社,2015年12月

第一章数制和码制

1.1 概述

数字量和模拟量

- 数字量:变化在时间上和数量上都是不连续的。(存在一个最小数量单位△)
- 模拟量:数字量以外的物理量。

数字电路和模拟电路:工作信号,研究的对象,分析/设计方法以及所用的数学工具都有显著的不同

数字量和模拟量

- 电子电路的作用:处理信息
- 模拟电路:用连续的模拟电压/电流值来表示信息
- 数字电路:用一个离散的电压序列来表示信息

1.2 几种常用的数制

- 数制:
 - ①每一位的构成
 - ②从低位向高位的进位规则

常用到的:

十进制,二进制,八进制,十六进制

逢二进

逢十进-

逢八进一

十进制,二进制,八进制,十六进制

A binary digit has only 2 possibilities

0 1

- An octal digit has 8 possibilities
 - 0 1 2 3 4 5 6 7
- A decimal digit has 10 possibilities

0 1 2 3 4 5 6 7 8 9

A hexadecimal (hex) digital has 16 possibilities

0 1 2 3 4 5 6 7 8 9 A B C D E F

逢十六进一



十进制数	二进制	八进制	十六进制
00	0000	00	0
01	0001	01	1
02	0010	02	2
03	0011	03	3
04	0100	04	4
05	0101	05	5
06	0110	06	6
07	0111	07	7
08	1000	10	8
09	1001	11	9
10	1010	12	A
11	1011	13	В
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F

1.3 不同数制间的转换

二 - 十转换

$$D = \sum K_i 2^i \qquad K \in (0,1)$$

例:

$$(1011.01)_2 = 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2}$$

= $(11.25)_{10}$

十-二转换

整数部分:
$$(S)_{10} = k_n 2^n + k_{n-1} 2^{n-1} + k_{n-2} 2^{n-2} \cdots + k_1 2^1 + k_0 2^0$$
 $= 2(k_n 2^{n-1} + k_{n-1} 2^{n-2} + \cdots + k_1) + k_0$
同理
 $k_n 2^{n-1} + k_{n-1} 2^{n-2} + \cdots + k_1 = 2(k_n 2^{n-2} + k_{n-1} 2^{n-3} + \cdots + k_2) + k_1$
例: $2 \quad 173 \cdots$ 余数 $\Rightarrow k_0$
 $2 \quad 86 \cdots$ 余数 $\Rightarrow k_0$
 $2 \quad 43 \cdots$ 余数 $\Rightarrow k_2$
 $2 \quad 10 \cdots$ 余数 $\Rightarrow k_3$
 $2 \quad 10 \cdots$ 余数 $\Rightarrow k_3$
 $2 \quad 10 \cdots$ 余数 $\Rightarrow k_5$
 $2 \quad 2 \cdots$ 余数 $\Rightarrow k_5$
 $2 \quad 2 \cdots$ 余数 $\Rightarrow k_5$
 $2 \quad 1 \cdots$ 余数 $\Rightarrow k_7$

《数字电子技术基础》

故 $(0.8125)_{10} = (0.1101)_2$

十-二转换

小数部分:
$$(S)_{10} = k_{-1}2^{-1} + k_{-2}2^{-2} + \cdots + k_{-m}2^{-m}$$
 左右同乘以2
$$2(S)_{10} = k_{-1} + (k_{-2}2^{-1} + k_{-3}2^{-2} + \cdots + k_{-m}2^{-m+1})$$

同理

0.8125

0.2500

例:
$$2(k_{-2}2^{-1}+k_{-3}2^{-2}+\cdots+k_{-m}2^{-m+1})=k_{-2}+(k_{-3}2^{-1}+\cdots+k_{-m}2^{-m+2})$$

 \cdots 整数部分= $1 = k_{-1}$ 1,6250 0.6250

$$\frac{\times}{1.2500}$$
整数部分= $1 = k_{-2}$

·整数部分= $0 = k_{-3}$

0.5000

$$\frac{\times}{1.000}$$
整数部分= $1 = k_{-4}$

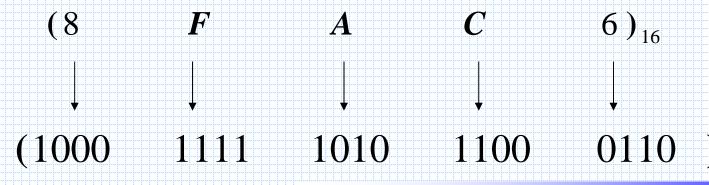
二 - 十六转换

例:将(01011110.10110010)2化为十六进制

$$(0101,1110.1011,0010)_{2}$$
 \downarrow
 \downarrow
 $= (5 \quad E \quad B \quad 2)_{16}$

十六 - 二转换

例:将(8FAC6)%化为二进制



十六进制数与十进制数的转换

十六进制转换为十进制

$$\boldsymbol{D} = \sum \boldsymbol{K}_i 16^i \qquad \boldsymbol{K} \in (0, 1 \cdots 15)$$

十进制转换为十六进制:通过二进制转化

1.4 二讲制运算

1.4.1 二进制算术运算的特点

算术运算:1:和十进制算数运算的规则相同

2:逢二进一

特 点:加、减、乘、除全部可以用移位和相加这两种操作实现。简化了电路结构

所以数字电路中普遍采用二进制算数运算

1.4 二进制数运算

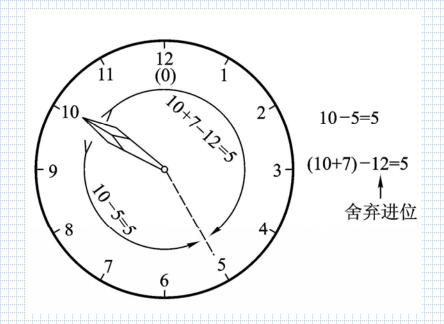
1.4.2 反码、补码和补码运算

二进制数的正、负号也是用0/1表示的。 在定点运算中,最高位为符号位(0为正,1为负) 如 +89 = (0 1011001) -89 = (1 1011001)

二进制数的补码:

- 最高位为符号位(0为正,1为负)
- 正数的补码和它的原码相同
- 负数的补码 = 数值位逐位求反(反码) + 1
 如 +5 = (0 0101)
 -5 = (1 1011)
- 通过补码,将减一个数用加上该数的补码来实现

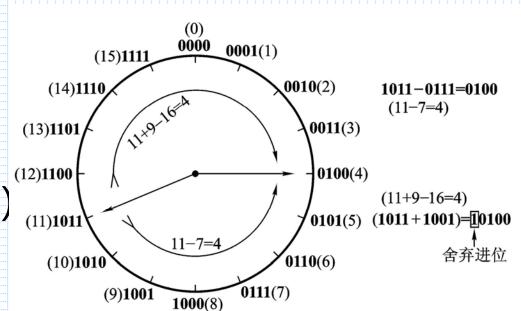
$$10 - 5 = 5$$



10+7-12=5 (舍弃进位)

7+5=12 产生进位的模 7是-5对模数12的补码

《数字电子技术基础》



- $0111 + 1001 = 2^4$
- 0111是- 1001对模24 (16)的补码

两个补码表示的二进制数相加时的符号位讨论

例:用二进制补码运算求出

解:

$$+13$$
 0 01101 $+13$ 0 01101
 $+10$ 0 01010 -10 1 10110
 $+23$ 0 10111 $+3$ 0 00011

结论:将两个加数的符号位和来自最高位数字位的进位相加,结果就是和的符号

第二章 逻辑代数基础

2.1 概述

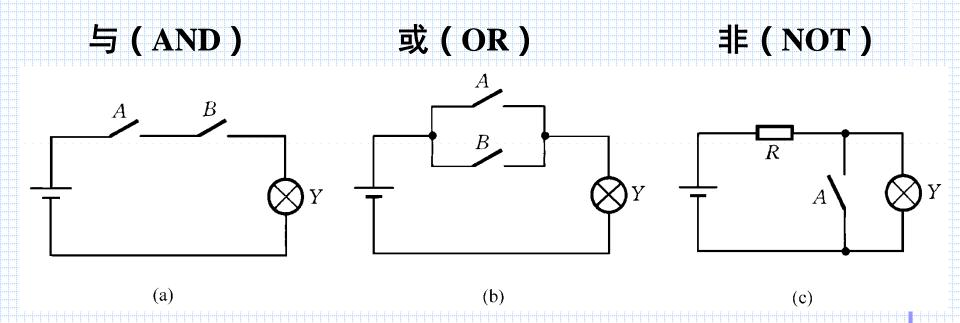
• 基本概念

逻辑: 事物的因果关系

逻辑运算的数学基础:逻辑代数

在二值逻辑中的变量取值: 0/1

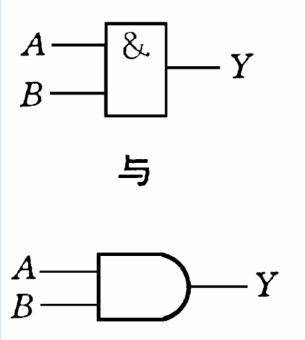
2.2 逻辑代数中的三种基本运算



以A=1表示开关A合上,A=0表示开关A断开;以Y=1表示灯亮,Y=0表示灯不亮;三种电路的因果关系不同:

- 条件同时具备,结果发生
- Y=A AND $B = A \& B = A \cdot B = AB$

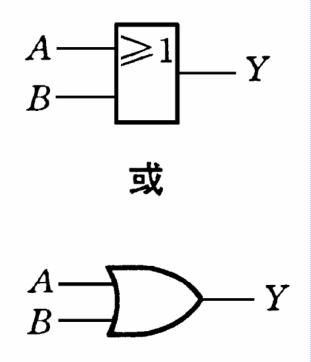
			4					•									•	7								
			4					L	3							Τ,	1	7								
		H	-						1							Ť.	ľ									
	4	۲.	1				4		γ.						min	- 4	Ļ.									
-					 	 	 		-	-			-	-	÷	÷	÷	+	-	-	-		-	-	-	
		_							L.								١									
			١					(_							C	Α									
			П													(
	١		,					L	J							v	J									
		_							Γ.							1	7"									
-	-		-	-	 	 	 		-	-	-	-	-		÷	÷	÷	÷	-	-	-	-	-	-	-	
															H											
		-	-						-							+	÷									
	-		١					1	١							F	-									
			н						١							Į.,)									
	- 1		/						ı							L	J									
		_							Ι.,								Τ.									
-														-	н	-	-	-							_	
																Τ.										
		А						1	٦							•	X									
		1						(-							•)									
		п						Ł	7						min	t	J									
															H	÷	1									
-														-	÷	÷	÷	÷							_	
																	١									
		A						4	1							и	L									
								-								Ι										
																17	1									
														TT												



或

- 条件之一具备,结果发生
- Y = A OR B = A + B

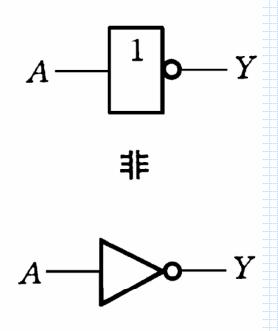
			4									•								Г.		T	7	-									
	_		1									?										٦	/										
		H	н									•										7											
	4		ı							1	-	7										A											
-	-		-		-		-	-	-								-		-	-	-		-		-			-		 	-	-	
																						_											
			١								•	٦								L	4		Λ										
											(1								Г	ı		П										
			,								v	J								Г.	1		,										
												1										_											
-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	H	-		-	-	-	-	-	-	-	 -	-	-	
												_																					
	- 4	6	١.								1	1										A											
			ı								-											ш											
		L	,									ш										ш											
		-	4																	L		•											
																				Г													
																				Г.													
_																														 		-	
	-	A										•										4											
		1									ı	-1										4											
		-1									(•										Н											
											3	-																					
_																				Г													
																				Г.													
		4									-	1										4											
		1									1	-										1											
		1										-										١											
		1																		-		1											



45

- 条件不具备,结果发生
- Y = A' = NOT A

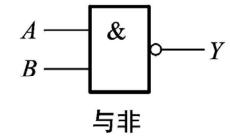
			A												7						
			/									П		v							
		F										П	7	-							
		1	•									H	-	-							
												Н									
												Н									
												L									
-	١			 								L	 				 			-	
		r	٦									П	4								
		(П									
		×	J									Н									
			·																		
												L									
_		-																			
-												L								_	
-												-								_	
-													_							_	
		1											r	\						-	
		1											<u> </u>)						-	
		1											C)						_	
_		1											C)							
_		1											C)							
		1											C)							



几种常用的复合逻辑运算

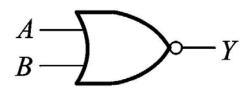
• **5**#

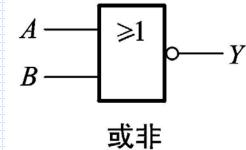




$$Y=(A\cdot B)'$$

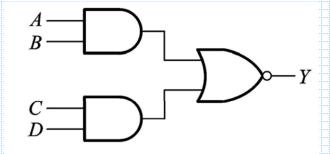
或非

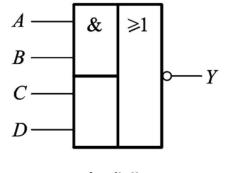




$$Y=(A+B)'$$

与或非





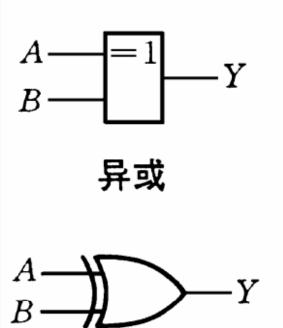
与或非

$$Y=(A \cdot B + C \cdot D)'$$

几种常用的复合逻辑运算

- 异或
- $Y = A \oplus B$

			4					•	`						T	7	-									
		E	4					ļ	,						N.	/										
		H	-						•				 		1											
	2	ί.	Д				1		7-				 ÷		1											
_						-							H	_	_	_	-		-	-	-	-	-			
		^							٦					4	7	v										
			П					(T	1	۱	r										
	-		,					Ł					 ÷	٠	-	Н										
		•	4					-	1				 	-	~	-										
т																									•	
		Ξ	\Box										 T		4											
	-1		٠					4					 ÷		1											
			Н										 		н											
			,										 		4											
									٠.						•											
				 					•••	 	 	 						 								
													 T													
													 ÷													
		4							•				 		4											
		1						(-1				 		1											
								L							ш											
		J						١,	J				Li		ı											
													Т													
-													+	-		-		-						-	•	
													 		_											
		A						4	١				 	-4												
		1												1		L										
														١												
		•													•											
													 H													

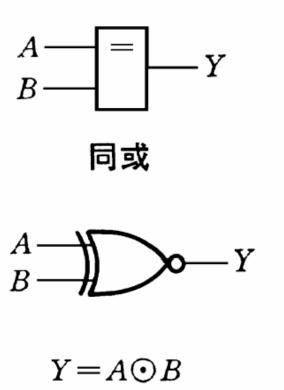


$$Y = A \oplus B$$

几种常用的复合逻辑运算

- 同或
- $Y = A \odot B$

			Δ				-		`							П	4	•	7	_						
		-	Λ						_	,						П	1	1	/							
		F	Δ	Υ.				П	3							-		5	m							
		4					-	•	-							7		-	L							
																7										
															-	П										
																П										
•		-	1	-												-		-		-					-	
																H										
		ſ	`					1	٦						-	Н		1								
	-	(1					Н)							Н		٠								
	Н	٠.	•				-	t	-							H		•								
		-	4						~							H		-								
	<u></u>				 						L	<u></u>	L	 							 					
		l.,	<u>.</u>													!										
		1	Α					1	١							!	1		ı.							
	Ш	L.,						1	١							ш			L							
	Ľ	(J						L.,									_	L							
			1															~								
_			-	-									-			н	-	-		-					-	
																П										
								_								П		$\overline{}$								
		1						•	٦	ı						1	1		Y							
								(-	T		ľ							
		U						ľ	J	-						П	1		7							
																7										
															-	П										
															-	П										
		t	٠													н		7		-					-	
															-	П										
		×	ė.					4							-	Н	٠,	•								
			-													H		ı								
		÷														Н		£								
		ч	٠.					-	_							H		•								
																H										
																H										
																L										



2.3 逻辑代数的基本公式和常用公式

2.3.1 基本公式

2.3.2 常用公式

2.3.1 基本公式

证明方法:推演、真值表

• 根据与、或、非的定义,得表2.3.1的布尔恒等式

序号	公式	序号	公 式
		10	1' = 0; 0'= 1
	0 A = 0	11	1 + A = 1
2	1 A = A	12	0 + A = A
3	AA = A	13	A + A = A
4	AA'=0	14	A + A' = 1
5	AB = BA	15	A + B = B + A
6	A (B C) = (A B) C	16	A + (B + C) = (A + B) + C
7	A (B + C) = A B + A C	17	A + B C = (A + B)(A + C)
8	(A B)' = A' + B'	18	(A+B)'=A'B'
9	(A')' = A		

公式(17)的证明(公式推演法):



公式(17)的证明(真值表法):

ABC	BC	A+BC	A+B	A+C	(A+B)(A+C)
000	0	0	0	0	0
001	0	0	0	1	0
010	0	0	1	0	0
011	1	1	1	1	1
100	0	1	1	1	1
101	0	1	1	1	1
110	0	1	1	1	1
1111	1		1	1	1

2.3.2 若干常用公式

序号	公 式 …
21	A + A B = A
22	A + A'B = A + B
23	AB+AB'=A
24	A(A+B)=A
25	AB + A'C + BC = AB + A'C
	A B + A' C + B CD = A B + A' C
26	A (AB)' = A B'; A' (AB)' = A'

2.4 逻辑函数及其表示方法

- 2.4.1 逻辑函数
- $Y=F(A,B,C,\cdots)$
 - -----若以逻辑变量为输入,运算结果为输出,则输入变量值确定以后,输出的取值也随之而定。输入/输出之间是一种函数关系。

注:在二值逻辑中,输入/输出都只有两种取值0/1。

2.4.2 逻辑函数的表示方法

- 真值表
- 逻辑式
- 逻辑图
- 波形图
- 卡诺图
- 计算机软件中的描述方式

各种表示方法之间可以相互转换

•真值表

输入变量	输出
$A B C \cdots$	$Y_1 Y_2 \cdots$
遍历所有可能的输 入变量的取值组合	输出对应的取值

逻辑式

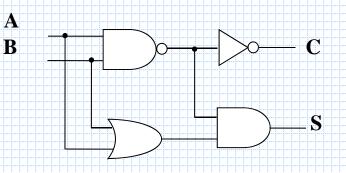
将输入/输出之间的逻辑关系用与/或/非的运算式表示就得到逻辑式。

逻辑图

用逻辑图形符号表示逻辑运算关系,与逻辑电路的实现相对应。

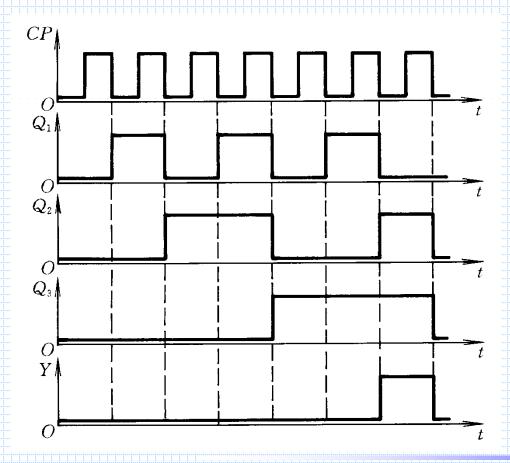
$$S(A,B) = (A+B)\overline{AB}$$

$$C(A,B) = \overline{AB} = AB$$



• 波形图

将输入变量所有取值可能与对应输出按时间顺序排列起来画成时间波形。



• 卡诺图

В	0	1
0	\mathbf{m}_0	\mathbf{m}_1
1	\mathbf{m}_2	m_3

C AB	0	1
00	\mathbf{m}_0	\mathbf{m}_1
01	\mathbf{m}_2	m_3
11	m_6	m_7
10	m_4	m ₅

CD AB	00	01	11	10
00	\mathbf{m}_0	\mathbf{m}_1	m_3	\mathbf{m}_2
01	m_4	m_5	m ₇	m_6
11	m_{12}	m ₁₃	m ₁₅	m_{14}
10	m ₈	m ₉	m_{11}	m_{10}

• EDA中的描述方式

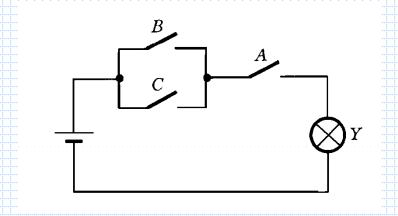
HDL (Hardware Description Language)

VHDL (Very High Speed Integrated Circuit ...)

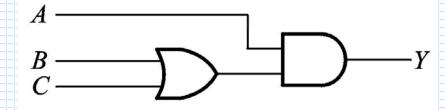
Verilog HDL

0 0 0

举例:举重裁判电路



$$Y = A \cdot (B + C)$$



									1				
	4			B			(۲		7	7		
			- 4	1			L	1					
	0		()			0			C			
- 1	0		C	\			1			0			
- 1	J		ľ	<i>,</i>			1			L			
)		-1				0			0			
	^		4				1			C			
\	0		_1				1			U			
	1		()			0			C	-		
	•												
	4						1			4			
	1		()			1			1			
	1		1				0			1			
	•						J						
	4						4			4			
	1		_1				1			-1			
									- 1				

2.5 逻辑函数的化简法

• 逻辑函数的最简形式 最简与或

-----包含的乘积项已经最少,每个乘积项的因子也最少,称为最简的与-或逻辑式。

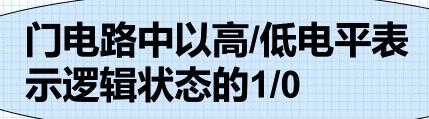
$$Y_1 = ABC + B'C + ACD$$

$$Y_2 = AC + B'C$$

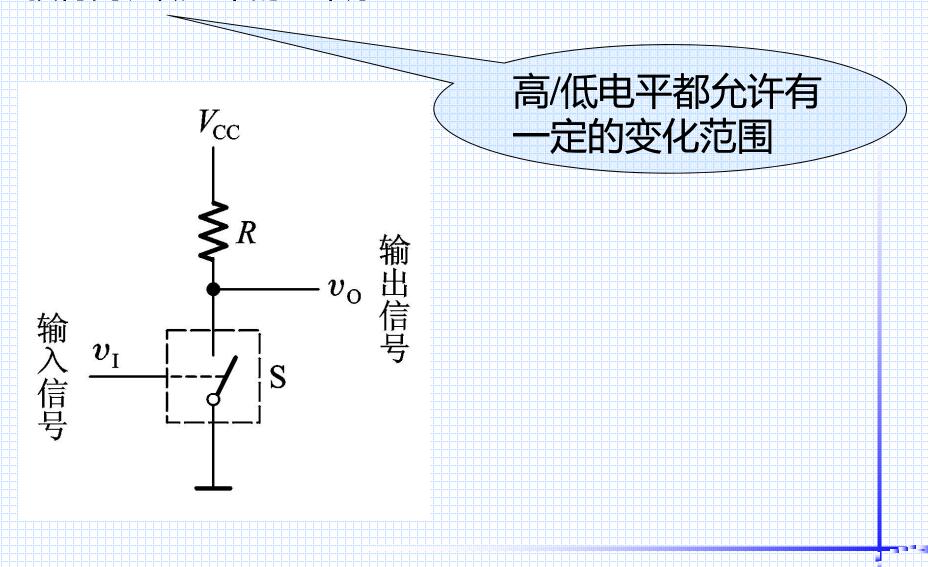
第三章 门电路

3.1 概述

• 门电路:实现基本运算、复合运算的单元电路,如与门、与非门、或门……

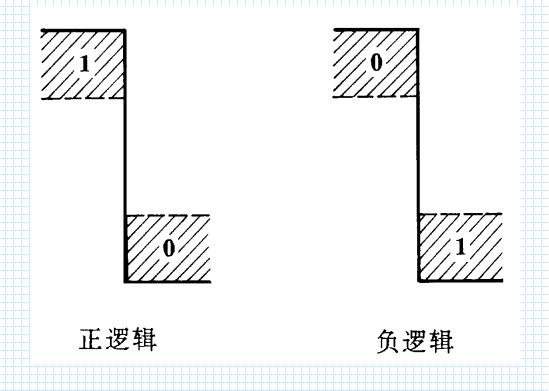


获得高、低电平的基本原理



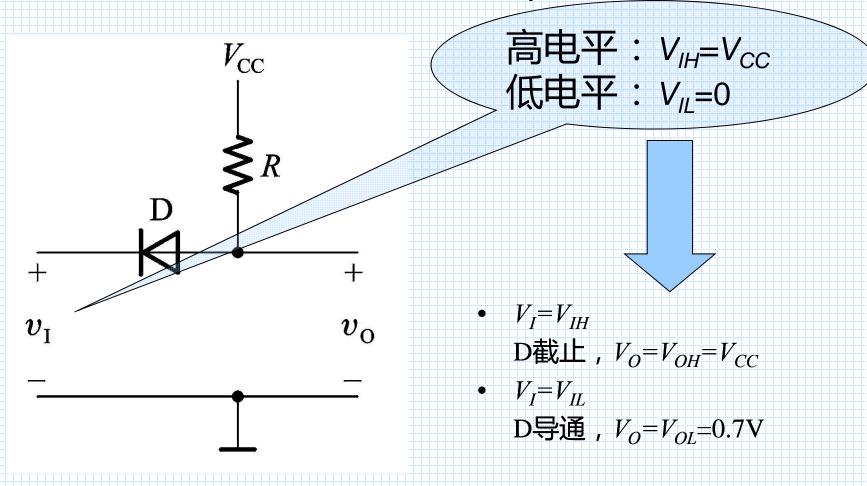
正逻辑:高电平表示1,低电平表示0

负逻辑:高电平表示0,低电平表示1

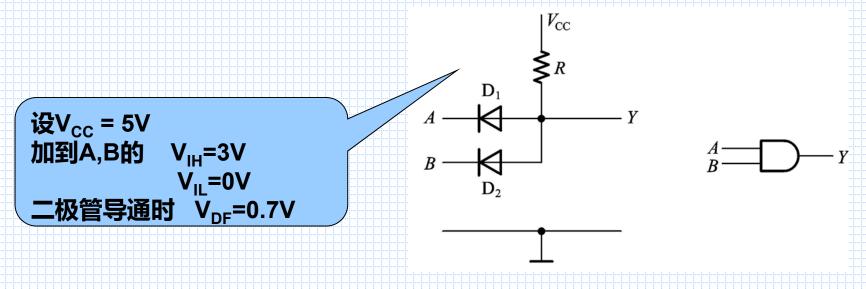


3.2 半导体二极管门电路

半导体二极管的结构和外特性(Diode)



二极管与门

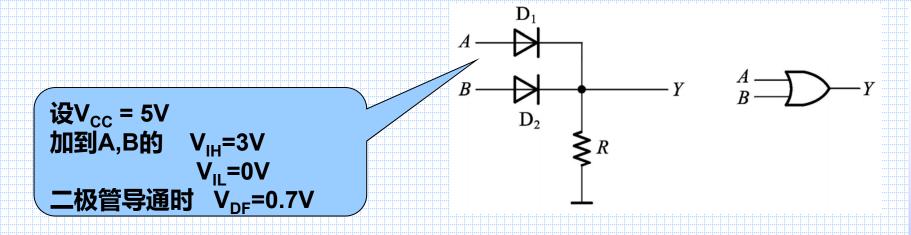


Α	В	Y
0V	0V	0.7V
0V	3V	0.7V
3V	0V	0.7V
_3 V	3V	3.7V

	ŧ	1	L			1	9	,	١.	/	l	١	Į		ŀ			ť	_	1	1				
	<u></u>	ÿ	T	1/					٧		_	7					1		j	Ļ	•		>	>	
			_			,		,	ı	١	ı	-	ı			<u> </u>									
			t)	1		V	•	L	•	Ļ		ŀ	`		J	<u>`</u>	J	L)					

																-								
-						 	 	 	-								 					 	 	
																1								
			A							Г	•						7		7					
		ŀ	1	·					П		۲.							V						
				Ŋ.					m		ď					-		н						
		•							-	-	-						 							
٠								 ١	١	1	١	١	L	1	١									
																÷								
			`						4								•	`						
		•	٦						1	111	· · · ·					i	•							
		(•						H)						-	 (•						
		١,	•						-3	$\boldsymbol{\smile}$							 `	•						
																١								
٠																								
		-	`							4							-	`						
		(٦							1						-	(1						
		t	•							-							 t	1						
		١,	,							٠							 ١.	•						
																1								
					-	-			۰	۰	۰	۰	٠	۰	-								-	-
		-								$\overline{}$							-							
		1	м						1	-	ř					-	 •	٠						
			Н						н	$\Big]$							 (-						
			L						. 3	v	١					١	v,	,						
٠	-						-	-	-	-	-	-	-	-	-	н				-	-			
			П						1	•						-		-						
		-	Н						H	1							 -							
																1	 							
		J	L						L.	1						1	_	L						

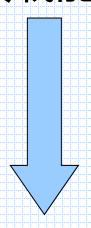
二极管或门



A	В	Y		A	В	Y
0V	0V	0V	规定2.3V以上为1	0	0	0
0V	3V	2.3V	790/2_10 1 7/1_75 1	0		
3V	0V	2.3V	0V以下为0	1	0	1
3V	3V	2.3V		1		

二极管构成的门电路的缺点

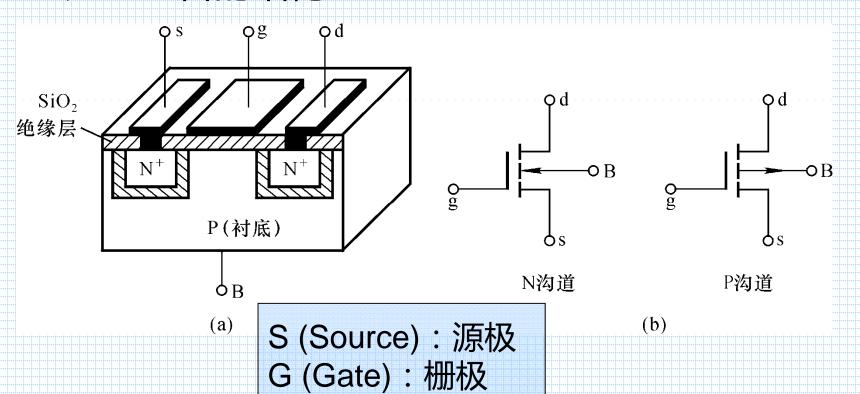
- 电平有偏移
- 带负载能力差



• 只用于IC内部电路

3.3 CMOS门电路

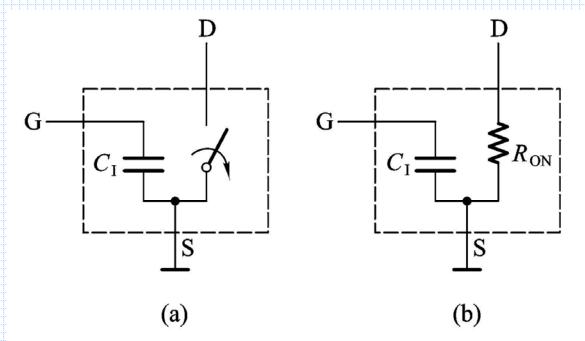
一、MOS管的结构



D (Drain):漏极

B (Substrate):衬底

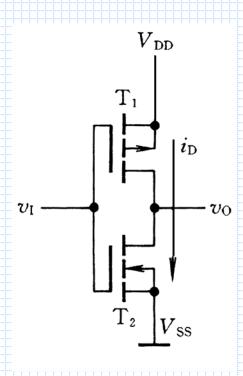
二、等效电路



OFF,截止状态

ON,导通状态

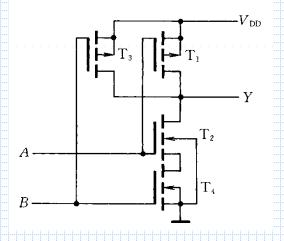
CMOS反相器



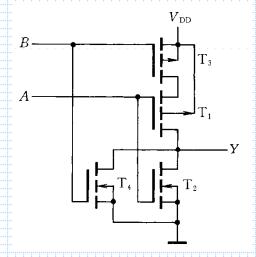
$$V_{GS(th)N} = \left| V_{GS(th)P} \right|$$

CMOS门电路

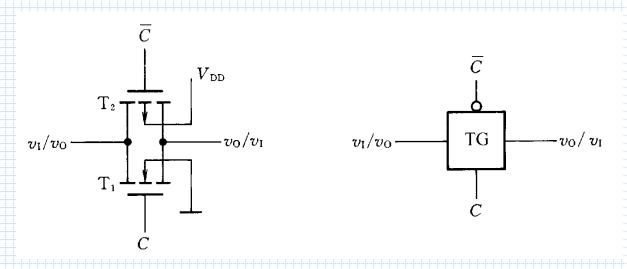
与推门



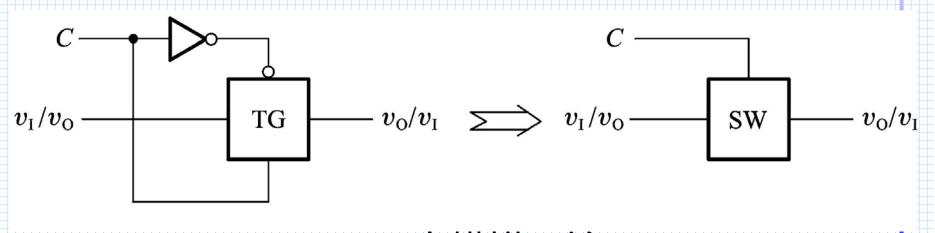
或非门



CMOS传输门与双向模拟开关

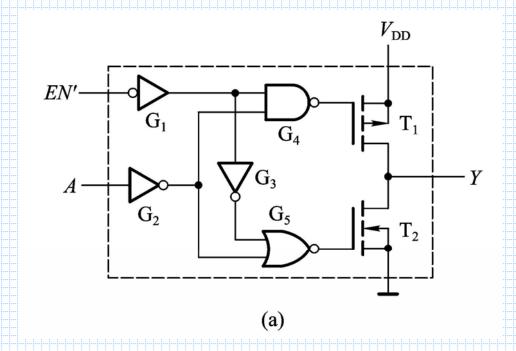


传输门

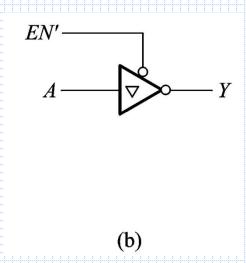


双向模拟开关

三态输出门

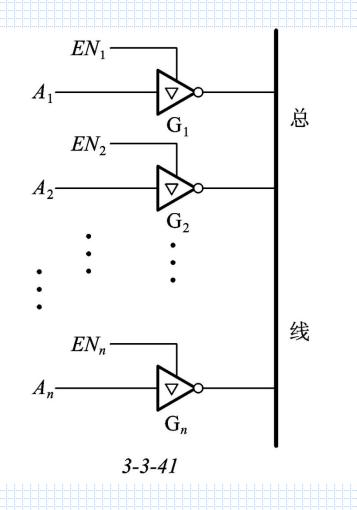


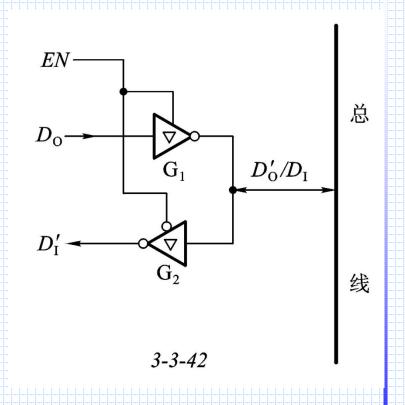
$$EN'=0$$
时, $Y=A'$
 $EN'=1$ 时, $Y=Z$ (高阻)



《数字电子技术基础》

三态门的用途





CMOS集成电路系列

CMOS电路分类:

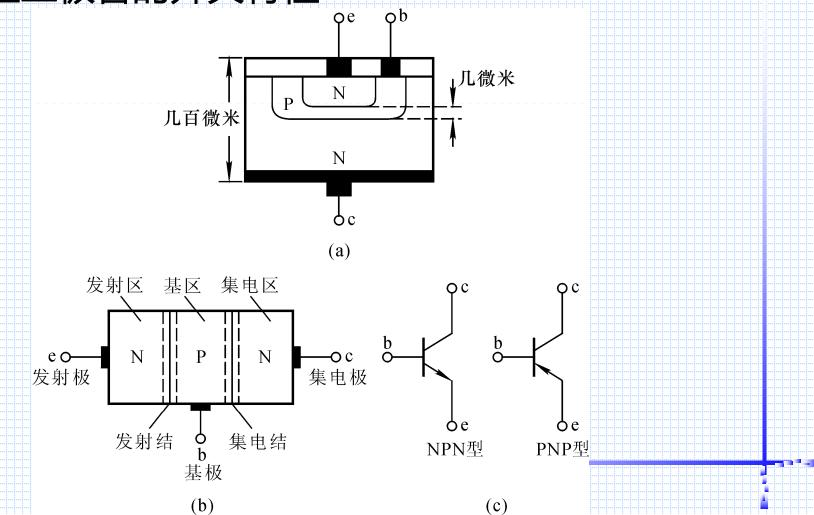
∫ 普通4000系列CMOS电路 74系列的高速CMOS电路

输入电平输出电平74LSTTL电平TTL电平74HCCOMS电平COMS电平74HCTTTL电平COMS电平HCU适用于无缓冲级的CMOS电路。

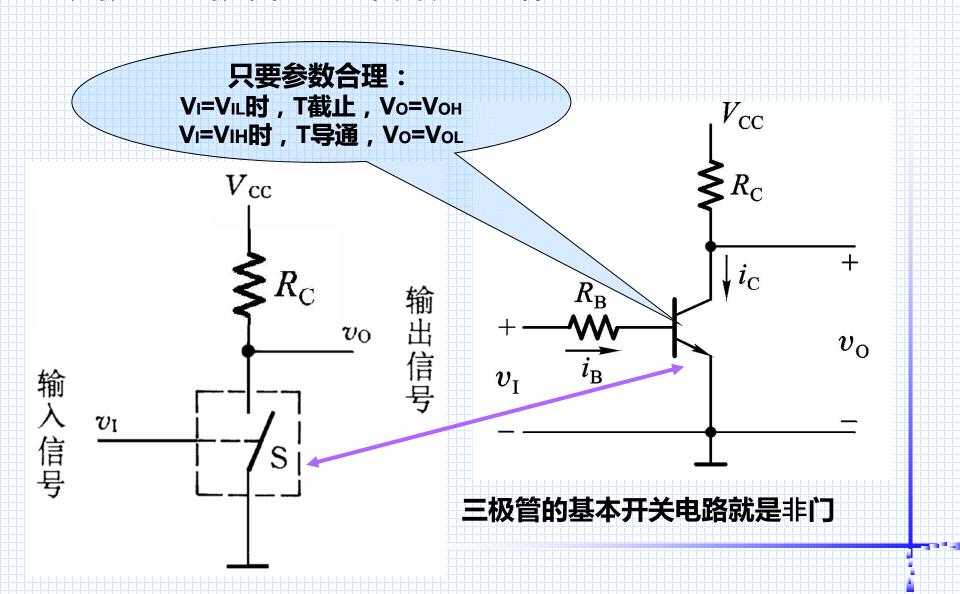
CMOS门电路不断改进工艺,正朝着高速、低耗、大驱动能力、低电源电压的方向发展。BiCMOS集成电路的输入门电路采用CMOS工艺,其输出端采用双极型推拉式输出方式,既具有CMOS的优势,又具有双极型的长处,已成为集成门电路的新宠。

3.4 TTL门电路

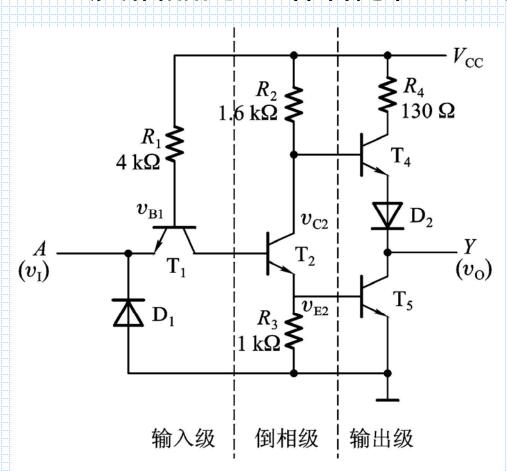
双极型三极管的开关特性

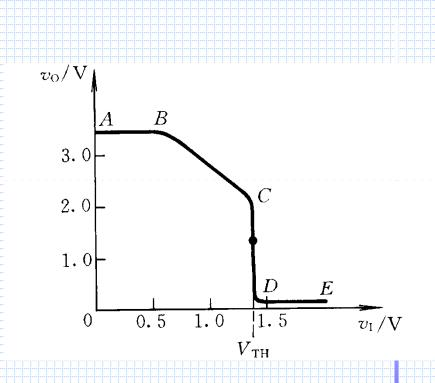


双极型三极管的基本开关电路

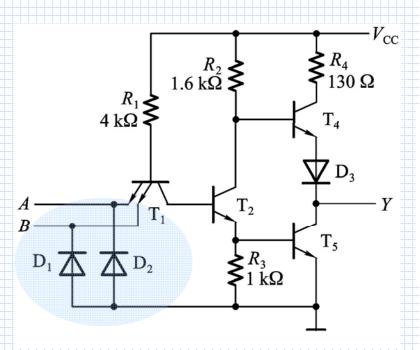


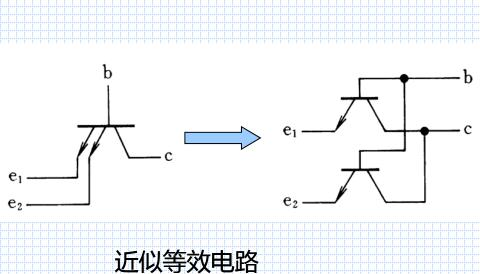
TTL反相器的电路结构和电压传输特性





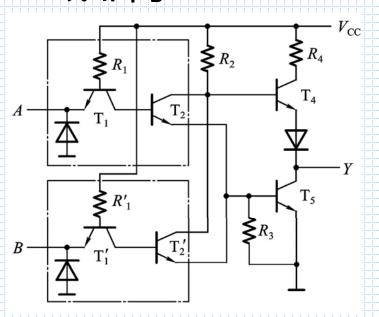
TTL门电路与非门



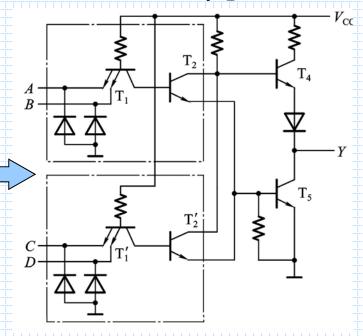




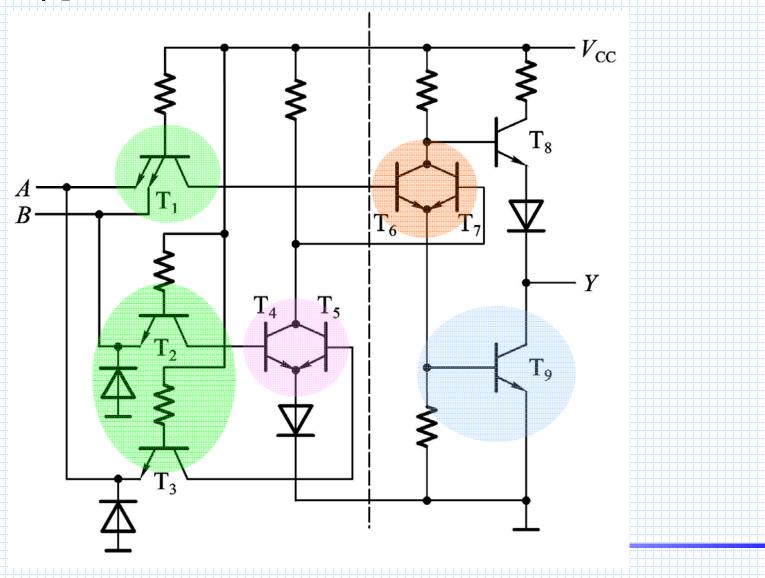
2. 或非门



3.与或非门



4. 异或门

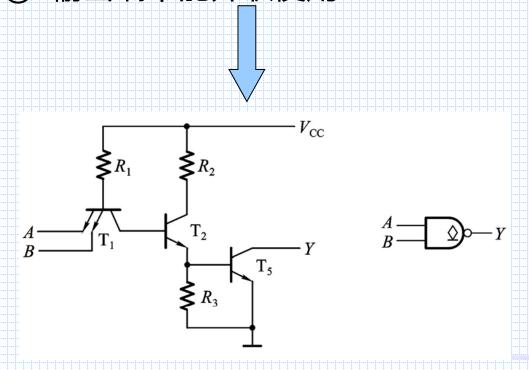


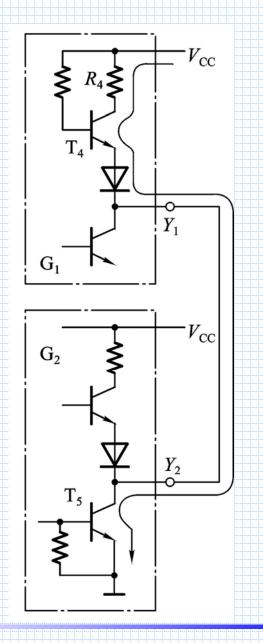
《数字电子技术基础》

集电极开路的门电路(OC门)

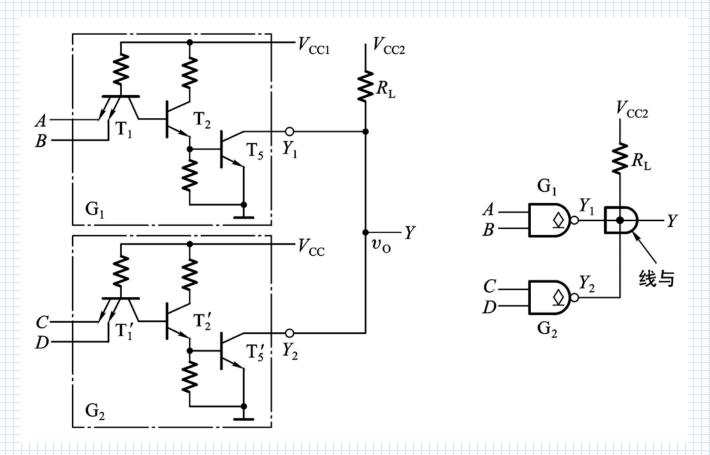
推拉式输出电路结构的局限性

- ① 输出电平不可调
- ② 负载能力不强 , 尤其是高电平输出
- ③ 输出端不能并联使用





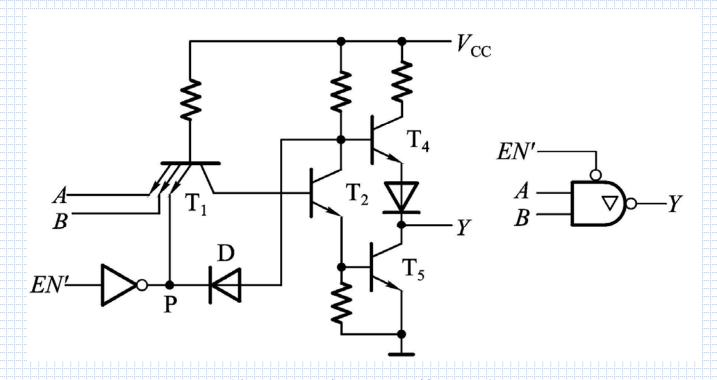
OC门实现的线与



因为 Y_1 、 Y_2 有一个低,Y即为低,只有两者同高,Y才为高,所以 $Y = Y_1Y_2 = (AB)' \cdot (CD)' = (AB + CD)'$

三态输出门 (Three state Output Gate, TS)

输出有三个状态: V_{oL}, V_{oH} , 高阻(Z)



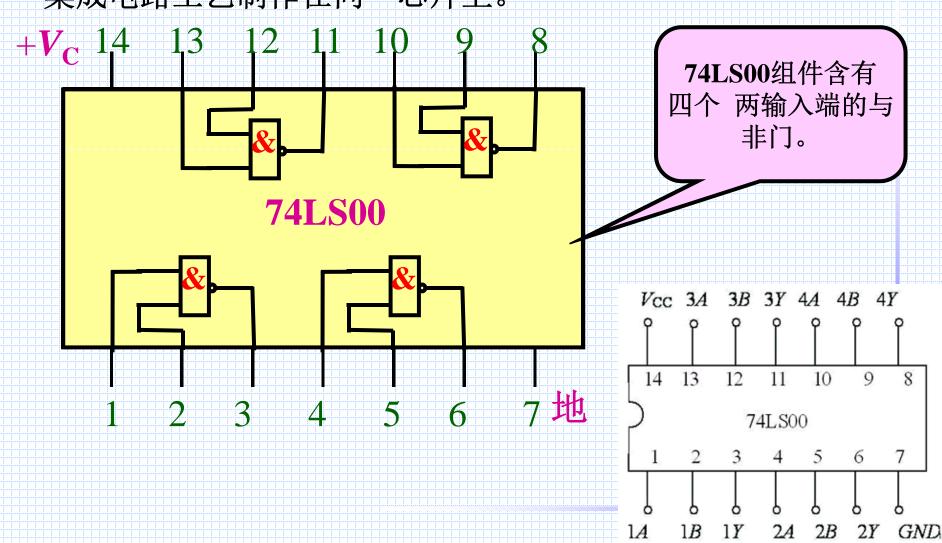
- (1)EN = 0,P = 1,D截止,为"工作状态"⇒Y = (AB)'
- (2)EN = 1,P = 0,D导通,为"高阻状态"⇒Y = Z

TTL集成芯片的发展和分类

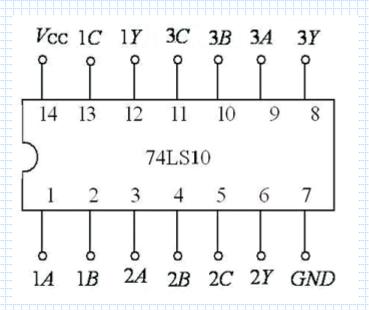
- 1. 74系列—为TTL集成电路的早期产品,属中速TTL器件。
- 2. 74L系列—为低功耗TTL系列,又称LTTL系列。
- 3. 74H系列——为高速TTL系列。
- 4. 74S系列——为肖特基TTL系列,进一步提高了速度。
- 5. 74LS系列——为低功耗肖特基系列。
- 6. 74AS系列——为先进肖特基系列,
- 7. 74ALS系列——为先进低功耗肖特基系列。

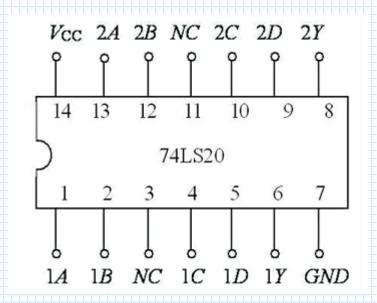
TTL集成与非门芯片

TTL集成与非门就是将若干个与非门电路,经过 集成电路工艺制作在同一芯片上。



《数字电子技术基础》





74LS10内含3个3输入与非门,

74LS20内含2个4输入与非门。