

# Laboratorio de Sistemas Empotrados PRÁCTICA 2

# **Objetivo:**

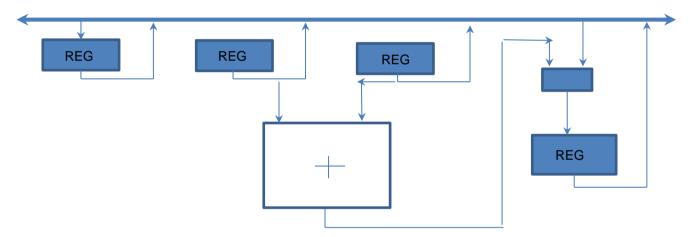
Utilización de Vivado para añadir un periférico a un SoC diseñado sobre FPGAs.

#### Realización:

La práctica constará de tres partes obligatorias y una opcional:

### a.- Diseño básico de un periférico con 4 registros que funcione como sumador

Siguiendo la guía explicada en clase "Adición de un periférico a un SOC", añadir al sistema diseñado en la práctica 1 un periférico con 4 registros que se puedan leer y escribir. En el registro 3 se almacenará la suma de los registros 1 y 2 si reg0(0)=0 y la diferencia si reg0(0)=1 cuando se pulse un botón.



# B. Adición de E/S al periférico

Para realizar este apartado deben eliminarse los GPIOs del sistema de la práctica 1. Añadir al periférico 4 entradas de los switches y 8 salidas de los leds. La funcionalidad es la siguiente:

Swiches=0x00 se visualiza en los leds la salida del reg0(7..0)

Swiches= 0x01 se visualiza en los leds la salida del reg1(7..0)

Swiches= 0x10 se visualiza en los leds la salida del reg2(7..0)

Swiches=0x11 se visualiza en los leds la salida del reg3(7..0)

#### C. Adición de un contador al periférico

Añadir un contador al periférico que cuente de 0 hasta el valor almacenado en reg3 a la frecuencia de 1Hz. Se visualizará en los leds cuando switches=1xxx. Puede utilizarse el divisor de frecuencias proporcionado en los recursos de las prácticas.

# D. Parte opcional

Cuando switches=x0xx, y si reg0(1)=1 el registro 3 se cargará con el valor del contador y si reg0(1)=0 se comportará según lo dicho en el apartado a.