

尚德机构

# 计算机系统结构

讲师：孙小涵

学习是一种信仰！ IN LEARNING WE TRUST

SUNLAND





# 讲师介绍

- 主讲老师：孙小涵（尚德机构-小涵老师）
- 主讲课程：计算机类、数学类
- 邮箱：sunxiaohan@sunlands.com



# 课程章节

## 计算机系统结构

第1章 计算机系统结构概论

第2章 数据表示、寻址方式与指令系统

第3章 存储、中断、总线与I/O系统

第4章 存储体系

第5章 标量处理机

第6章 向量处理机

第7章 多处理机

第8章 数据流计算机和归约机

## 第6章 向量处理机

## 第6章 向量处理机

●	向量的流水处理与向量流水处理机	★
●	阵列处理机的原理	★
●	SIMD计算机的互连网络	★ ☆
●	共享主存构形的阵列处理机中并行存储器的无冲突访问	★ ☆
●	脉动阵列流水处理机	★

## 6.2.3 ILLIAC IV的并行算法举例

### 1. 矩阵加

阵列处理机解决矩阵加是最简单的一维情况。

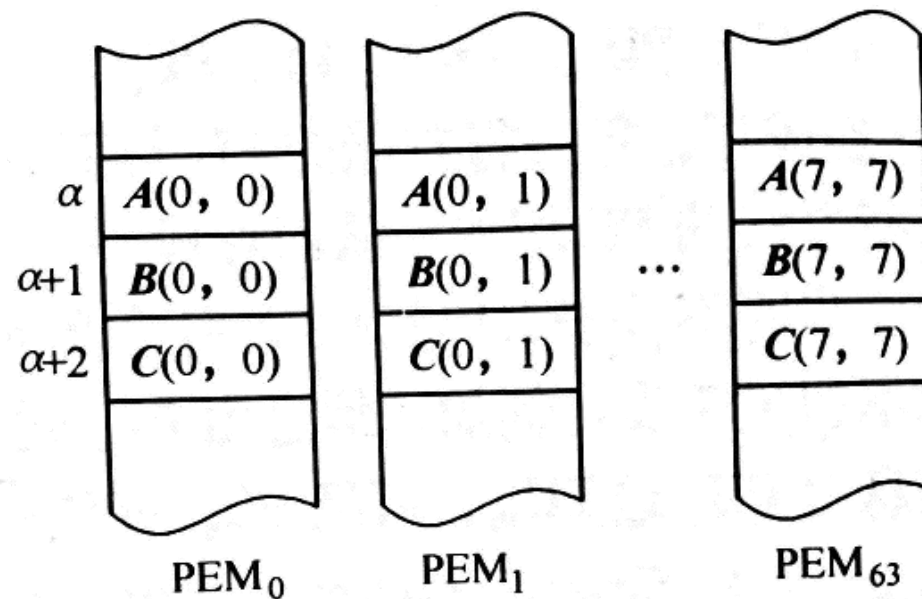


图 6-7 矩阵相加的存储器分配举例

## 6.2.3 ILLIAC IV的并行算法举例

### 2.矩阵乘

矩阵乘是二维数组运算，比矩阵加要复杂。设A、B和C为3个8×8的二维矩阵，给定A和B，计算C=A×B的64个分量可用公式

$$c_{ij} = \sum_{k=0}^7 a_{ik} b_{kj}$$

其中， $0 \leq i \leq 7$ 且 $0 \leq j \leq 7$ 。

## 6.2.3 ILLIAC IV的并行算法举例

### 3.累加和

这是一个将N个数的顺序相加转为并行相加的问题。为得到各项累加的部分和与最后的总和，要用到处理单元中的活跃标志位。只有处于活跃状态的处理单元才能执行相应的操作。

为叙述方便，取 $N=8$ ，即有8个数 $A(I)$ 顺序累加，其中 $0 \leq I \leq 7$ 。

在SISD计算机上可以编写下列FORTRAN程序：

```
C=0
```

```
DO 10 I=0,7
```

```
10 C=C+A(I)
```



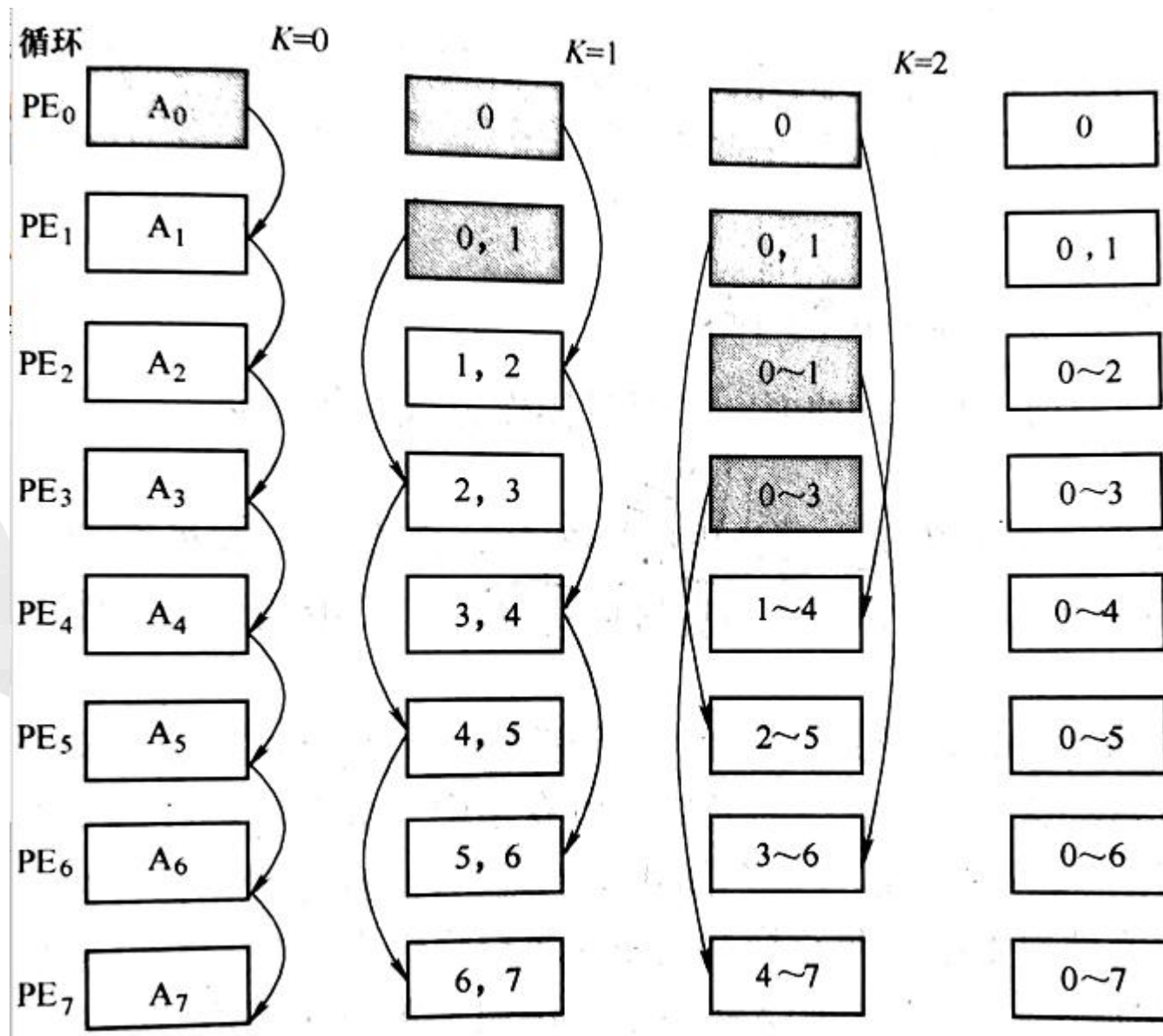
## 6.2.3 ILLIAC IV的并行算法举例

### 3.累加和

- (1) 置全部  $PE_i$  为活跃状态,  $0 \leq i \leq 7$
- (2) 置全部  $A(i)$  从  $PE_i$  的  $\alpha$  单元读到相应  $PE_i$  的累加寄存器  $RGA_i$  中,  $0 \leq i \leq 7$
- (3) 令  $K = 0$  ;
- (4) 将全部  $PE_i$  的  $(RGA_i)$  转送到传送寄存器  $RGR_i$ ,  $0 \leq i \leq 7$
- (5) 将全部  $PE_i$  的  $(RGR_i)$  经过互连网络各右传送  $2^K$  步距,  $0 \leq i \leq 7$
- (6) 令  $j = 2^K - 1$  ;
- (7) 置  $PE_0 \sim PE_j$  为不活跃状态;
- (8) 处理活跃状态的所有  $PE_i$  执行  $(RGA_i) := (RGA_i) + (RGR_i)$ ,  $j < i \leq 7$
- (9)  $K := K + 1$  ;
- (10) 若  $K < 3$  则转回(4) ;
- (11) 置全部  $PE_i$  为活跃状态,  $0 \leq i \leq 7$
- (12) 将全部  $PE_i$  的累加寄存器内容  $(RGA_i)$  存入相应  $PE_i$  的  $\alpha + 1$  单元中,  $0 \leq i \leq 7$

## 6.2.3 ILLIAC IV的并行算法举例

### 3.累加和



## 6.3 SIMD计算机的互连网络

**本节主要内容：**

**SIMD计算机的互连网络**

**SIMD计算机的循环和多级网络的想法和3个参数**

**多级互连网络的设计**

**阻塞式网络**

**全排列网络**

## 6.3.1 互连网络的设计目标与互连函数

SIMD系统的互连网络的设计目标是：（简答）

- 1) 结构不要过分复杂，以降低**成本**；
- 2) 互连要**灵活**，以满足算法和应用的需要；
- 3) 处理单元间信息交换所需的传送步数要尽可能少，以提高**速度**性能；
- 4) 能用规整单一的基本构件组合而成，或者经多次通过或者经多级连接来实现复杂的互连，使模块性好，以便于用VLSI实现并满足系统的可**扩充**性。

（口诀：简洁、规整、让系统有好又快又便宜）

## 6.3.2互连网络应抉择的几个问题（单选）

操作方式有同步、异步及同步与异步组合3种。

交换方法主要有线路交换、包交换及线路与包交换组合3种。

网络的拓扑结构指的是互连网络入、出端可以连接的模式，有静态和动态两种。

动态网络有单级和多级两类。



那么意气风发地  
走在成功的道路上

## 真题练练手

1、互连网络操作方式的种类有 ( ) 1704

A:2种

B:3种

C:4种

D:5种



那么意气风发地  
走在成功的道路上

## 真题练练手

1、互连网络操作方式的种类有 ( ) 1704

A:2种

B:3种

C:4种

D:5种

答案： B

## 6.3.3基本的单级互连网络

### 1.立方体单级网络

立方体 (Cube)单级网络的名称来源于图6-12所示的三维立方体结构。立方体的每个顶点 (网络的结点) 代表一个处理单元, 共有8个处理单元, 用zyx三位二进制码编号。它所能实现的入、出端连接如同立方体各顶点间能实现的互连一样, 即每个处理单元只能直接连到其二进制编号的某一位取反的其他3个处理单元上。

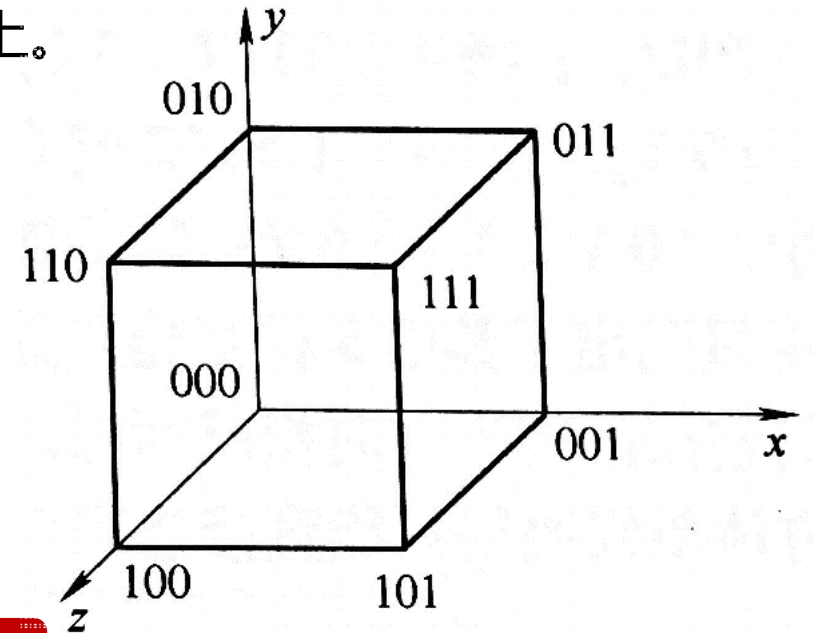


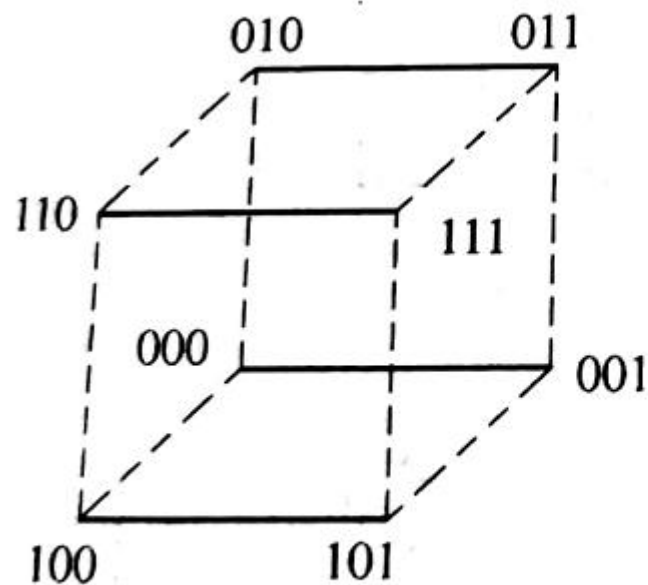
图6-12 三维立方体结构



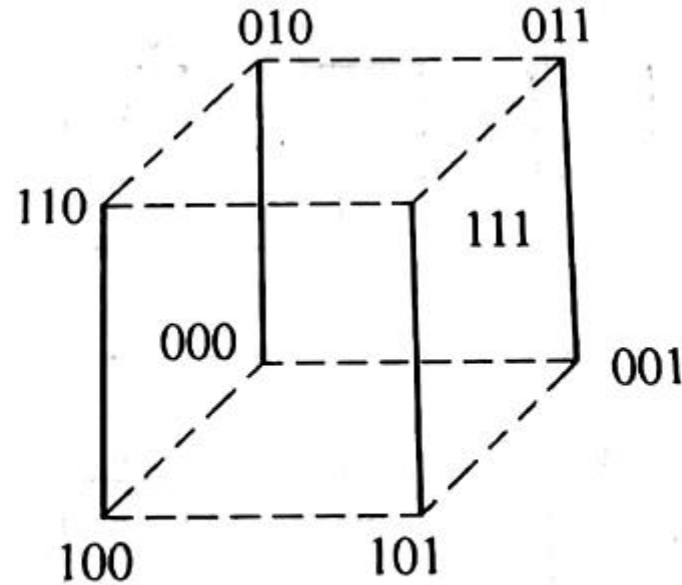
## 6.3.3基本的单级互连网络

### 1.立方体单级网络

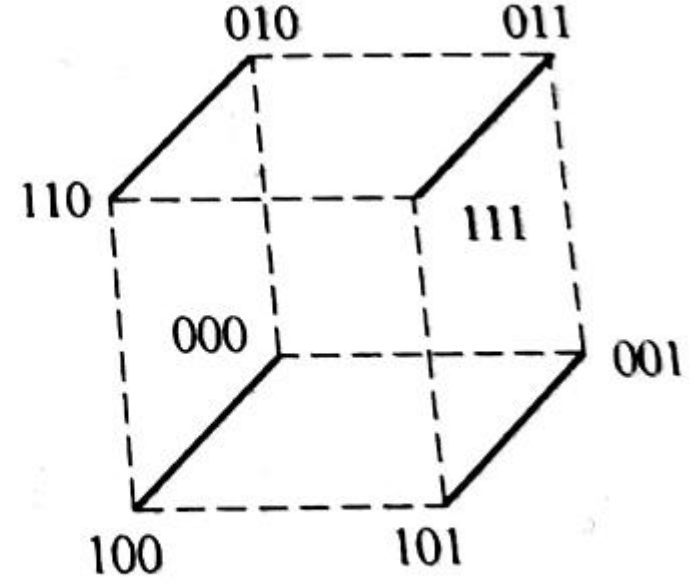
例如, 010只能连到000、011、110,不能直接连到对角线上的001、100、101、111。所以, 三维的立方体单级网络有3种互连函数: Cube0、Cube1和Cube2, 其连接方式如图6-13中的实线所示。



a)



b)

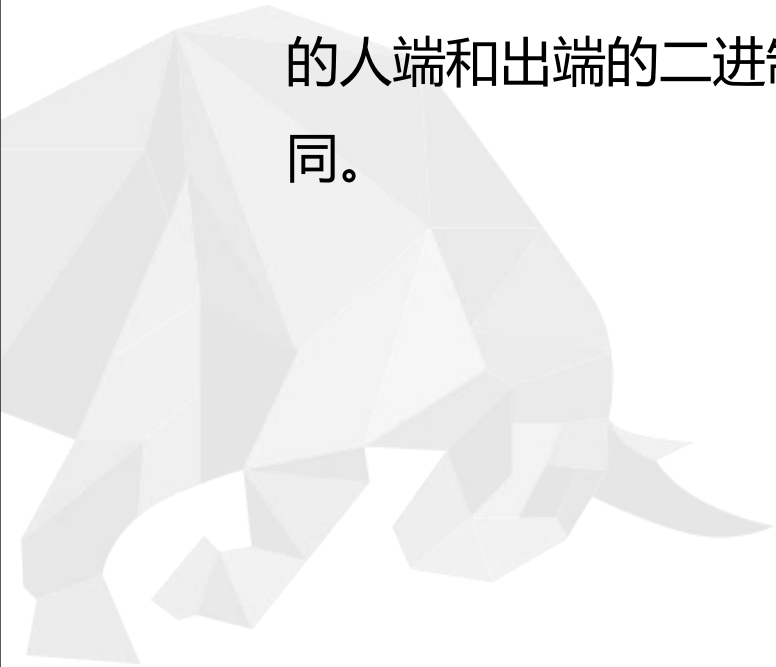


c)

## 6.3.3基本的单级互连网络

### 1.立方体单级网络

三维的立方体单级网络有3种互连函数：Cube0、Cube1和Cube2，Cube $i$ 函数表示相连的人端和出端的二进制编号只在右起第 $i$ 位 ( $i=0, 1, 2$ )上0、1互反，其余各位代码都相同。



## 6.3.3基本的单级互连网络

### 1.立方体单级网络

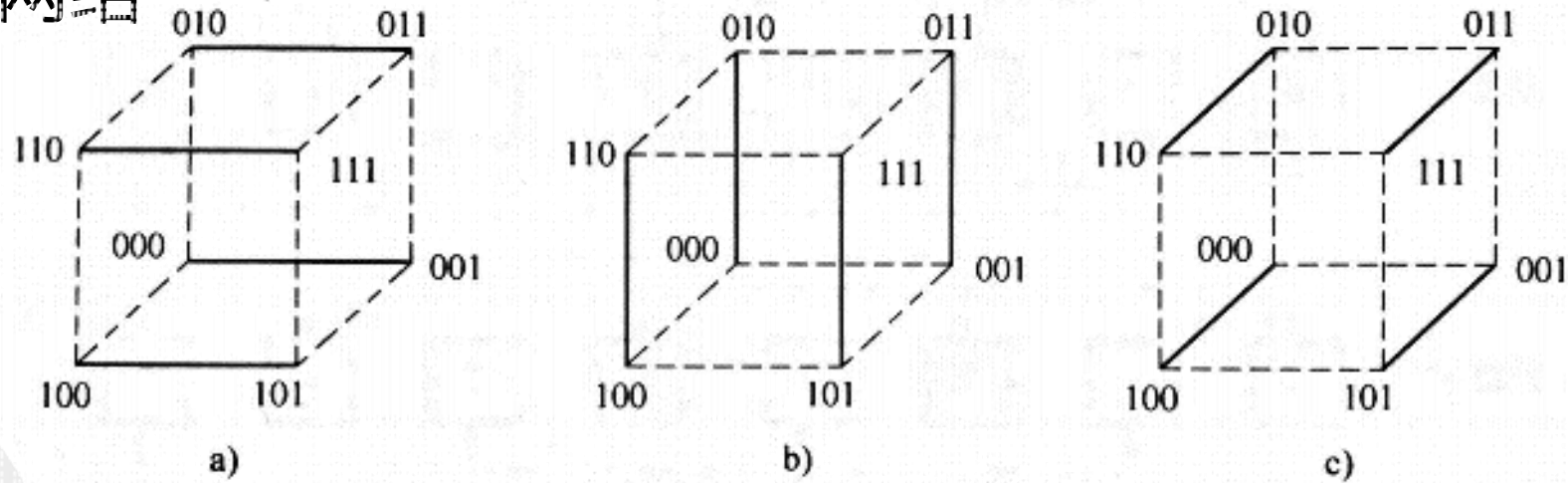


图 6-13 立方体单级网络连接示意

a)  $Cube_0$  b)  $Cube_1$  c)  $Cube_2$

推广到  $n$  维时,  $N$  个结点的立方体单级网络共有  $n = \log_2 N$  种互连函数, 即

$$Cube_i (P_{n-1} \cdots P_i \cdots P_1 P_0) = P_{n-1} \cdots \bar{P}_i \cdots P_1 P_0$$

式中,  $P_i$  为入端标号二进制码的第  $i$  位, 且  $0 \leq i \leq n-1$ 。当维数  $n > 3$  时, 称为超立方体 (HyperCube) 网络。

## 6.3.3基本的单级互连网络

### 2.PM2I单级网络（综合）

PM2I单级网络是“加减 $2^i$ ” (Plus-Minus  $2^i$ )单级网络的简称。能实现与 $j$ 号处理单元直接相连的是号为的处理单元，即

$$\begin{cases} \text{PM2}_{+i}(j) = j + 2^i \mod N \\ \text{PM2}_{-i}(j) = j - 2^i \mod N \end{cases}$$

式中， $0 \leq j \leq N-1$ ， $0 \leq i \leq n-1$ ， $n = \log_2 N$ 。它共有  $2n$  个互连函数。由于  $\text{PM2}_{+(n-1)} = \text{PM2}_{-(n-1)}$ ，因此 PM2I 互连网络只有  $2n-1$  种互连函数是不同的。对于  $N=8$  的三维 PM2I 互连网络的互连函数，有  $\text{PM2}_{+0}$ 、 $\text{PM2}_{-0}$ 、 $\text{PM2}_{+1}$ 、 $\text{PM2}_{-1}$  和  $\text{PM2}_{\pm 2}$  等 5 个不同的互连函数，它们分别为

## 6.3.3基本的单级互连网络

### 2.PM2I单级网络（综合）

$PM2_{+0}: (0\ 1\ 2\ 3\ 4\ 5\ 6\ 7)$

$PM2_{-0}: (7\ 6\ 5\ 4\ 3\ 2\ 1\ 0)$

$PM2_{+1}: (0\ 2\ 4\ 6)(1\ 3\ 5\ 7)$

$PM2_{-1}: (6\ 4\ 2\ 0)(7\ 5\ 3\ 1)$

$PM2_{+2}: (0\ 4)(1\ 5)(2\ 6)(3\ 7)$

其中， $(0\ 1\ 2\ 3\ 4\ 5\ 6\ 7)$  表示 0 连到 1，与此同时，1 连到 2，2 连到 3， $\dots$ ，7 连到 0。图 6-14 只画出了其中 3 种互连函数的情况， $PM2_{-0}$  和  $PM2_{-1}$  的连接与  $PM2_{+0}$  和  $PM2_{+1}$  的差别只是连接的箭头方向相反而已。可见在 PM2I 中，0 可以直接连到 1、2、4、6、7 上，比立方体单级网络只能直接连到 1、2、4 的要灵活。

## 6.3.3基本的单级互连网络

### 2.PM2I单级网络（综合）

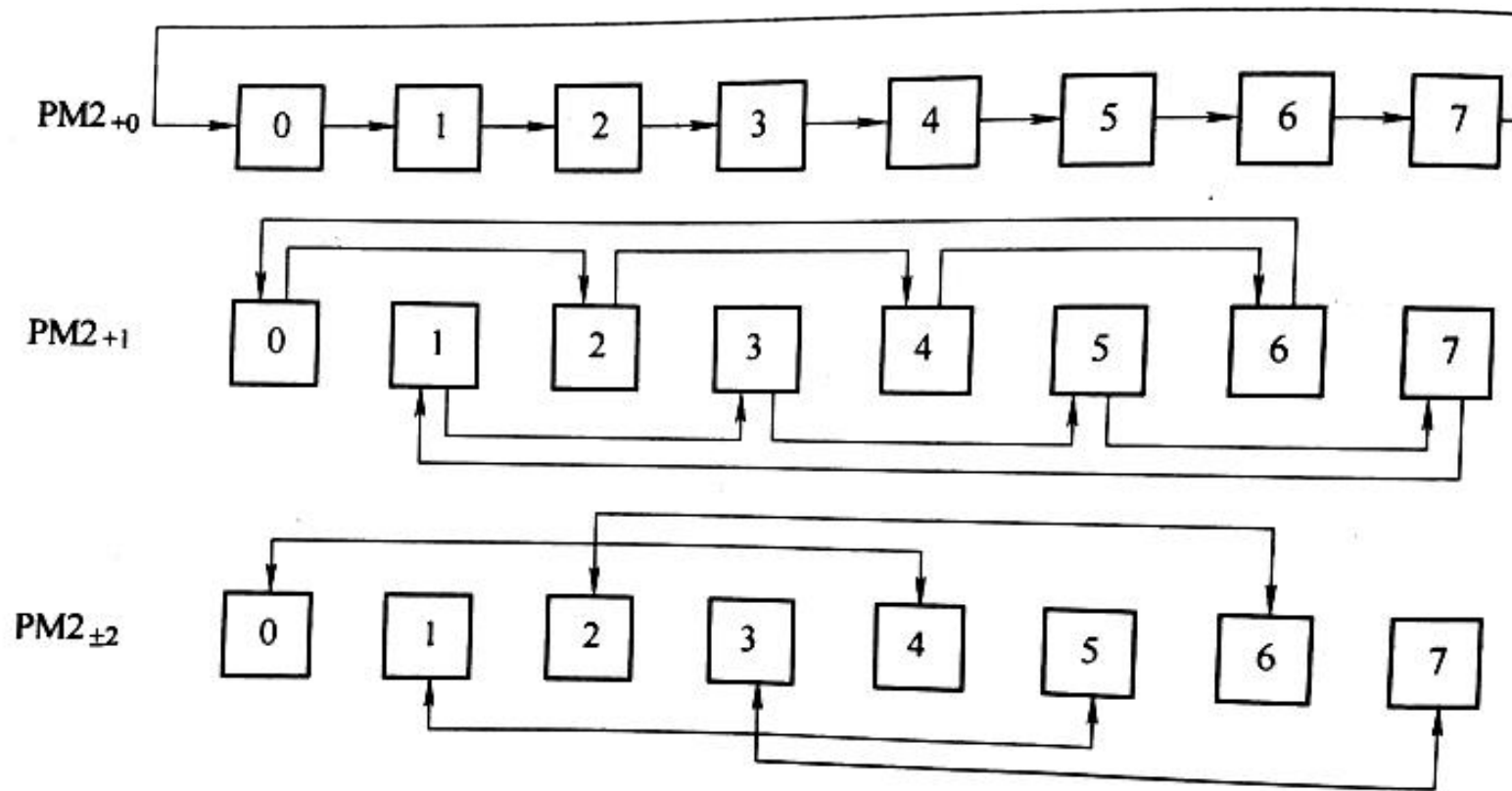


图 6-14 PM2I 互连网络的部分连接图

## 6.3.3基本的单级互连网络

### 2.PM2I单级网络

【1704真题】实现16个处理单元互连的PM2I单级网络。

1. 写出所有各种单级PM2I互连函数的一般式。
2. 3号处理单元用单级PM2I网络可以将数据商接传送到哪些处理单元上？



## 6.3.3基本的单级互连网络

### 2.PM2I单级网络

【1704真题】实现16个处理单元互连的PM2I单级网络。

1. 写出所有各种单级PM2I互连函数的一般式。
  2. 3号处理单元用单级PM2I网络可以将数据直接传送到哪些处理单元上？
- 2、3号处理单元可直接送到  
1、2、4、5、7、11、15号处理单元上。

所有互连函数一般式：

$$PM2_{+0}(j) = j + 1 \mod 16$$

$$PM2_{-0}(j) = j - 1 \mod 16$$

$$PM2_{+1}(j) = j + 2 \mod 16$$

$$PM2_{-1}(j) = j - 2 \mod 16$$

$$PM2_{+2}(j) = j + 4 \mod 16$$

$$PM2_{-2}(j) = j - 4 \mod 16$$

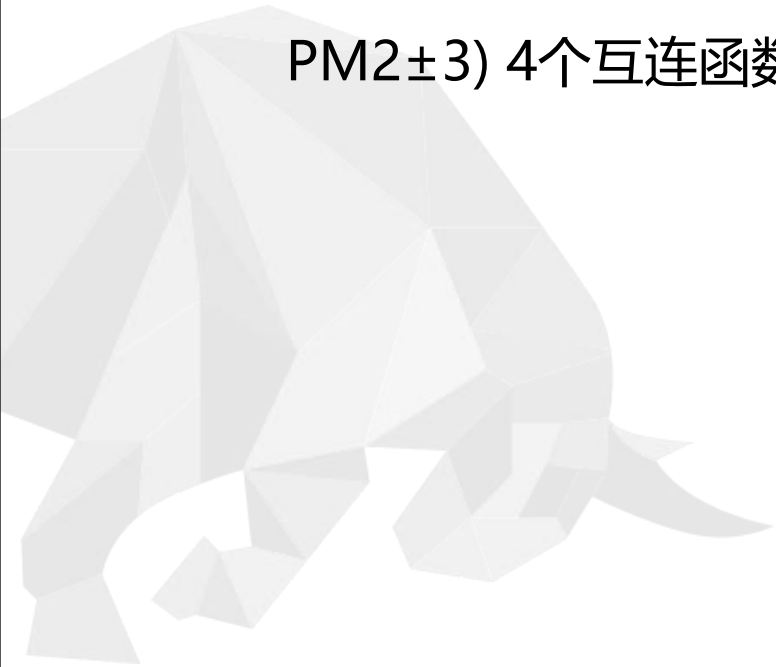
$$PM2_{+3}(j) = j \pm 8 \mod 16$$



## 6.3.3基本的单级互连网络

### 2.PM2I单级网络（单选）

ILLIACIV处理单元的互连也是PM2I的特例，采用了其中的 $PM2 \pm 0$ 和 $PM2 \pm n/2$  (即 $PM2 \pm 3$ ) 4个互连函数。



## 6.3.3基本的单级互连网络

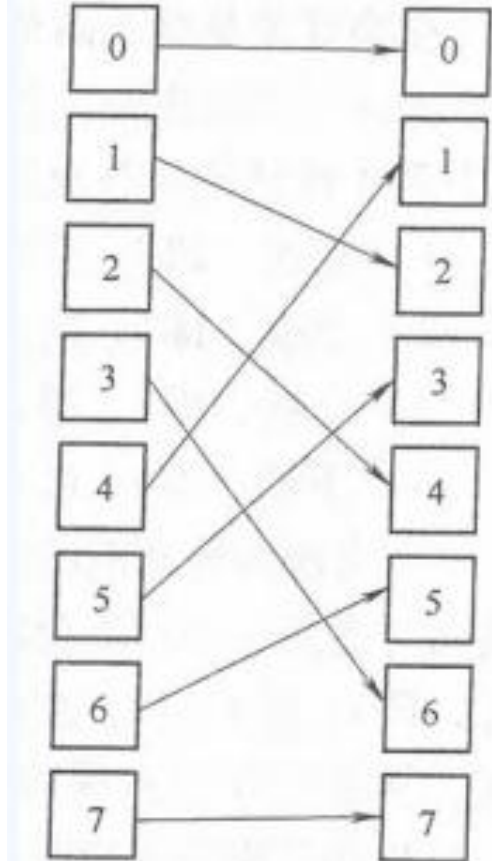
### 3.混洗交换单级网络（单选）

混洗交换单级（Shuffle-Exchange)网络包含两个互连函数，一个是全混（Perfect Shuffle),另一个是交换（Exchange）。

用互连函数表示为

$$\text{Shuffle}(P_{n-1}P_{n-2}\cdots P_1P_0) = P_{n-2}\cdots P_1P_0P_{n-1}$$

式中， $n = \log_2 N$ ； $P_{n-1}P_{n-2}\cdots P_1P_0$  为入端编号的二进制码。



## 6.3.3基本的单级互连网络

### 3.混洗交换单级网络（单选）

混洗交换单级（Shuffle-Exchange)网络包含两个互连函数，一个是全混（Perfect Shuffle),另一个是交换（Exchange)。

用互连函数表示为

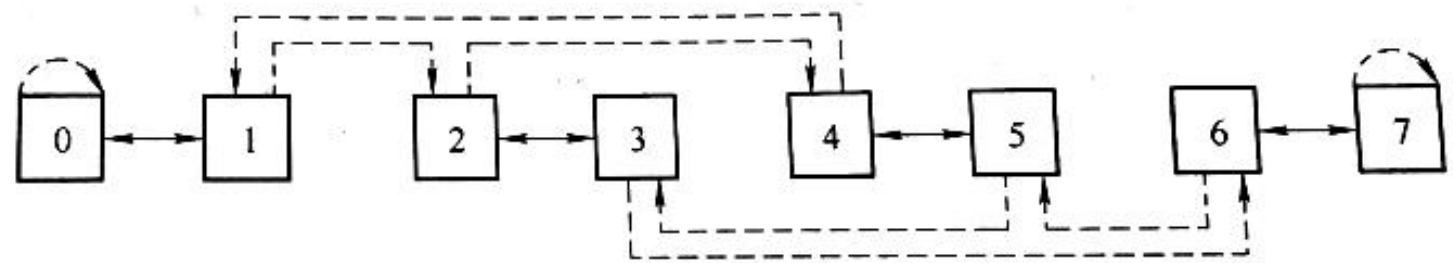


图 6-16  $N=8$  时全混交换单级网络连接图

$$\text{Shuffle}(P_{n-1}P_{n-2}\cdots P_1P_0) = P_{n-2}\cdots P_1P_0P_{n-1}$$

式中,  $n = \log_2 N$ ;  $P_{n-1}P_{n-2}\cdots P_1P_0$  为入端编号的二进制码。

## 6.3.3基本的单级互连网络

### 3.混洗交换单级网络（填空）

在混洗交换网络中，最远的两个入、出端号是全“0”和全“1”，它们的连接需要次交换和 $n - 1$ 次混洗，所以其最大距离为 $n - 1$ 。



## 6.3.3基本的单级互连网络

### 4.蝶形单级网络（综合）

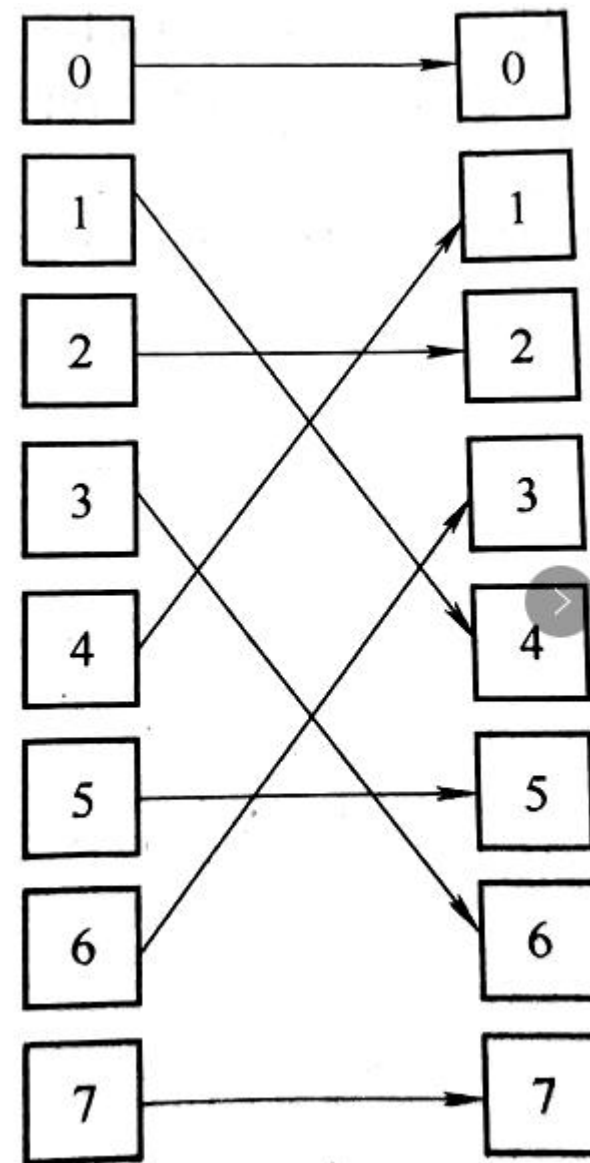
蝶形单级网络（Butterfly）的互连函数为

$$\text{Butterfly}(P_{n-1} P_{n-2} \dots P_1 P_0) = P_0 P_{n-2} \dots P_1 P_{n-1}$$

即将二进制地址的最高位和最低位相互交换位置。

图6-17所示为8个处理单元之间用蝶形单级互连网络互连的情况。它实现的是

$0 \rightarrow 0, 1 \rightarrow 4, 2 \rightarrow 2, 3 \rightarrow 6, 4 \rightarrow 1, 5 \rightarrow 5, 6 \rightarrow 3, 7 \rightarrow 7$ 的同时连接。





那么意气风发地  
走在成功的道路上

## 真题练练手

1、编号为0,1,...,15的16个处理器,当互连网络函数为Cube3时,13号处理器连接到的处理器的号数是 ( ) 1904

A:3

B:4

C:5

D:6



那么意气风发地  
走在成功的道路上

## 真题练练手

1、编号为0,1,...,15的16个处理器,当互连网络函数为Cube3时,13号处理器连接到的处理器的号数是 ( ) 1904

A:3

B:4

C:5

D:6

答案： C



那么意气风发地  
走在成功的道路上

## 真题练练手

2、N个结点的混洗交换网络中，最远的两个入、出端的二进制编号是（ ）  
和（ ），其最大距离为 $2n-1$ 。 0707





那么意气风发地  
走在成功的道路上

## 真题练练手

2、N个结点的混洗交换网络中，最远的两个入、出端的二进制编号是（ ）  
和（ ），其最大距离为 $2n-1$ 。 0707

答案：全“0” 全“1”



那么意气风发地  
走在成功的道路上

## 真题练练手

3、编号为0,1,...,15的16个处理器,当互连网络函数为Shuffle时,9号处理器连接到的处理器的号数是 ( ) 1810 1804

A:0

B:1

C:2

D:3



那么意气风发地  
走在成功的道路上

## 真题练练手

3、编号为0,1,...,15的16个处理器,当互连网络函数为Shuffle时,9号处理器连接到的处理器的号数是 ( ) 1810 1804

A:0

B:1

C:2

D:3

答案: D

## 6.3.4基本的多级互连网络（填空）

不同的多级互连网络，在所用的交换开关、拓扑结构和控制方式上各有不同。

交换开关是具有两个入端和两个出端的交换单元，用作各种多级互连网络的基本构件。无论入端或出端，如果令居于上方的都用 $i$ 表示，居于下方的都用 $j$ 表示，则可以定义下列4种开关状态或连接方式：

- 1) 直连，即  $i_{\text{入}}$  连  $i_{\text{出}}$ ， $j_{\text{入}}$  连  $j_{\text{出}}$ 。
- 2) 交换，即  $i_{\text{入}}$  连  $j_{\text{出}}$ ， $j_{\text{入}}$  连  $i_{\text{出}}$ 。
- 3) 上播，即  $i_{\text{入}}$  连  $i_{\text{出}}$  和  $j_{\text{出}}$ ， $j_{\text{入}}$  悬空。
- 4) 下播，即  $j_{\text{入}}$  连  $i_{\text{出}}$  和  $j_{\text{出}}$ ， $i_{\text{入}}$  悬空。

## 6.3.4基本的多级互连网络

### (简单了解)

控制方式是对各个交换开关进行控制的方式，以多级立方体网络为例，它可以有3种：

- 1) **级控制**——同一级的所有开关只用一个控制信号控制，同时只能处于同一种状态。
- 2) **单元控制**——每一个开关都由自己独立的控制信号控制，可各自处于不同的状态。
- 3) **部分级控制**——第 $i$ 级的所有开关分别用 $i+1$ 个信号控制， $0 \leq i \leq n-1$ ， $n$ 为级数。利用上述交换开关、拓扑结构和控制方式3个参量，可以描述各种多级互连网络的结构。

## 6.3.4基本的多级互连网络

### 1.多级立方体网络（单选、填空）

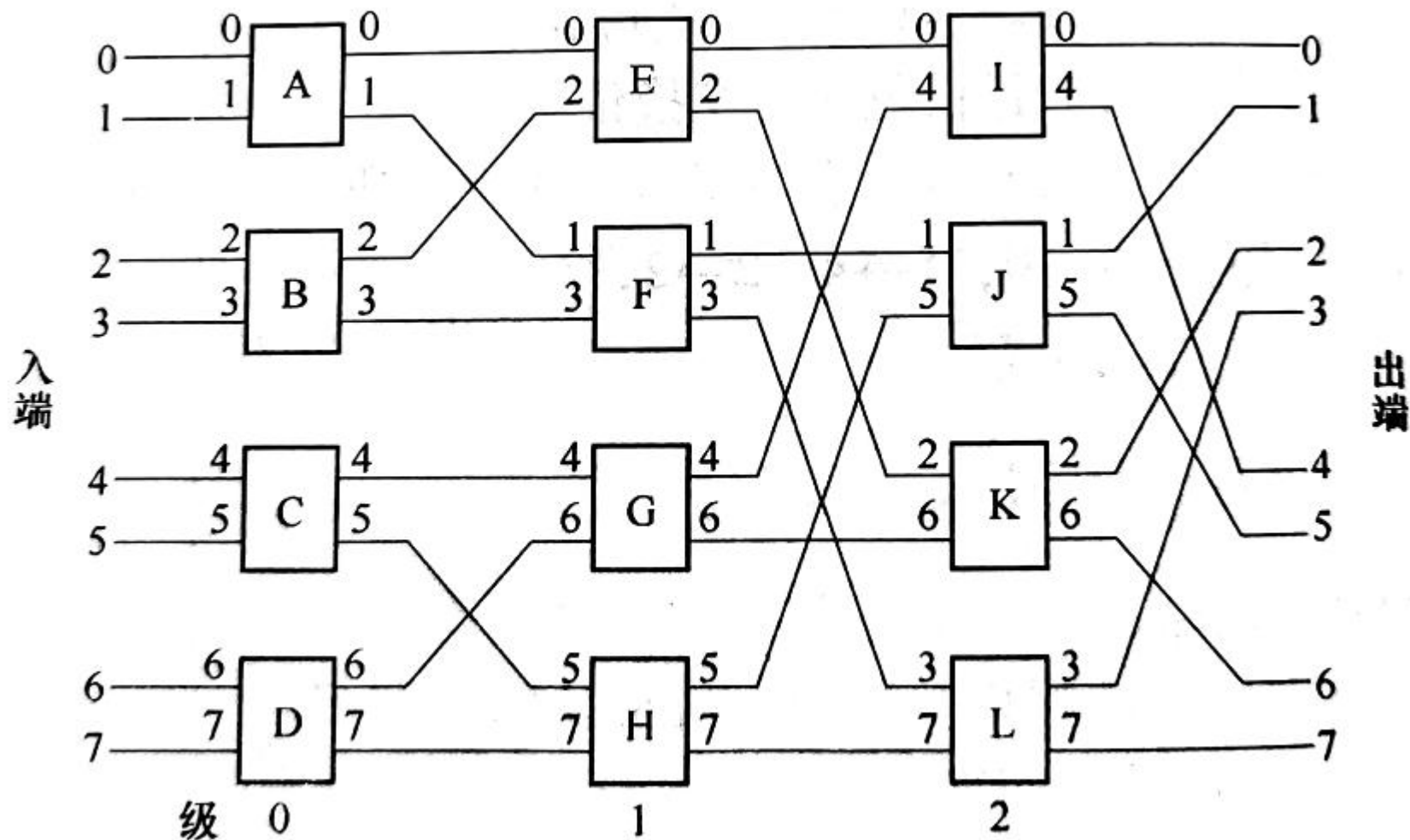
多级立方体网络有STARAN网络、间接二进制n方体网络等。

STARAN网络用作交换网络时，采用级控制，实现的是交换函数。



## 6.3.4 基本的多级互连网络

### 1. 多级立方体网络（单选、填空）



## 6.3.4 基本的多级互连网络

### 2. 多级混洗交换网络

多级混洗交换网络又称omega网络,

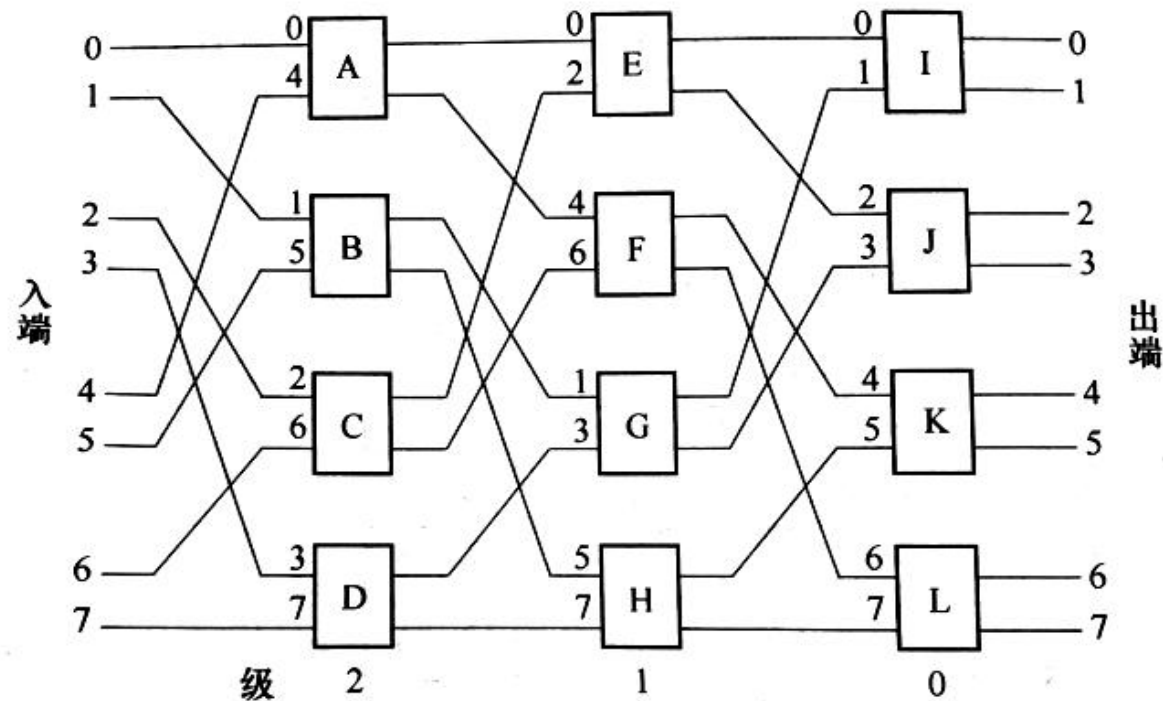


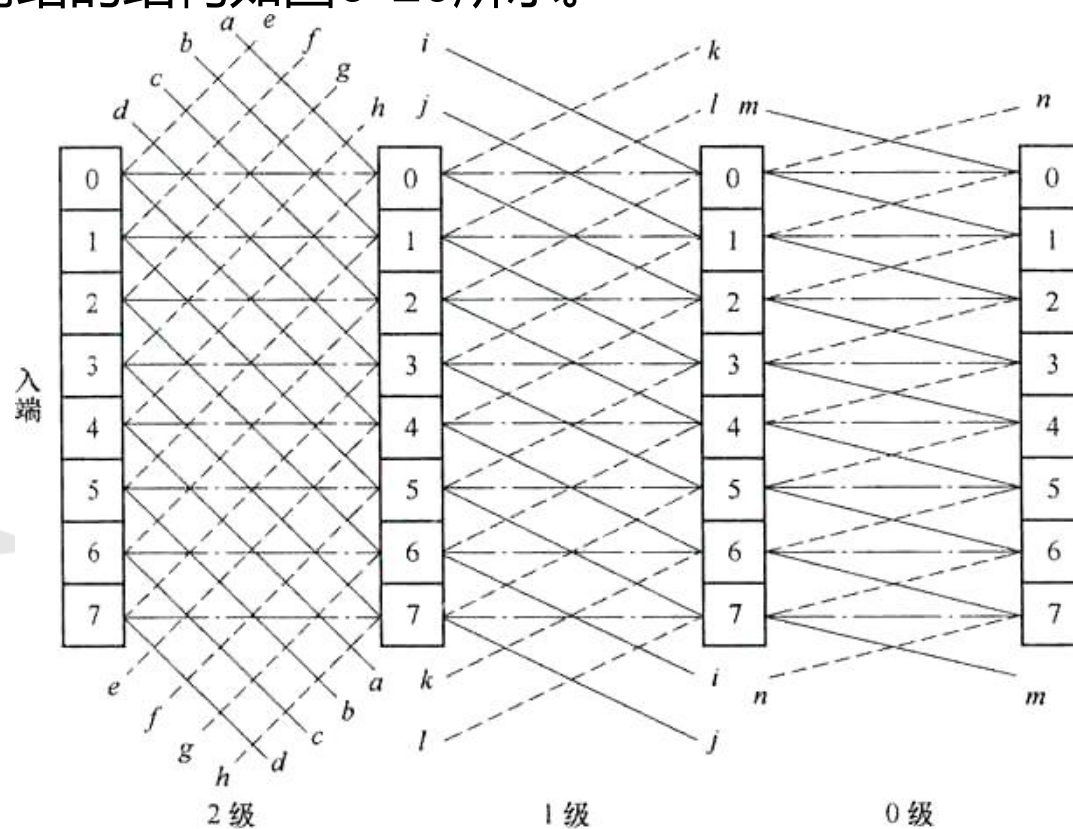
图 6-19  $N=8$  的多级混洗交换网络



## 6.3.4基本的多级互连网络

### 3.多级PM2I网络

$N=8$ 的多级PM2I网络的结构如图6-20所示。

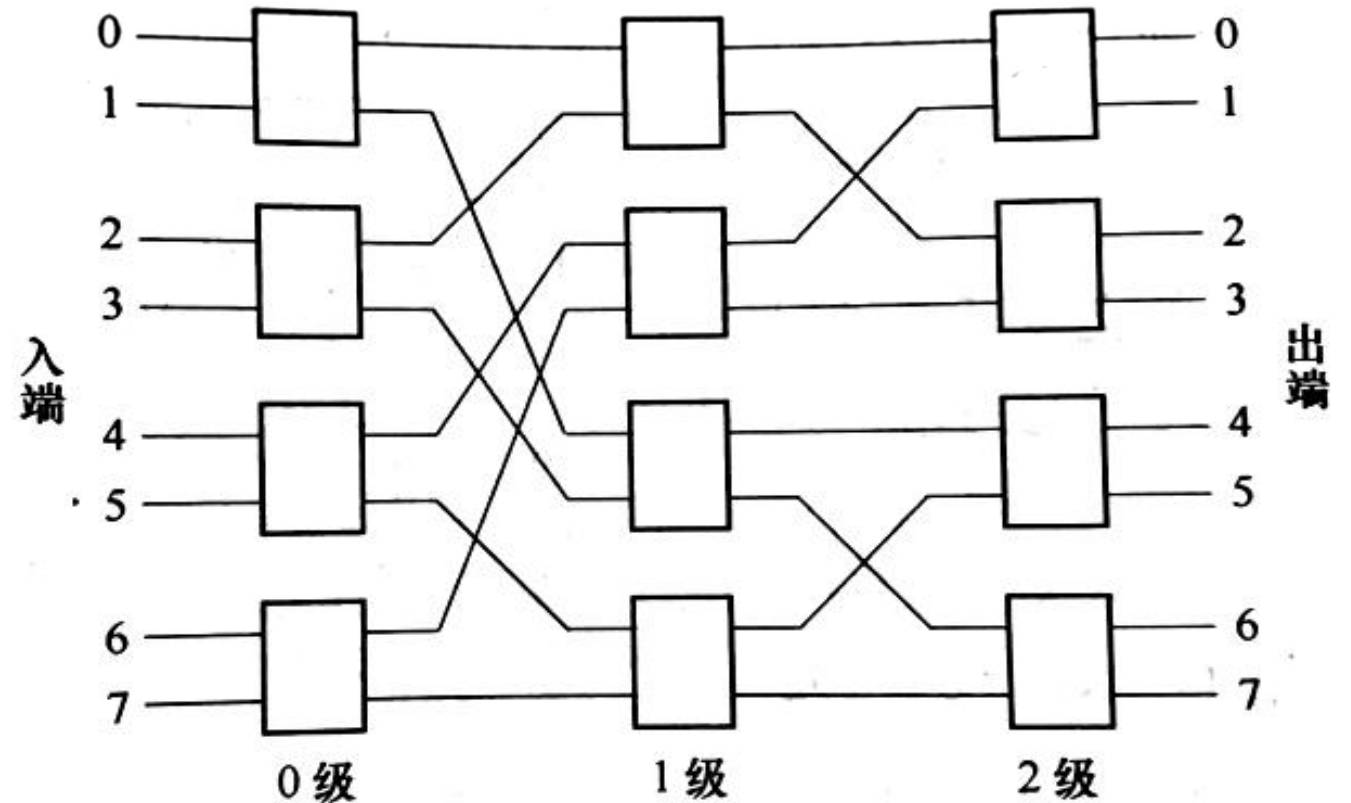


## 6.3.4 基本的多级互连网络

### 4. 基准网络

图6-21所示是 $N=8$ 的基准网络。

基准网络在多级网络中可作为中间介质，模拟一种网络的拓扑和功能。



## 6.3.4 基本的多级互连网络

### 5. 多级交叉开关网络

多级交叉开关 (CLOS)网络是一种非阻塞式网络，图6-22给出了一个三级交叉开关网络的结构。

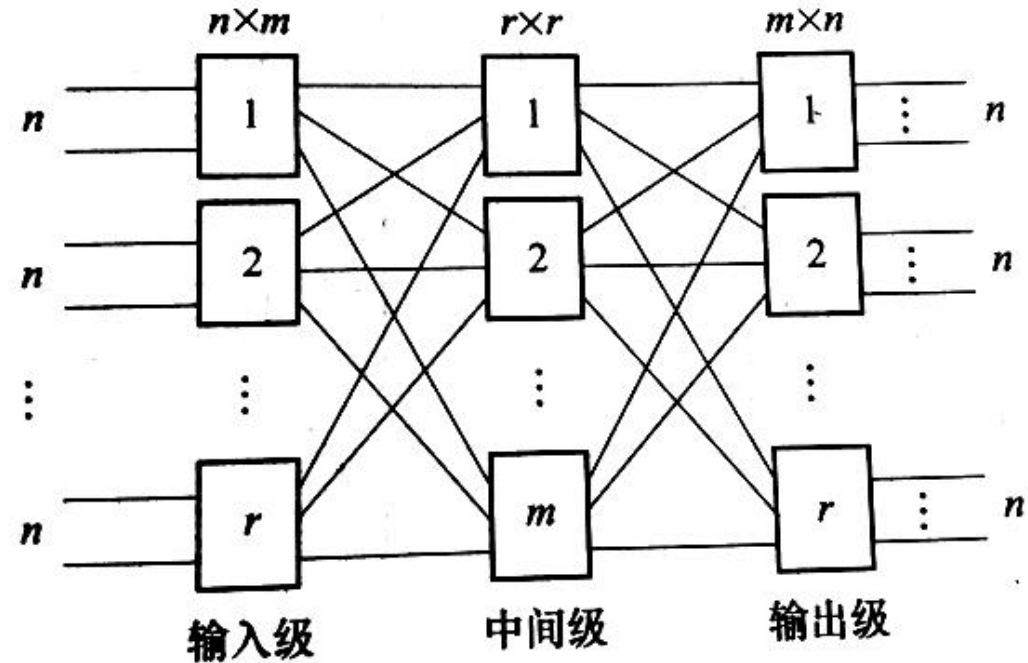


图 6-22 三级交叉开关网络的结构

## 6.3.4 基本的多级互连网络

### 5. 多级交叉开关网络

多级交叉开关 (CLOS)网络是一种非阻塞式网络, 图6-22给出了一个三级交叉开关网络的结构。

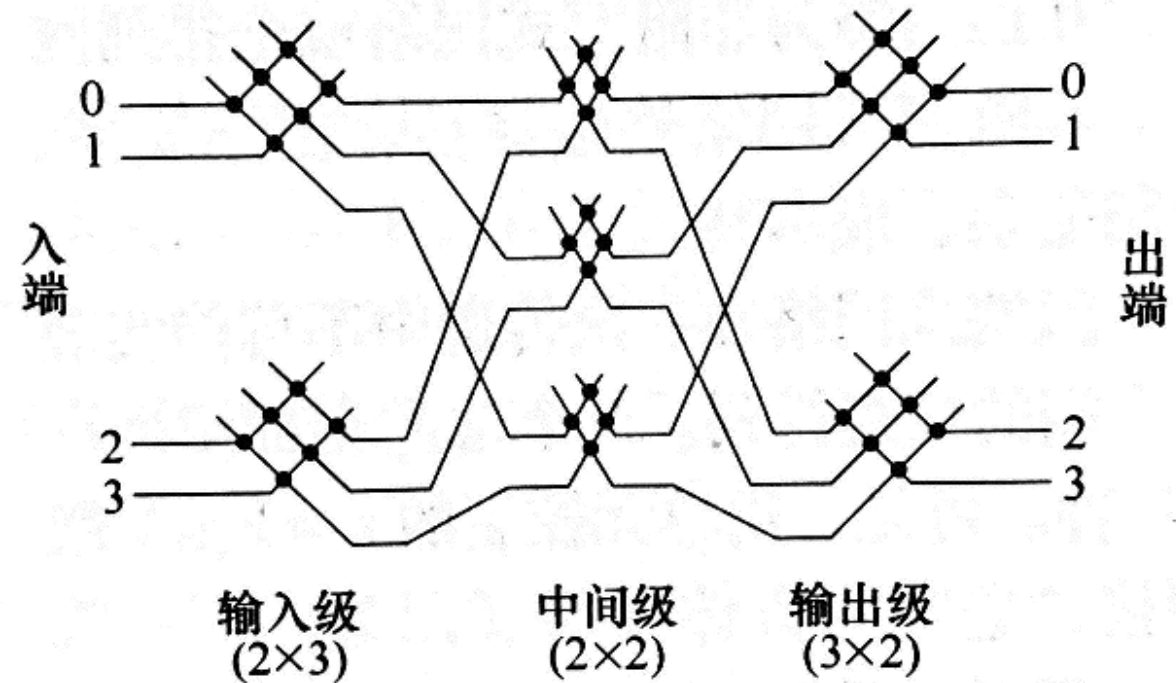


图 6-23  $N(3, 2, 2)$  多级交叉  
开关网络

## 6.3.4 基本的多级互连网络

### 6. 多级蝶式网络

图6-24所示是由16个 $8 \times 8$ 交叉开关作为基本构件组成的二级蝶式网络，级间采用8路混洗，构成了 $64 \times 64$ 的蝶式互连。

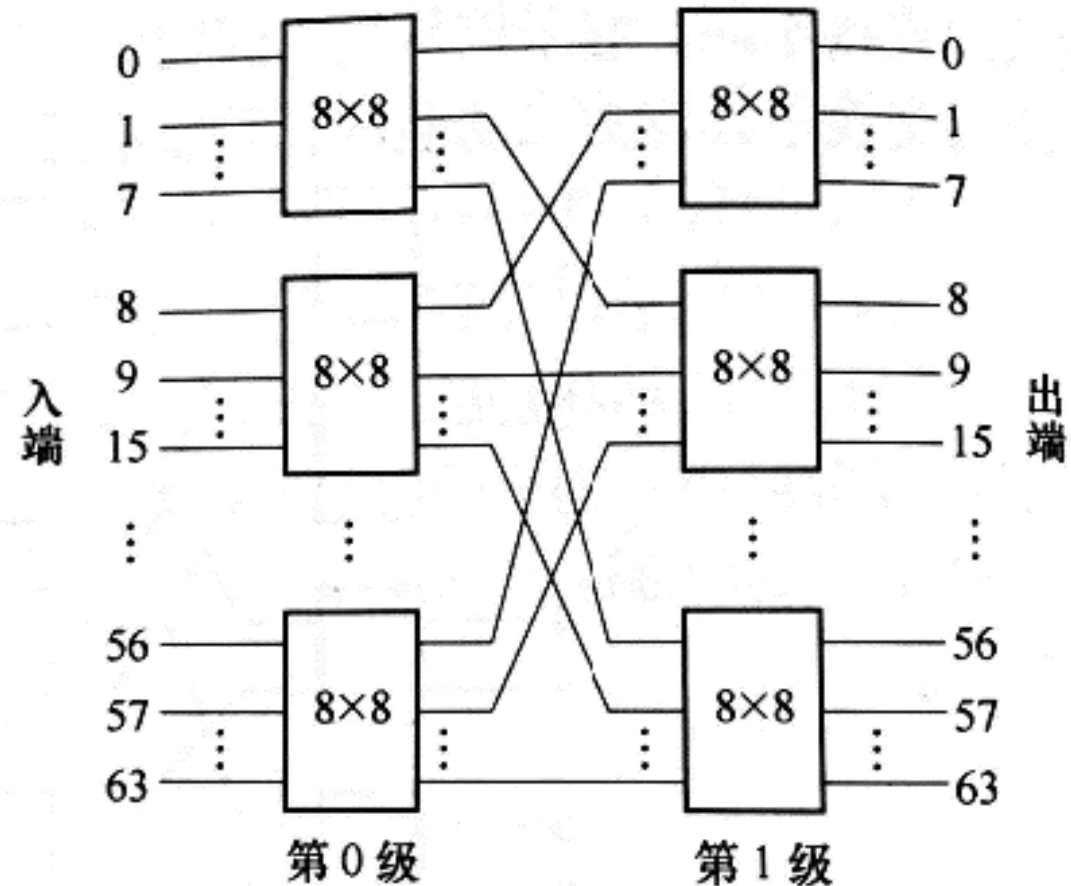


图 6-24 用  $8 \times 8$  交叉开关构造的

## 6.3.5全排列网络（简单了解）

该网络至少有两个以上的通道能满足一对结点的互连要求，即数据寻径不唯一，有较多的冗余，这有利于选择合适的路径传送，可靠性、灵活性较好。

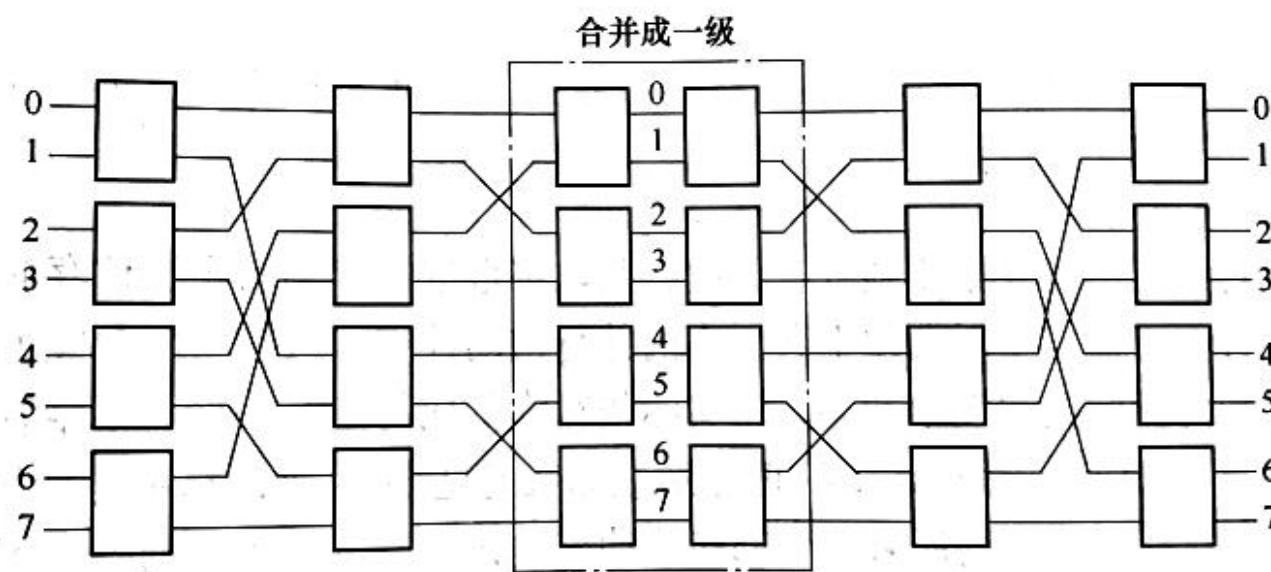


图 6-26 多级全排列网络举例（Benes 网络）



那么意气风发地  
走在成功的道路上

## 真题练练手

1、不同的多级互连网络，在所用的（    ）、拓扑结构和（    ）上各有不同。0804 1304





那么意气风发地  
走在成功的道路上

## 真题练练手

1、不同的多级互连网络，在所用的（     ）、拓扑结构和（     ）上各有不同。0804 1304

答案：交换开关    控制方式





那么意气风发地  
走在成功的道路上

## 真题练练手

2、多级立方体对各个交换开关的控制方式有级控制、（ ）和（ ）3种。1410



那么意气风发地  
走在成功的道路上

## 真题练练手

2、多级立方体对各个交换开关的控制方式有级控制、（ ）和（ ）3种。1410

答案：单元控制 部分级控制



那么意气风发地  
走在成功的道路上

## 真题练练手

3、间接二进制n方体网络是一种（）

A:多级混洗交换网络

B:单级立方体网络

C:多级全排列网络

D:多级立方体网络



那么意气风发地  
走在成功的道路上

## 真题练练手

3、间接二进制n方体网络是一种（）

A:多级混洗交换网络

B:单级立方体网络

C:多级全排列网络

D:多级立方体网络

答案：D



那么意气风发地  
走在成功的道路上

## 真题练练手

4、级控制多级立方体网络能实现（ ）函数的功能。1304



那么意气风发地  
走在成功的道路上

## 真题练练手

4、级控制多级立方体网络能实现（ ）函数的功能。1304

答案：交换

## 6. 4共享主存构形的阵列处理机中并行存储器的无冲突访问

### 情况1

对一维数组而言，假定并行存储器分体数 $m$ 为4,交叉存放一维数组 $a_0, a_1, a_2, \dots$ ，如图6-27所示。

存储体体号			
0	1	2	3
$a_0$	$a_1$	$a_2$	$a_3$
$a_4$	$a_5$	$a_6$	$a_7$
$a_8$	$a_9$	$a_{10}$	$a_{11}$
$a_{12}$	.	.	.

图 6-27 一维数组的存储  
( $m = 4$ )

## 6. 4共享主存构形的阵列处理机中并行存储器的无冲突访问

### 情况2

对于二维数组（结论也适用于多维数组）而言，假设主存有 $m$ 个分体并行，从中访问有 $n$ 个元素的数组子集。这 $n$ 个元素的变址跳距对于二维数组的行、列、主对角线、次对角线都是不一样的，但要求都能实现无冲突访问。

存储体体号			
0	1	2	3
$a_{00}$	$a_{01}$	$a_{02}$	$a_{03}$
$a_{10}$	$a_{11}$	$a_{12}$	$a_{13}$
$a_{20}$	$a_{21}$	$a_{22}$	$a_{23}$
$a_{30}$	$a_{31}$	$a_{32}$	$a_{33}$

图 6-28  $4 \times 4$  数组的直接按行存储  
( $m = n = 4$ )



## 6. 4共享主存构形的阵列处理机中并行存储器的无冲突访问

(填空)

为了能使行或列的各元素都能并行访问，采取将数据在存储器中**错位**存放，如图6-29 所示。但是该方案可造成主对角线上各元素的并行访问冲突，致使实际频宽下降一半；次对角线上各元素的访问则都发生冲突，使实际频宽降低成与串行一样。

存储体体号			
0	1	2	3
$a_{00}$	$a_{01}$	$a_{02}$	$a_{03}$
$a_{13}$	$a_{10}$	$a_{11}$	$a_{12}$
$a_{22}$	$a_{23}$	$a_{20}$	$a_{21}$
$a_{31}$	$a_{32}$	$a_{33}$	$a_{30}$

图 6-29  $4 \times 4$  数组一种错位存放的方案  
( $m = n = 4, \delta_1 = \delta_2 = 1$ )

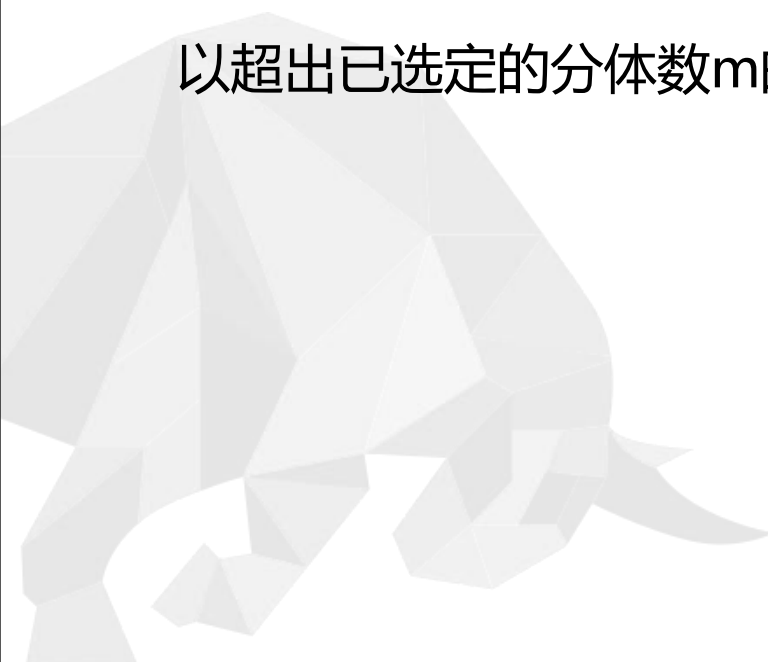
存储体体号				
0	1	2	3	4
$a_{00}$	$a_{01}$	$a_{02}$	$a_{03}$	
$a_{13}$		$a_{10}$	$a_{11}$	$a_{12}$
$a_{21}$	$a_{22}$	$a_{23}$		$a_{20}$
	$a_{30}$	$a_{31}$	$a_{32}$	$a_{33}$

图 6-30  $4 \times 4$  数组错位存放的例子  
( $m = 5, n = 4, \delta_1 = 2, \delta_2 = 1$ )

## 6. 4共享主存构形的阵列处理机中并行存储器的无冲突访问

### 情况3

并行存储器中存放的数组大小是不固定的，多维数组各维的元素个数也不一定相等，它们还可以超出已选定的分体数 $m$ 的值。





那么意气风发地  
走在成功的道路上

## 真题练练手

1、将二维数组中各元素在存储器中（ ）存放可以使行或列的各元素都能并行访问，但会造成（ ）上各元素的并行访问冲突。1604



那么意气风发地  
走在成功的道路上

## 真题练练手

1、将二维数组中各元素在存储器中（ ）存放可以使行或列的各元素都能并行访问，但会造成（ ）上各元素的并行访问冲突。1604

答案：错位     主对角线

## 6.5脉动阵列流水处理机

**本节主要内容：**

**脉动阵列流水处理机的工作原理**

**通用脉动阵列结构的实现方法**



## 6.5.1 脉动阵列结构的原理

(填空)

脉动阵列结构是由一组处理单元（PE）构成的阵列。

运算时数据在阵列结构的各个处理单元间沿各自的方向**同步**向前推进，就像血液受心脏有节奏地搏动在各条血管中间同步向前流动一样。因此，形象地称其为脉动阵列结构。实际上，为了执行多种计算，脉动型系统内的**输入数据流**和**结果数据流**可以在多个不同方向上以不同速度向前搏动。

## 6.5.1 脉动阵列结构的原理

### (简答)

脉动阵列结构具有如下一些特点：

- 1) 结构简单、规整，模块化强，**可扩充性**好，非常适合用超大规模集成电路实现。
- 2) PE间数据通信距离短、规则，使数据流和控制流的设计、同步控制等均**简单规整**。
- 3) 脉动阵列中所有PE能同时运算，具有极高的计算**并行性**，可通过流水获得很高的运算效率和吞吐率。输入数据能被多个处理单元重复使用，大大减轻了阵列与外界的 I/O 通信量，降低了对系统主存和 I/O 系统频宽的要求。
- 4) 脉动阵列结构的构形与特定计算任务和算法密切相关，具有某种**专用性**，限制了应用范围，这对 VLSI 是不利的。

## 6.5.1 脉动阵列结构的原理

### (简答)

脉动阵列结构具有如下一些特点：

- 1) 结构简单、规整，模块化强，（ ）好，非常适合用超大规模集成电路实现。
- 2) PE间数据通信距离短、规则，使数据流和控制流的设计、同步控制等均简单规整。
- 3) 脉动阵列中所有PE能同时运算，具有极高的计算（ ），可通过流水获得很高的运算效率和吞吐率。输入数据能被多个处理单元重复使用，大大减轻了阵列与外界的 I/O 通信量，降低了对系统主存和 I/O 系统频宽的要求。
- 4) 脉动阵列结构的构形与特定计算任务和算法密切相关，具有某种（ ），限制了应用范围，这对 VLSI（ ）是不利的。



## 6.5.1 脉动阵列结构的原理

### (简答)

脉动阵列结构具有如下一些特点：

- 1) 结构简单、规整，模块化强，**可扩充性**好，非常适合用超大规模集成电路实现。
- 2) PE间数据通信距离短、规则，使数据流和控制流的设计、同步控制等均**简单规整**。
- 3) 脉动阵列中所有PE能同时运算，具有极高的计算**并行性**，可通过流水获得很高的运算效率和吞吐率。输入数据能被多个处理单元重复使用，大大减轻了阵列与外界的 I/O 通信量，降低了对系统主存和 I/O 系统频宽的要求。
- 4) 脉动阵列结构的构形与特定计算任务和算法密切相关，具有某种**专用性**，限制了应用范围，这对 VLSI 是不利的。

## 6.5.2 通用脉动阵列结构

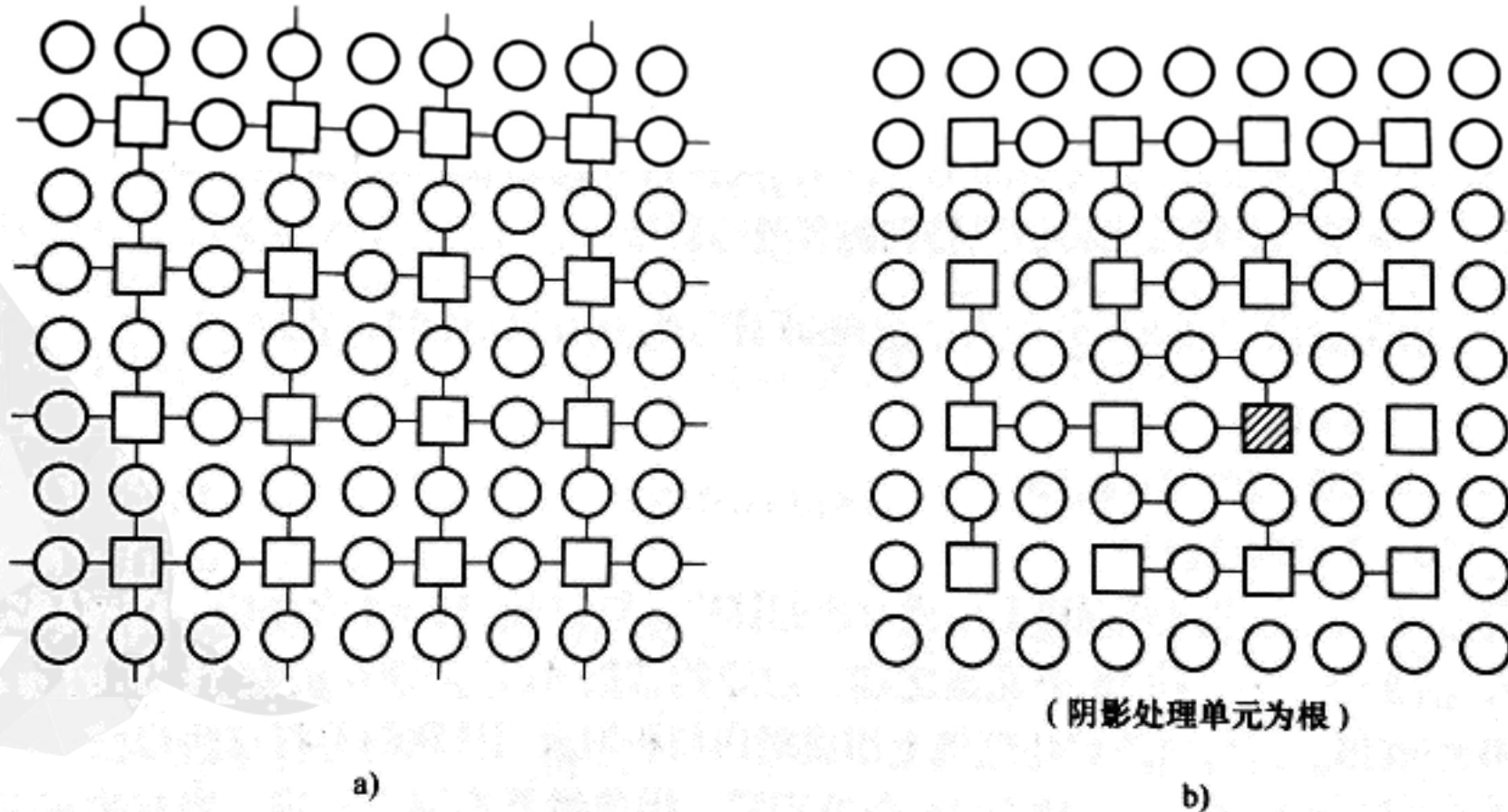


图 6-34 可编程脉动阵列结构

a) 控制开关按正方形阵列结构互连 b) 控制开关按二叉树形阵列结构互连



那么意气风发地  
走在成功的道路上

## 真题练练手

- 1、脉动阵列结构是由一组处理单元PE构成的阵列，阵列中的输入数据流和（ ）数据流可各自沿多个方向（ ）地向前推进。1304



那么意气风发地  
走在成功的道路上

## 真题练练手

1、脉动阵列结构是由一组处理单元PE构成的阵列，阵列中的输入数据流和（ ）数据流可各自沿多个方向（ ）地向前推进。1304

答案：结果 同步



那么意气风发地  
走在成功的道路上

## 真题练练手

2、下列关于脉动阵列机的描述，错误的是( )1004

A:脉动阵列机是由一组内部结构相同的处理单元构成的阵列

B:脉动阵列机结构简单、规整，模块化强，可扩充性好

C:脉动阵列机不适用于要求计算量大的信号 / 图像的处理

D:脉动阵列机各PE间数据通信距离短、规则，使数据流和控制流的设计、同



那么意气风发地  
走在成功的道路上

## 真题练练手

2、下列关于脉动阵列机的描述，错误的是( )1004

A:脉动阵列机是由一组内部结构相同的处理单元构成的阵列

B:脉动阵列机结构简单、规整，模块化强，可扩充性好

C:脉动阵列机不适用于要求计算量大的信号 / 图像的处理

D:脉动阵列机各PE间数据通信距离短、规则，使数据流和控制流的设计、同

答案：C



尚德机构

# ▶ 答疑时间 ◀





尚德机构

▶ THANK YOU ◀

