

尚德机构

计算机系统结构

讲师：孙小涵

学习是一种信仰！ IN LEARNING WE TRUST

SUNLAND





讲师介绍

- 主讲老师：孙小涵（尚德机构-小涵老师）
- 主讲课程：计算机类、数学类
- 邮箱：sunxiaohan@sunlands.com



课程章节

计算机系统结构

第1章 计算机系统结构概论

第2章 数据表示、寻址方式与指令系统

第3章 存储、中断、总线与I/O系统

第4章 存储体系

第5章 标量处理机

第6章 向量处理机

第7章 多处理机

第8章 数据流计算机和归约机

第2章 数据表示、寻址方式与指令系统

第2章 数据表示、寻址方式与指令系统

●	数据表示	★ ★
●	寻址方式	★
●	指令系统的设计和优化	★
●	指令系统的发展和改进	★ ★

2.4指令系统的发展和改进

2.4.3按RISC方向发展和改进指令系统

1.CISC的问题（简答）

- 1) 指令系统**庞大**，一般指令在200条以上。
- 2) 许多指令的操作**繁杂**，执行速度很低，甚至不如用几条简单、基本的指令组合实现。
- 3) 由于指令系统庞大，使高级语言编译程序选择**目标指令的范围太大**，因此，难以优化生成高效机器语言程序，编译程序也**太长、太复杂**。
- 4) 由于指令系统庞大，各种指令的使用频度都不会太高，且**差别很大**，其中相当一部分指令的**利用率很低**。

2.4指令系统的发展和改进

2.4.3按RISC方向发展和改进指令系统

2.设计RISC的基本原则（简答）

- 1) 确定指令系统时，只选择使用频度很高的那些指令，再增加少量能有效支持操作系统、高级语言实现及其他功能的指令，大大减少指令条数，一般使之不超过100条。
- 2) 减少指令系统所用寻址方式种类，一般不超过两种。简化指令的格式限制在两种之内，并让全部指令都是相同长度。
- 3) 让所有指令都在一个机器周期内完成。
- 4) 扩大通用寄存器数，一般不少于32个，尽量减少访存，所有指令只有存（STORE）、取（LOAD）指令访存，其他指令一律只对寄存器操作。
- 5) 为提高指令执行速度，大多数指令都用硬联控制实现，少数指令才用微程序实现。
- 6) 通过精简指令和优化设计编译程序，简单、有效地支持高级语言的实现。

2.4指令系统的发展和改进

2.4.3按RISC方向发展和改进指令系统

3.设计RISC结构采用的基本技术（简答）

- 1) 按设计RISC的一般原则来设计。
- 2) 逻辑实现采用硬联和微程序相结合。
- 3) 在CPU中设置大量工作寄存器并采用重叠寄存器窗口。
- 4) 指令用流水和延迟转移。
- 5) 采用高速缓冲存储器Cache,设置指令Cache和数据Cache分别存放指令和数据。
- 6) 优化设计编译系统。



那么意气风发地
走在成功的道路上

真题练练手

1、RISC执行程序的速度优于CISC的原因是()

A:RISC的指令系统的指令数较少

B:程序在RISC上编译的目标程序较短

C:RISC的指令平均周期数较少

D:RISC只允许Load指令和Store指令访存



那么意气风发地
走在成功的道路上

真题练练手

1、RISC执行程序的速度优于CISC的原因是()

A:RISC的指令系统的指令数较少

B:程序在RISC上编译的目标程序较短

C:RISC的指令平均周期数较少

D:RISC只允许Load指令和Store指令访存

答案：C

补充：（考察频率较低，答案不唯一）

指令	频度pi	扩展操作码			
I1	0.4	0	0		
I2	0.3	0	1		
I3	0.15	1	0		
I4	0.05	1	1	0	0
I5	0.04	1	1	0	1
I6	0.03	1	1	1	0
I7	0.03	1	1	1	1

第3章 存储、中断、总线与I/O系统

第2章 数据表示、寻址方式与指令系统

●	存储系统的基本要求和并行主存系统	★
●	中断系统	★★
●	总线系统	★
●	I/O系统	★★

3.1 存储系统的基本要求和并行主存系统

本节主要内容：

**并行主存系统的组成形式，极限频宽和实际频宽的计算
使用并行主存的组成技术提高主存实际频宽的可能性、和
发展存储体系的必要性**

3.1 存储系统的基本要求和并行主存系统

3.1.1 存储系统的基本要求（填空）

对存储系统的基本要求是**大容量**、**高速度**和**低价格**。

在存储器所用期间一定的条件下，**容量越大**，因其延迟增大会使**速度**（ ）；容量越大，存储器总**价格**会（ ）；存储器**速度越快**，**价格**也（ ）。

3.1 存储系统的基本要求和并行主存系统

3.1.1 存储系统的基本要求（填空）

对存储系统的基本要求是**大容量**、**高速度**和**低价格**。

在存储器所用期间一定的条件下，**容量越大**，因其延迟增大会使**速度降低**；容量越大，存储器总**价格会越大**；存储器**速度越快**，**价格也越高**。

3.1 存储系统的基本要求和并行主存系统

3.1.2 并行主存系统（单选）

图3-1是一个字长为 W 位的单体主存，一次可访问一个存储器字，所以主存最大频宽 $B_W = W/T_M$ 。假设，此存储器字长 W 与CPU所要访问的字（数据字或指令字，简称CPU字）的字长 W 相同，则CPU从主存获得信息的速度就为 W/T_M 。我们称这种主存是单体单字存储器。

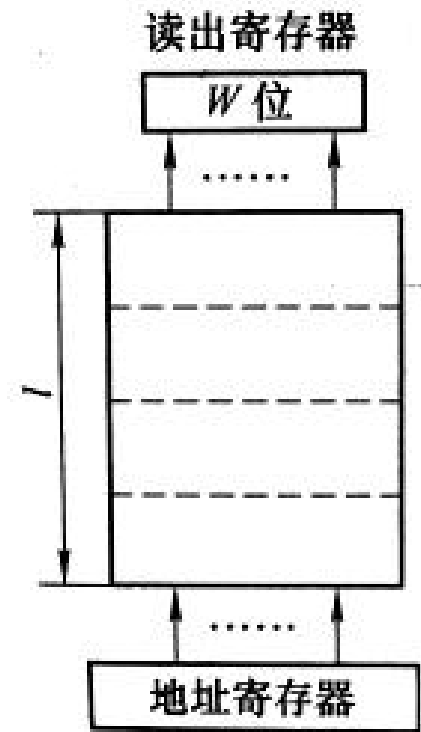


图 3-1 单体单字存储器

3.1 存储系统的基本要求和并行主存系统

3.1.2 并行主存系统（单选）

要想提高主存频宽，使之与CPU速度相匹配，在同样的器件条件（即同样的，只有设法提高存储器的字长 W 。例如，改用图3-2的方式组成，这样，主存在一个存储周期内就可读出4个CPU字，相当于CPU从主存中获得信息的最大速率提高为原来的4倍，即 $B_W = W \times 4 / T_M$ 我们称这种主存为单体多字存储器。

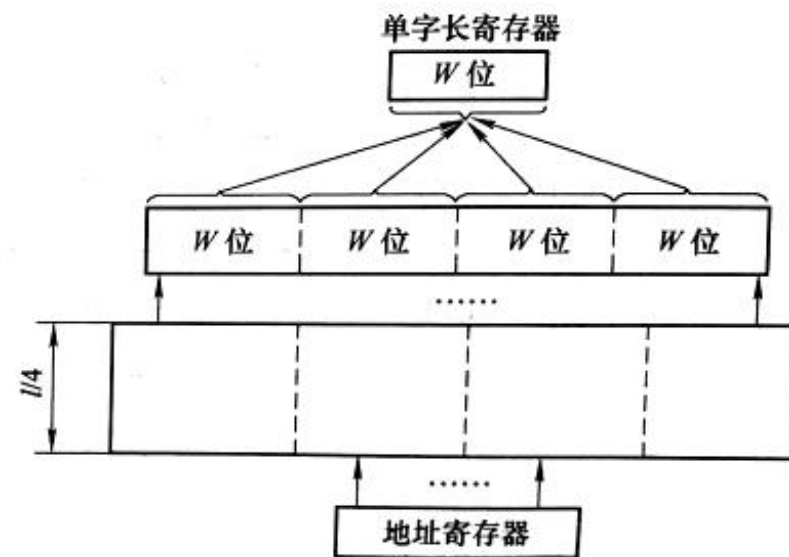


图 3-2 单体多字 ($m=4$) 存储器

3.1 存储系统的基本要求和并行主存系统

3.1.2 并行主存系统（填空）

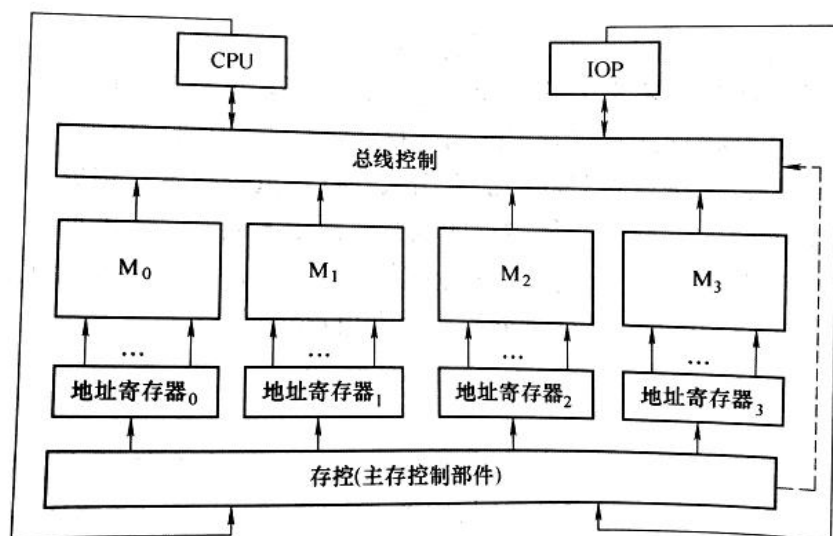


图 3-3 多体单字 ($m=4$) 交叉存储器

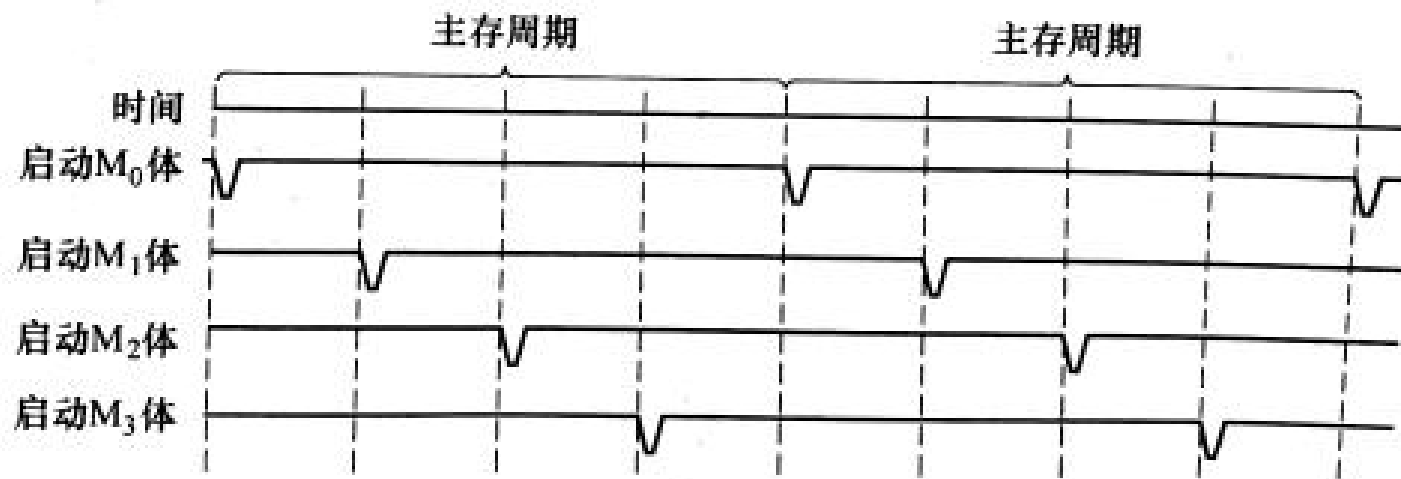


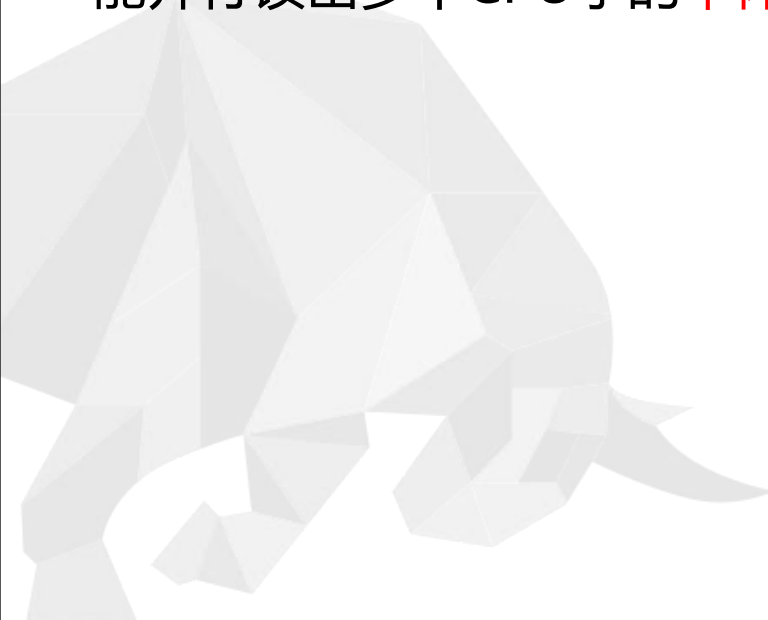
图 3-4 4 个分体分时启动的时间关系

能并行读出多个CPU字的**单体多字和多体单字**、**多体多字的交叉访问**主存系统被称为**并行主存系统**。

3.1 存储系统的基本要求和并行主存系统

3.1.2 并行主存系统

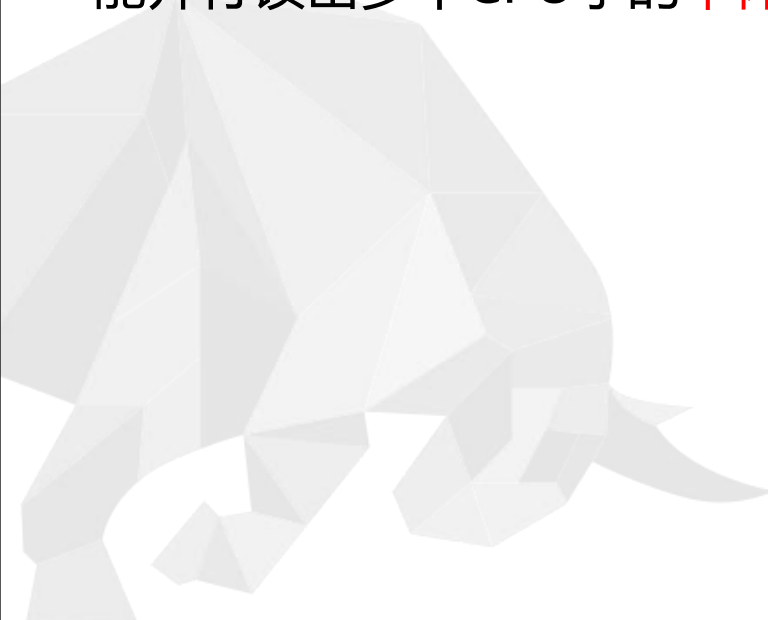
能并行读出多个CPU字的单体多字和（ ）、多体多字的（ ）主存系统被称为并行主存系统。



3.1 存储系统的基本要求和并行主存系统

3.1.2 并行主存系统

能并行读出多个CPU字的**单体多字和多体单字、多体多字**的**交叉访问**主存系统被称为**并行主存系统**。





那么意气风发地
走在成功的道路上

真题练练手

1、对存储系统的基本要求是大（ ）、高（ ）和低价格。1810



那么意气风发地
走在成功的道路上

真题练练手

1、对存储系统的基本要求是大（ ）、高（ ）和低价格。1810

答案：容量 速度



那么意气风发地
走在成功的道路上

真题练练手

2、在存储器能用器件一定的条件下,容量越大,会使 () 越低、 () 越高。 1410



那么意气风发地
走在成功的道路上

真题练练手

2、在存储器能用器件一定的条件下,容量越大,会使 () 越低、 () 越高。 1410

答案：速度 总价格



那么意气风发地
走在成功的道路上

真题练练手

3、能并行读出多个CPU字的单体多字、（ ）和（ ）的交叉访问主存系统被称为并行主存系统。1904、1604



那么意气风发地
走在成功的道路上

真题练练手

3、能并行读出多个CPU字的单体多字、（ ）和（ ）的交叉访问主存系统被称为并行主存系统。1904、1604

答案：多体单字 多体多字

3.1 存储系统的基本要求和并行主存系统

3.1.2 并行主存系统（综合）

能并行读出多个CPU字的**单体多字和多体单字、多体多字**的**交叉访问**主存系统被称为**并行主存系统**。

主存最大频宽 $B_m = m \times W / T_M$

3.1 存储系统的基本要求和并行主存系统

3.1.2 并行主存系统

【1610真题】设主存采用模 m 多分体交叉存取，每个分体的存取周期为 $T_M = 2\mu s$ ，要求主存实际频宽为 $8MB/s$ ，但实际频宽只能达到最大频宽的 0.6 倍。

1. 若分体宽度 $W = 4$ 字节，则主存模数应取多少才能满足要求? (m 取2的幂)
2. 若主存模数为 8 ，则分体宽度应为多少才能满足要求?

3.1 存储系统的基本要求和并行主存系统

3.1.2 并行主存系统

【1610真题】设主存采用模 m 多分体交叉存取，每个分体的存取周期为 $T_M = 2\mu s$ ，要求主存实际频宽为 $8MB/s$ ，但实际频宽只能达到最大频宽的 0.6 倍。

1. 若分体宽度 $W = 4$ 字节，则主存模数应取多少才能满足要求？(m 取 2 的幂)

主存最大频宽 $B_m = m \times W / T_M$

$0.6 \times m \times 4 / 2 \geq 8$ ；解得 $m \geq 6.667$

所以：主存模数应取 8 才能满足要求。

3.1 存储系统的基本要求和并行主存系统

3.1.2 并行主存系统

【1610真题】设主存采用模 m 多分体交叉存取，每个分体的存取周期为 $T_M=2\mu s$ ，要求主存实际频宽为 $8MB/s$ ，但实际频宽只能达到最大频宽的 0.6 倍。

2. 若主存模数为 8 ，则分体宽度应为多少才能满足要求？

$$0.6 \times 8 \times W/2 \geq 8; \text{ 解得 } W \geq 3.333$$

所以：分体宽度应取 4 字节。

3.1 存储系统的基本要求和并行主存系统

3.1.2 并行主存系统（综合）

能并行读出多个CPU字的**单体多字和多体单字、多体多字**的**交叉访问**主存系统被称为**并行主存系统**。

主存最大频宽

$$B_m = m \times W / T_M$$

每个存储周期能访问到的平均字数

$$B = \frac{1 - (1 - \lambda)^m}{\lambda}$$

3.1 存储系统的基本要求和并行主存系统

3.1.2 并行主存系统

$$B = \frac{1 - (1 - \lambda)^m}{\lambda}$$

【1710真题】程序存放在模32单字交叉存储器中，设访存申请队的转移概率 $\lambda = 25\%$ ，

1. 求每个存储周期能访问到的平均字数。
2. 当模为16呢？由此可得到什么结论？

3.1 存储系统的基本要求和并行主存系统

3.1.2 并行主存系统

$$B = \frac{1 - (1 - \lambda)^m}{\lambda}$$

【1710真题】程序存放在模32单字交叉存储器中，设访存申请队的转移概率 $\lambda = 25\%$ ，

1. 求每个存储周期能访问到的平均字数。
2. 当模为16呢？由此可得到什么结论？

当 $m = 32$ 时，将 $m = 32, \lambda = 25\%$ 代入上式，则

$$B = \frac{1 - (1 - \lambda)^m}{\lambda} = \frac{1 - (1 - 25\%)^{32}}{25\%} \approx 4$$

即平均每个周期能访问到 4 个字。

3.1 存储系统的基本要求和并行主存系统

3.1.2 并行主存系统

$$B = \frac{1 - (1 - \lambda)^m}{\lambda}$$

【1710真题】程序存放在模32单字交叉存储器中，设访存申请队的转移概率 $\lambda = 25\%$ ，

1. 求每个存储周期能访问到的平均字数。4
2. 当模为16呢？由此可得到什么结论？

当 $m = 16$ 时，将 $m = 16, \lambda = 25\%$ 代入上式，则

$$B = \frac{1 - (1 - \lambda)^m}{\lambda} = \frac{1 - (1 - 25\%)^{16}}{25\%} \approx 3.96$$

即每个存储周期平均能访问到 3.96 个字。

3.2 中断系统

本节主要内容：

中断分类和分机的目的（简答）

设置中断级屏蔽位的作用及中断嵌套的原则

按中断处理要求的次序设置中断级屏蔽位状态

发生中断请求时，CPU程序执行状态的转切过程

中断系统软硬件功能分配状况

3.2中断系统

什么是中断系统（单选、填空）

响应和处理各种中断的软、硬件总体称为中断系统。

在计算机中，中断可分为内部中断、外部中断和软件中断三类。

中断系统是整个计算机系统不可缺少的重要组成部分。

3.2.1 中断的分类和分级

1. 中断的分类（单选）

IBM 370系统就将中断分成机器校验、管理程序调用、程序性、外部、输入/输出和重新启动6类。



3.2.1 中断的分类和分级

1. 中断的分类（单选）

机器校验中断是告诉程序发生了设备故障。

可用64位机器校验中断码指明故障原因和严重性

包含有电源故障、运算电路的误动作、主存出错、通道动作故障、处理器的各种硬件故障等。

3.2.1 中断的分类和分级

1. 中断的分类（单选）

访管中断是在用户程序需要操作系统介入时，通过执行“**访管**”指令时发生的，访管原因由“访管”指令中的**8**位码指明。

3.2.1 中断的分类和分级

1. 中断的分类（单选）

程序性中断是包括指令和数据的格式错、程序执行中出现异常（非法指令、目态下使用管态指令、主存访问方式保护、寻址超过主存容量、各种溢出、除数为0、有效位为0等）以及程序的事件、监督程序对事件的检测引起的中断等。

3.2.1 中断的分类和分级

1. 中断的分类（单选）

外部中断来自计算机外部，它包括各种**定时器中断**、**外部信号中断**及**中断键中断**。

各种定时器中断用以计时、计费、控制等；外部信号中断主要用于与其他计算机和系统的联系；中断键则用于操作员对计算机的干预。这些外部中断又可分为两类：一类是若未被响应，则继续保留；另一类是如不响应，则不再保留。

3.2.1 中断的分类和分级

1. 中断的分类

输入/输出中断是CPU与I/O设备及通道联系的工具，在输入/输出操作完成或者I/O通道或者设备产生故障时发出。

3.2.1 中断的分类和分级

1. 中断的分类（简单了解）

重新启动中断是为操作员或另一台CPU要启动一个程序所用。
CPU不能禁止这种中断。



3.2.1 中断的分类和分级

2. 中断的分级（单选、简答）

中断系统按中断源的级别高低来响应。

通常优先级最高的中断定为第1级，其次是第2级，再次是第3级.....

通常机器校验为第1级，程序性和管理程序调用为第2级，外部为第3级，输入/输出为第4级，重新启动为最低级。（顺序）

3.2.2 中断的响应次序与处理次序

1. 中断的响应次序（单选）

中断的响应次序是在同时发生多个不同中断类的中断请求时，中断响应硬件中的**排队器**所决定的响应次序。



3.2.2 中断的响应次序与处理次序

2. 中断的处理次序（综合）

中断的处理要由中断处理程序来完成，而中断处理程序在执行前或执行中是可以被中断的



3.2.2 中断的响应次序与处理次序

2. 中断的处理次序（综合）

【1404真题】机器有5级中断，中断响应次序为 $1 \rightarrow 2 \rightarrow 3 \rightarrow 4 \rightarrow 5$ ，现要求实际中断处理次序为 $2 \rightarrow 3 \rightarrow 1 \rightarrow 5 \rightarrow 4$ 。

1. 设计各级中断处理程序的中断级屏蔽位的状态，令“0”为开放，“1”为屏蔽；
2. 若运行用户程序时，同时发生1、3级中断请求，而在1级中断服务未完成时，又发生2、3、4、5级中断，请画出处理机执行程序全过程的示意图（标出交换PSW的时间）。

3.2.2 中断的响应次序与处理次序

2. 中断的处理次序（综合）

【1404真题】机器有5级中断，中断响应次序为 $1 \rightarrow 2 \rightarrow 3 \rightarrow 4 \rightarrow 5$ ，现要求实际中断处理次序为 $2 \rightarrow 3 \rightarrow 1 \rightarrow 5 \rightarrow 4$ 。

1. 设计各级中断处理程序的中断级屏蔽位的状态，令“0”为开放，“1”为屏蔽；

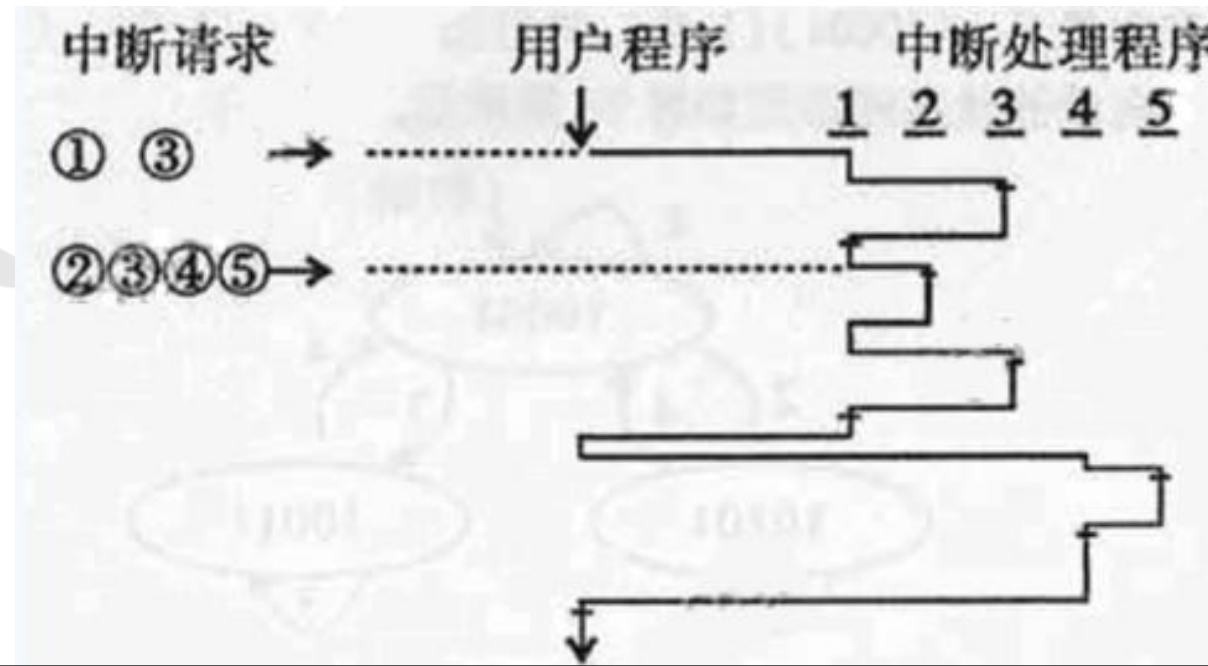
中断处理 程序级别	中断级屏蔽位				
	1 级	2 级	3 级	4 级	5 级
第 1 级	1	0	0	1	1
第 2 级	1	1	1	1	1
第 3 级	1	0	1	1	1
第 4 级	0	0	0	1	0
第 5 级	0	0	0	1	1

3.2.2 中断的响应次序与处理次序

2. 中断的处理次序（综合）

【1404真题】机器有5级中断，中断响应次序为 $1 \rightarrow 2 \rightarrow 3 \rightarrow 4 \rightarrow 5$ ，现要求实际中断处理次序为 $2 \rightarrow 3 \rightarrow 1 \rightarrow 5 \rightarrow 4$ 。

2. 若运行用户程序时，同时发生1、3级中断请求，而在1级中断服务未完成时，又发生2、3、4、5级中断，请画出处理机执行程序全过程的示意图（标出交换PSW的时间）。



3.2.2中断的响应次序与处理次序

2.中断的处理次序（综合）

【1510真题】设中断级屏蔽位“1”对应于开放，“0”对应于屏蔽，各级中断处理程序的中断级屏蔽位设置如题表所示。（10分）

1. 当中断响应优先次序为1→2→3→4时，其中断处理次序是什么？

中断处理程序级别	中断级屏蔽位			
	第 1 级	第 2 级	第 3 级	第 4 级
第 1 级	0	0	0	0
第 2 级	1	0	1	1
第 3 级	1	0	0	1
第 4 级	1	0	0	0

3.2.2中断的响应次序与处理次序

2.中断的处理次序（综合）

【1510真题】设中断级屏蔽位“1”对应于开放，“0”对应于屏蔽，各级中断处理程序的中断级屏蔽位设置如题表所示。（10分）

1. 当中断响应优先次序为1→2→3→4时，其中断处理次序是什么？

中断处理顺序为1→4→3→2

中断处理程序级别	中断级屏蔽位			
	第 1 级	第 2 级	第 3 级	第 4 级
第 1 级	0	0	0	0
第 2 级	1	0	1	1
第 3 级	1	0	0	1
第 4 级	1	0	0	0

3.2.2 中断的响应次序与处理次序

2. 中断的处理次序（综合）

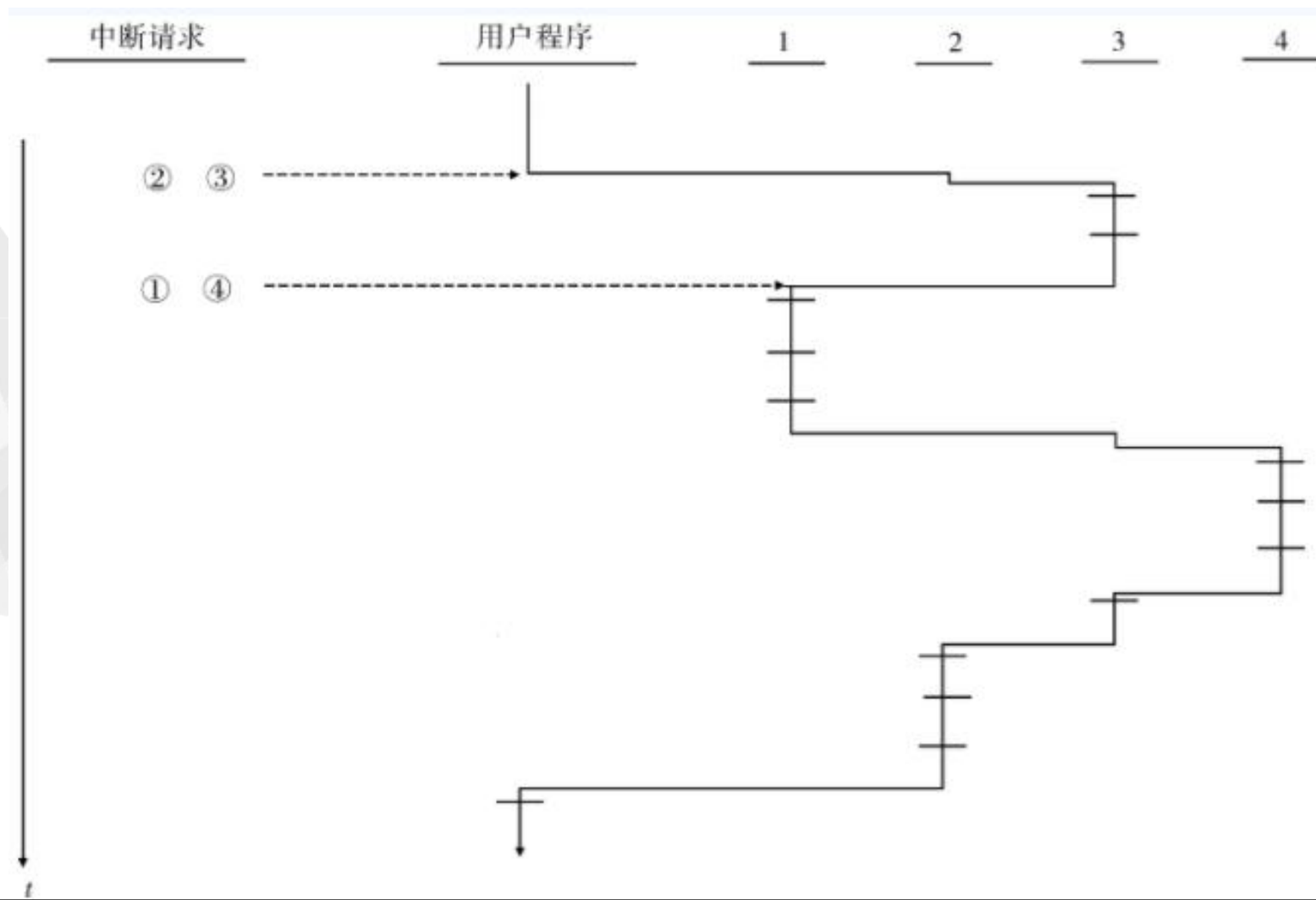
【1510真题】设中断级屏蔽位“1”对应于开放，“0”对应于屏蔽，各级中断处理程序的中断级屏蔽位设置如题表所示。（10分）

中断处理顺序为1→4→3→2

如果所有的中断处理各需3个单位时间，中断响应和中断返回时间相对中断处理时间少得多。当计算机正在运行用户程序时，同时发生第2、3级中断请求，过两个单位时间后，又同时发生1、4级中断请求，试画出程序运行过程示意图。

3.2.2 中断的响应次序与处理次序

2. 中断的处理次序（综合）





那么意气风发地
走在成功的道路上

真题练练手

1、实现中断响应次序的器件称为 () 1704

A:计数器

B:排队器

C:定时器

D:触发器



那么意气风发地
走在成功的道路上

真题练练手

1、实现中断响应次序的器件称为 () 1704

A:计数器

B:排队器

C:定时器

D:触发器

答案： B

3.2.3 中断系统的软、硬件功能分配

1. 中断系统的功能分配（填空）

中断系统的软、硬件功能的实质是中断**处理程序软件**和中断**响应硬件**的功能分配。

3.2.3 中断系统的软、硬件功能分配

1. 中断系统的功能分配（填空）

中断系统的软、硬件功能的实质是中断**处理程序软件**和中断
（ ）的功能分配。



3.2.3 中断系统的软、硬件功能分配

1. 中断系统的功能分配（填空）

中断系统的软、硬件功能的实质是中断**处理程序软件**和中断**响应硬件**的功能分配。

3.2.3 中断系统的软、硬件功能分配

2. 中断系统的功能（简答）

中断请求的保存和清除、优先级的确定、中断断点及现场的保存、对中断请求的分析和处理以及中断返回等。
中断现场包括软件状态和硬件状态。



那么意气风发地
走在成功的道路上

真题练练手

- 1、（ ）是在用户程序需要操作系统介入时，通过执行“访管”指令时发生的，访管原因由“访管”指令中的8位码指明
- A、访管中断
 - B、外部中断
 - C、程序性中断
 - D、输入中断



那么意气风发地
走在成功的道路上

真题练练手

1、（ ）是在用户程序需要操作系统介入时，通过执行“访管”指令时发生的，访管原因由“访管”指令中的8位码指明

A、访管中断

B、外部中断

C、程序性中断

D、输入中断

答案：A

解析：访管中断是在用户程序需要操作系统介入时，通过执行“访管”指令时发生的，访管原因由“访管”指令中的8位码指明。



那么意气风发地
走在成功的道路上

真题练练手

2、（ ）是IBM公司首先提出来的一种I/O处理机方式，曾被广泛用于IBM 360/ 370等系列机上

- A、通道处理机
- B、高级语言机
- C、存储系统机
- D、超级计算机



那么意气风发地
走在成功的道路上

真题练练手

2、（ ）是IBM公司首先提出来的一种I/O处理机方式，曾被广泛用于IBM 360/ 370等系列机上

A、通道处理机

B、高级语言机

C、存储系统机

D、超级计算机

答案：A

解析：通道处理机是IBM公司首先提出来的一种I/O处理机方式，曾被广泛用于IBM 360/ 370等系列机上。



那么意气风发地
走在成功的道路上

真题练练手

3、（ ）是CPU与I/O设备及通道联系的工具

A、输入/输出中断

B、访管中断

C、程序性中断

D、外部中断



那么意气风发地
走在成功的道路上

真题练练手

3、（ ）是CPU与I/O设备及通道联系的工具

A、输入/输出中断

B、访管中断

C、程序性中断

D、外部中断

答案：A

解析：输入/输出中断是CPU与I/O设备及通道联系的工具，在输入/输出操作完成或者I/O通道或者设备产生故障时发出。



那么意气风发地
走在成功的道路上

真题练练手

- 4、（ ）来自计算机外部，它包括各种定时器中断、外部信号中断及中断键中断
- A、外部中断
 - B、访管中断
 - C、输入中断
 - D、输出中断



那么意气风发地
走在成功的道路上

真题练练手

4、（ ）来自计算机外部，它包括各种定时器中断、外部信号中断及中断键中断

A、外部中断

B、访管中断

C、输入中断

D、输出中断

答案：A

解析：外部中断来自计算机外部，它包括各种定时器中断、外部信号中断及中断键中断。



那么意气风发地
走在成功的道路上

真题练练手

- 5、（ ）级别高于输入/输出中断级别
- A、外部中断
 - B、访管中断
 - C、输入中断
 - D、程序性中断



那么意气风发地
走在成功的道路上

真题练练手

5、（ ）级别高于输入/输出中断级别

A、外部中断

B、访管中断

C、输入中断

D、程序性中断

答案：A

解析：外部中断级别高于输入/输出中断级别。



尚德机构

▶ 答疑时间 ◀





尚德机构

▶ THANK YOU ◀

