



Fundamentos de Electricidad y Electrónica

Alberto Rivera Calzada
alberto.rivera@ucm.es

Tema 5. MOSFET.

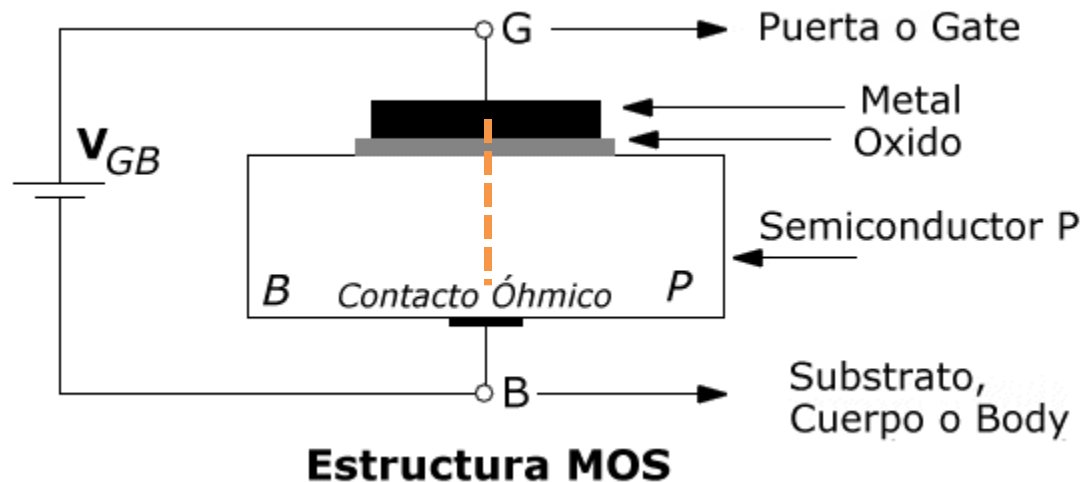
1. Transistor MOS de efecto de campo (MOSFET): Estructura. Funcionamiento básico. Tensión umbral. Ecuaciones características y regiones de operación. Circuitos prácticos con transistores MOS. Introducción a la lógica CMOS.

VER VIDEO EXPLICATIVO EN CV ANTES DE CONTINUAR

Estructura MOSFET

Metal
Oxide
Semiconductor
Field
Effect
Transistor

Se basan en un condensador formador por la estructura Metal – Oxido – Semiconductor, llamada puerta (gate)
Igual que en el condensador convencional, se induce una carga en la superficie del semiconductor => portadores extra
Utilizaré la puerta para conectar dos zonas N a los lados



Análisis de las bandas de energía en la dirección perpendicular =>

<http://ecee.colorado.edu/~bart/book/book/toc6.htm>



Estructura MOSFET

Flatband diagram

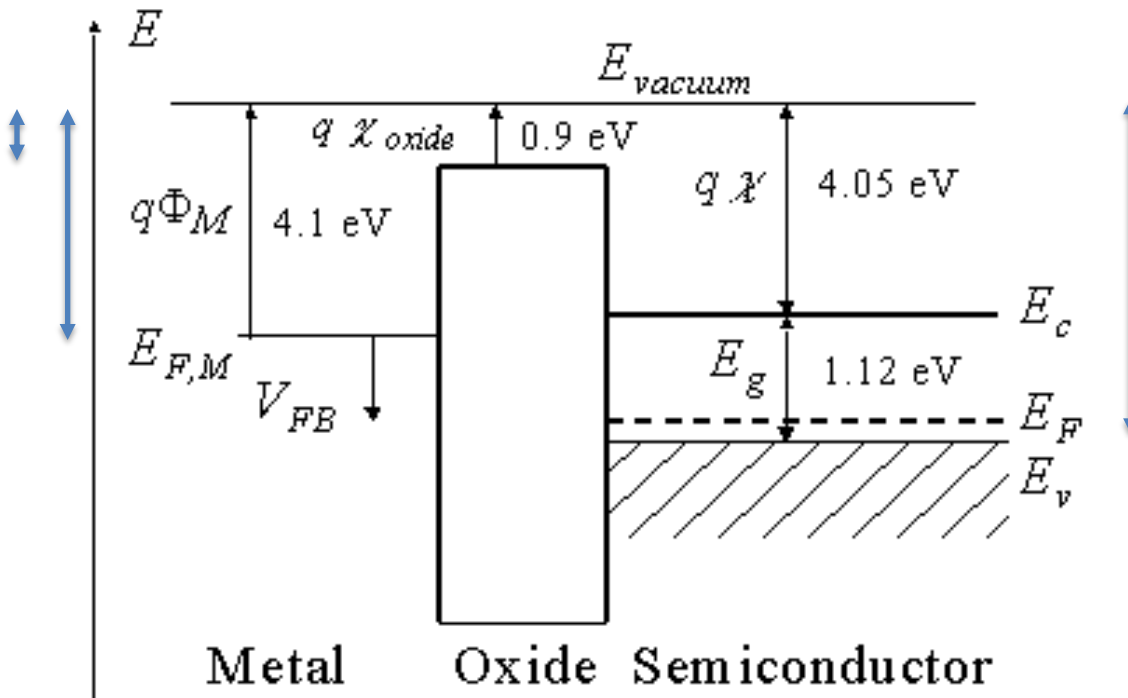
Dirección perpendicular a estructura MOS

Diagrama de bandas planas, ideal, sin voltaje aplicado

Función de trabajo

aislante

metal

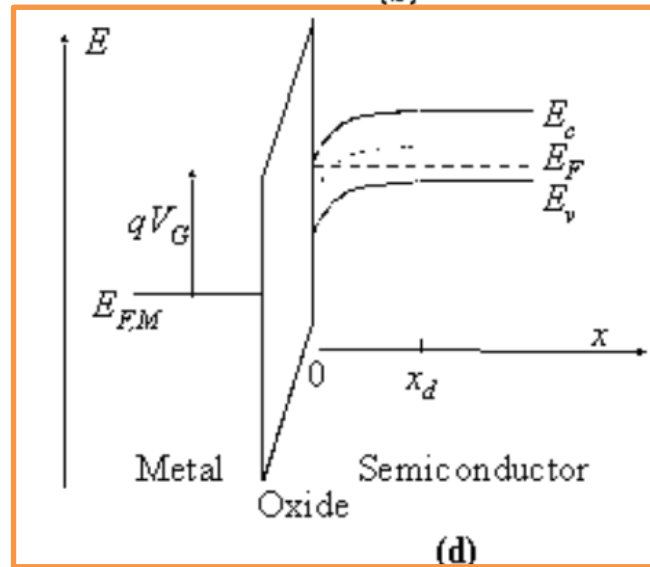
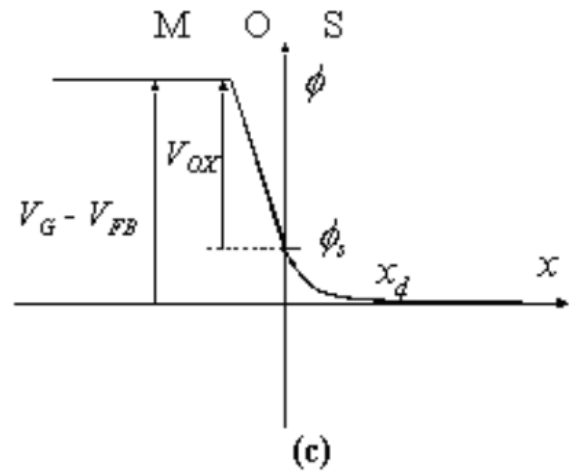
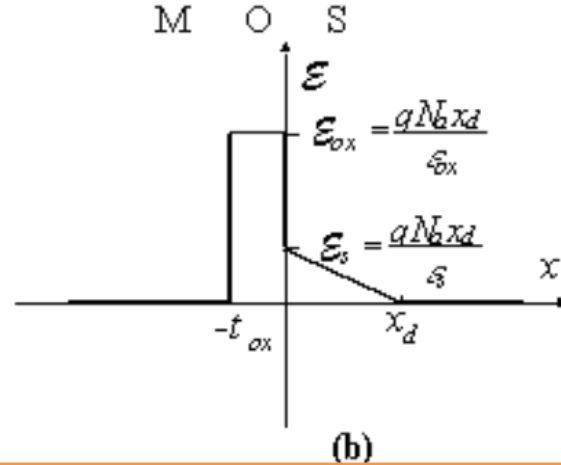
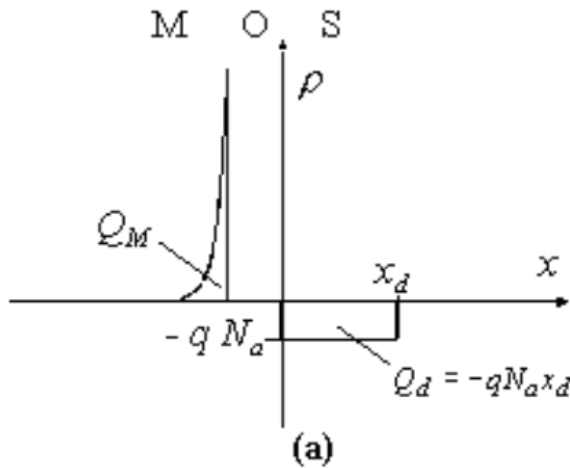


Energía de ionización del Si

<http://ecee.colorado.edu/~bart/book/book/toc6.htm>



Estructura MOSFET



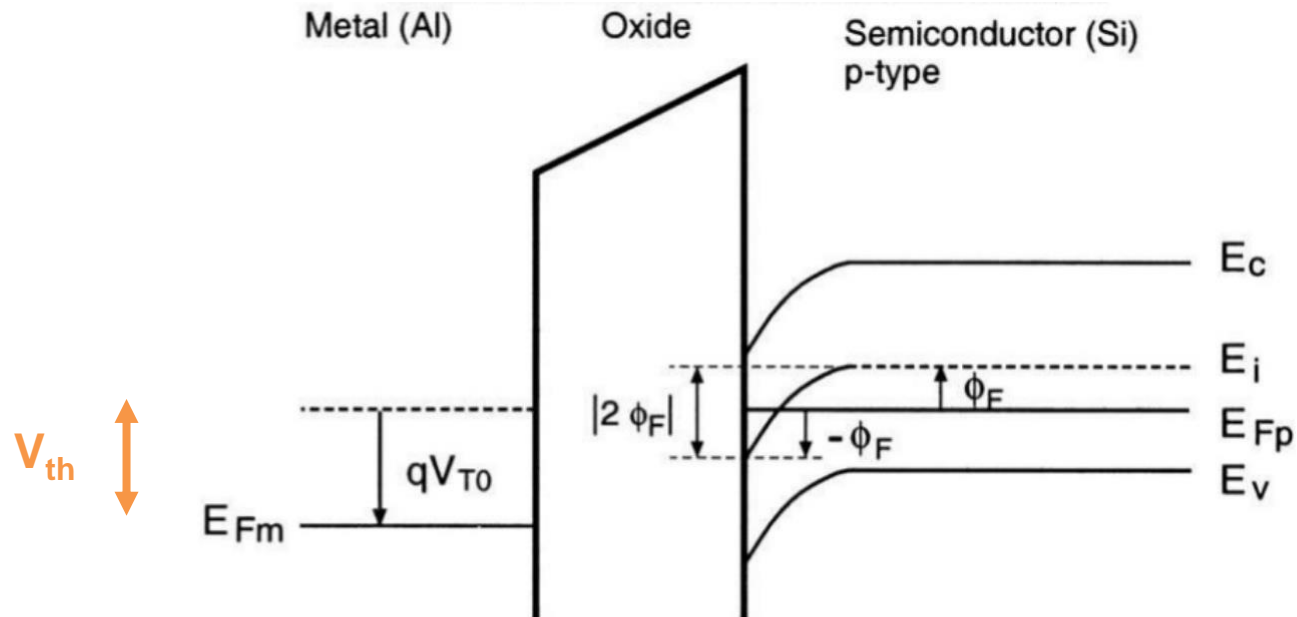
Al aplicar $V_G > 0$ traigo e^- a la superficie del Si, se transforma localmente en Si tipo N
Las **bandas se curvan para tener E_F cerca de E_C** , como corresponde Si tipo N
INVERSION

Electrostatic analysis of an MOS structure. Shown are (a) the charge density, (b) the electric field, (c) the potential and (d) the energy band diagram for an nMOS structure biased in depletion.

Estructura MOSFET

Inversión o fuerte inversión, cuando tengo un Si localmente tan dopado como el sustrato P: voltaje umbral $V_{th(reshold)}$

El nivel de fermi esta a la misma distancia de E_c en la superficie con el óxido que lejos esta de E_v , canal de conducción debajo de la puerta



Band diagram of the MOS structure underneath the gate, at surface inversion.

Notice the band bending by $|2\phi_F|$ at the surface.

<https://www.slideshare.net/dsvidhya/3673-mosfet>



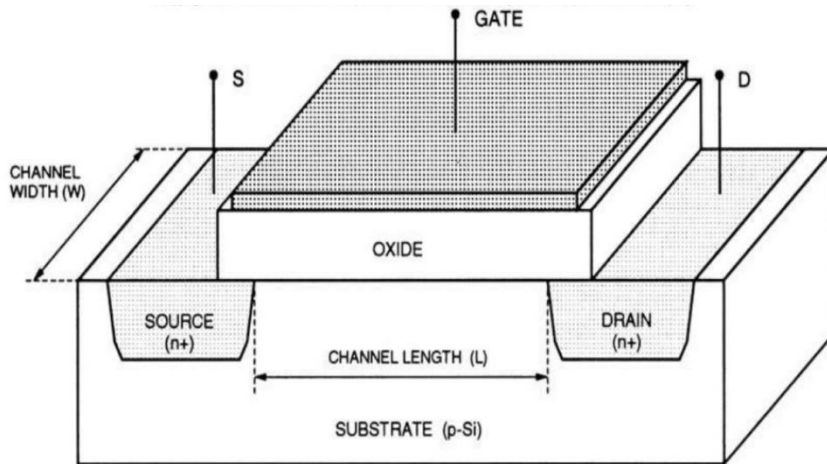
Estructura MOSFET

Utilizamos la estructura MOS de interruptor entre dos zonas N

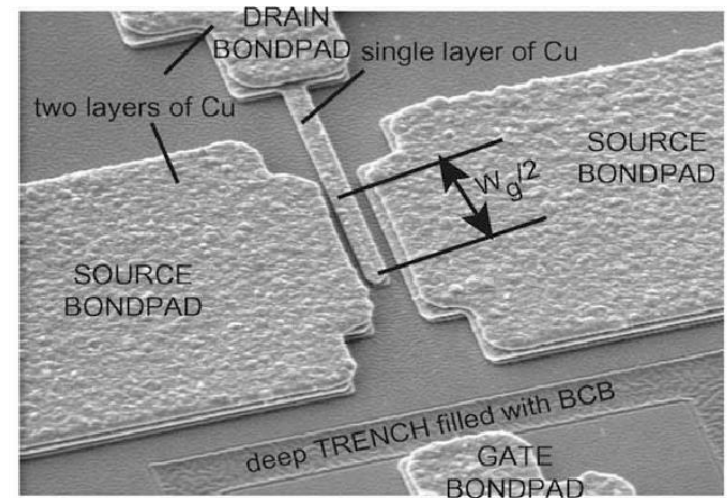
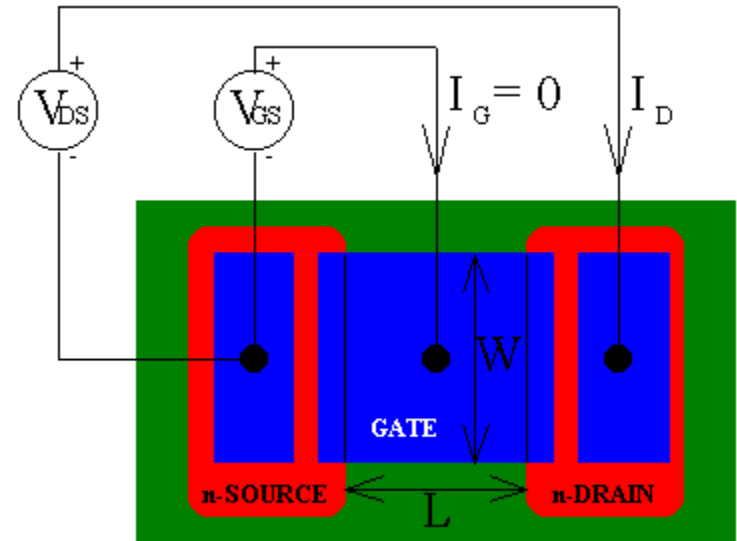
Si $V_G > V_{th}$ establezco el canal y conecto Fuente (Source) y sumidero/drenador (Drain)

Referencia de voltaje en Source

I_G corriente en condensador = 0

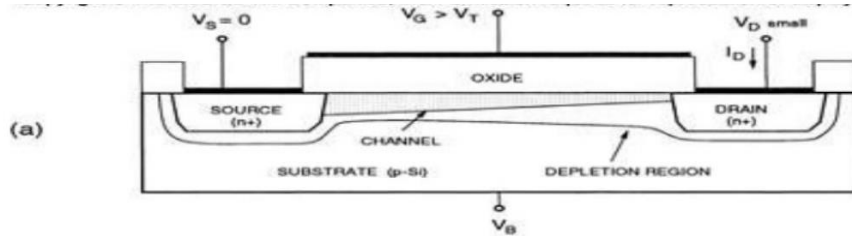
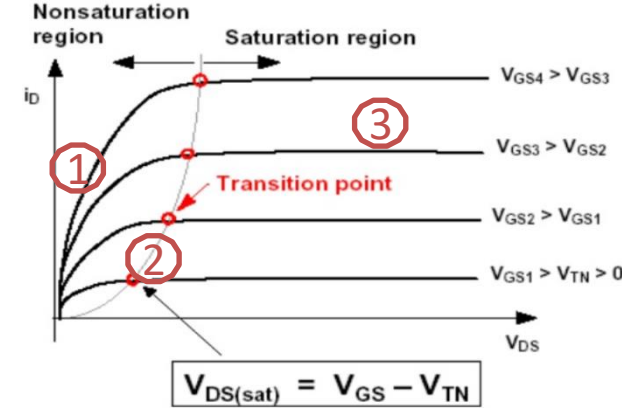


The physical structure of an n-channel enhancement-type MOSFET

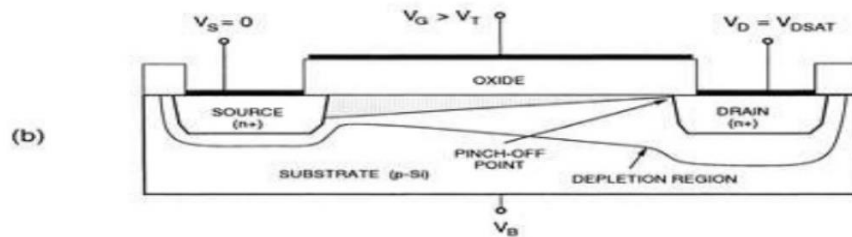


Funcionamiento MOSFET

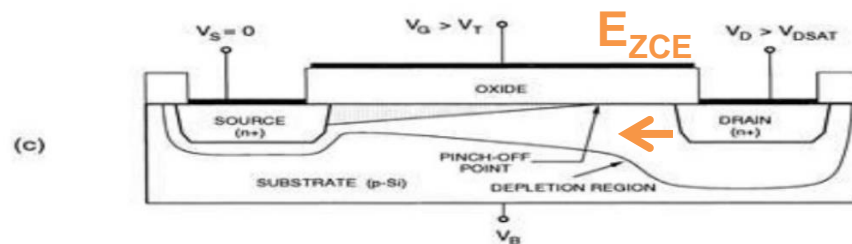
Al aplicar ahora un voltaje $V_{DS} > 0$ para tener corriente, el voltage V_{GD} disminuye, $V_{GD} = V_{GS} - V_{DS}$ y estrangulo el canal (pinch-off) si $V_{GD} < V_{th}$



① Zona lineal, toda puerta canal N, comportamiento metálico, $V=RI$



② Borde de saturación, pinch-off al final del canal, $V_{GS} - V_{DS} = V_{th}$, I_{DS} disminuye



③ Saturación, pinch-off dentro del canal, $V_{DS} > V_{GS} - V_{th}$, $I_{DS} \sim cte$ porque en drain tengo unión PN en inversa, el campo de la ZCE "recolecta" los e^-

Cross-sectional view of an n-channel (nMOS) transistor, (a) operating in the linear region, (b) operating at the edge of saturation, and (c) operating beyond saturation

<https://www.slideshare.net/dsvidhya/3673-mosfet>

Funcionamiento MOSFET

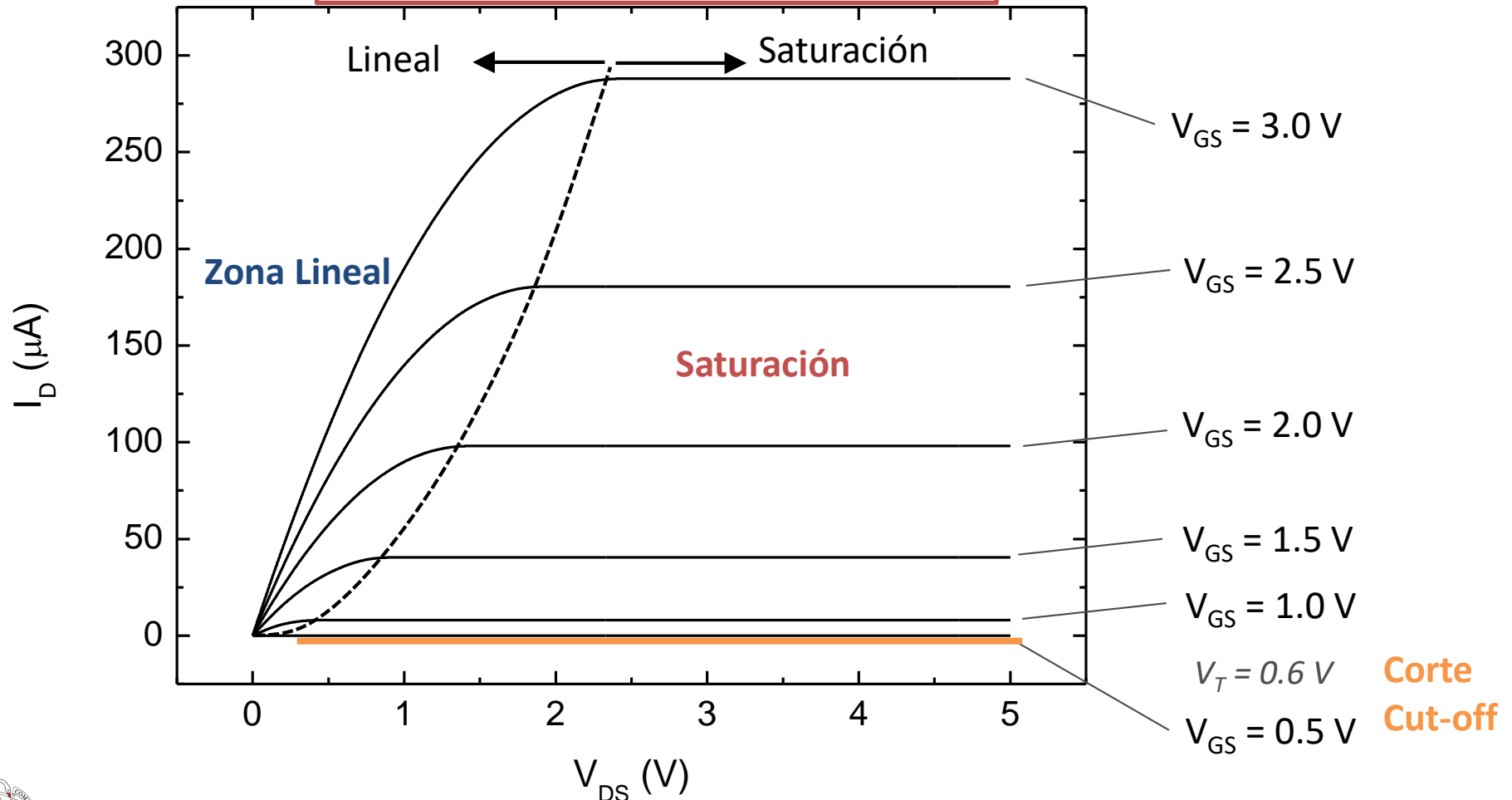
Ecuaciones:

Zona lineal $I_{DS} = k(V_{GS} - V_{th})V_{DS}$

Saturación $I_{DS} = \frac{k}{2}(V_{GS} - V_{th})^2$

$$k = \frac{W}{L} \mu_n C_{ox}$$

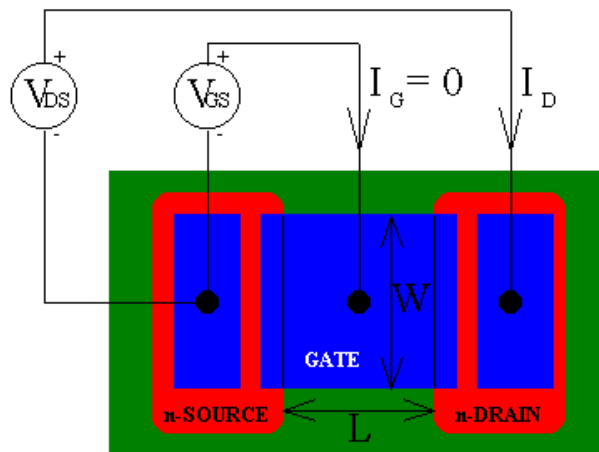
Corte $I_{DS} = 0$



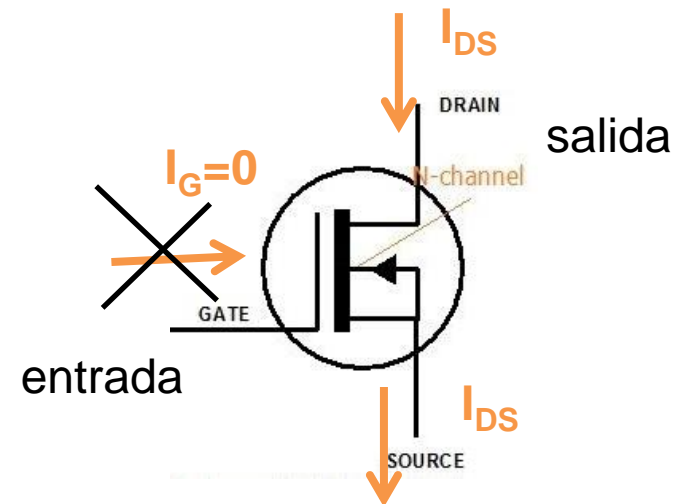
N-MOSFET

NMOS tiene **canal N**

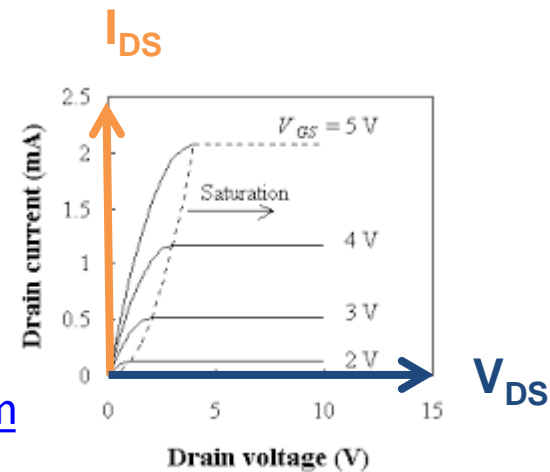
Sentido de las corrientes en un NMOS



Símbolo circuital



Curvas I-V de salida:

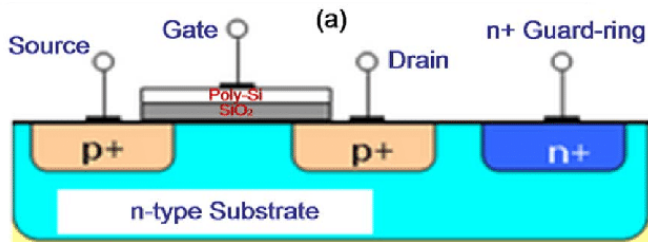


<http://ecee.colorado.edu/~bart/book/book/toc7.htm>

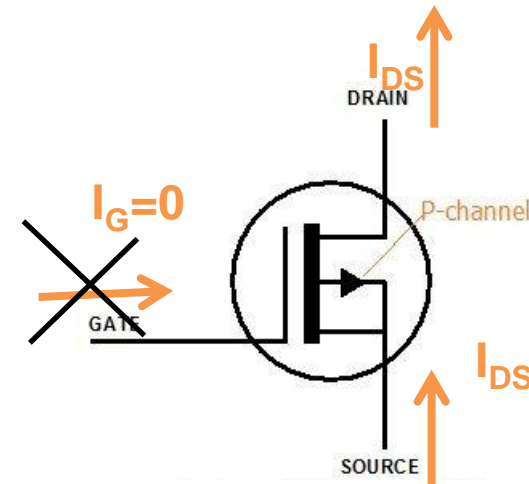
P-MOSFET

PMOS tiene **canal P**

Sentido de las corrientes en un PMOS



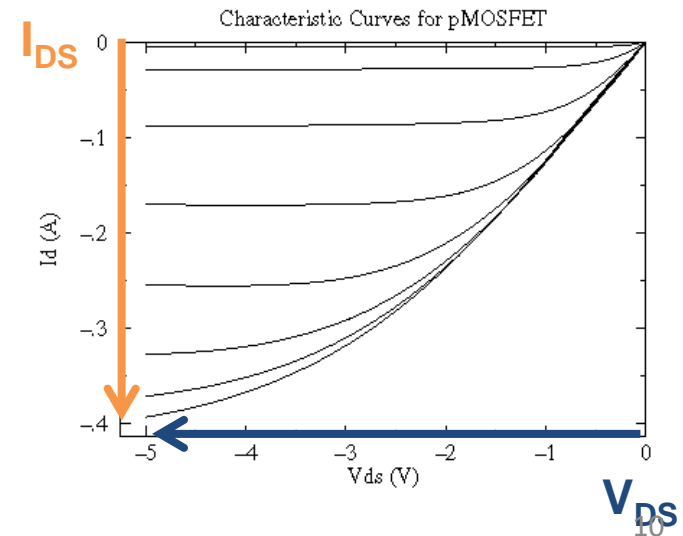
Símbolo circuital



Portadores huecos, corrientes en sentido contrario
Voltajes con el signo cambiado

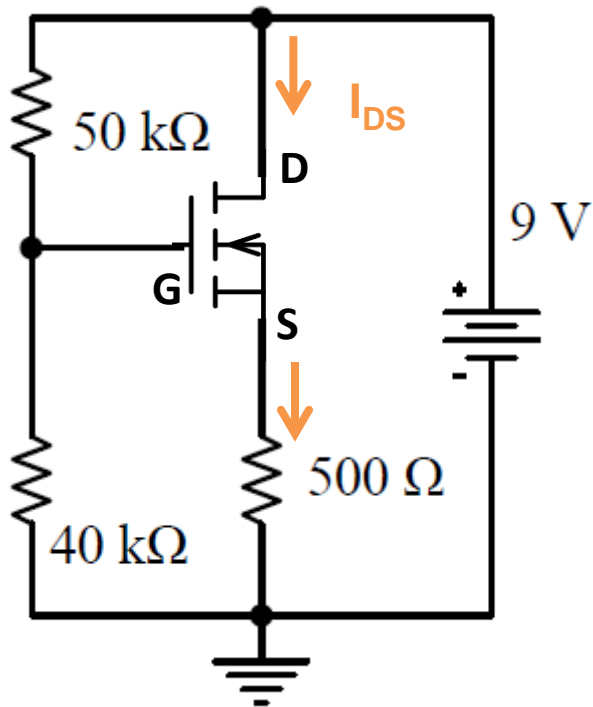
Curvas I-V de salida:

<http://ecee.colorado.edu/~bart/book/book/toc7.htm>



Circuitos con MOSFET

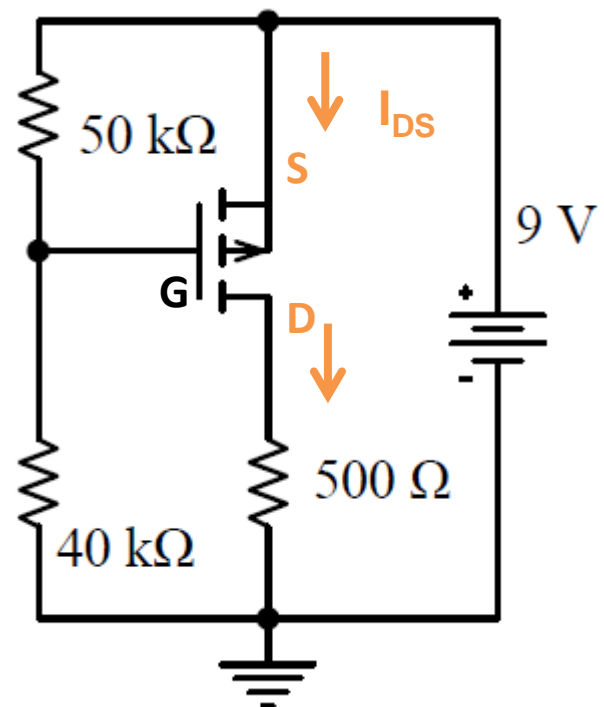
NMOS transistor:



D = drain
G = gate
S = source

$$I_G = 0$$

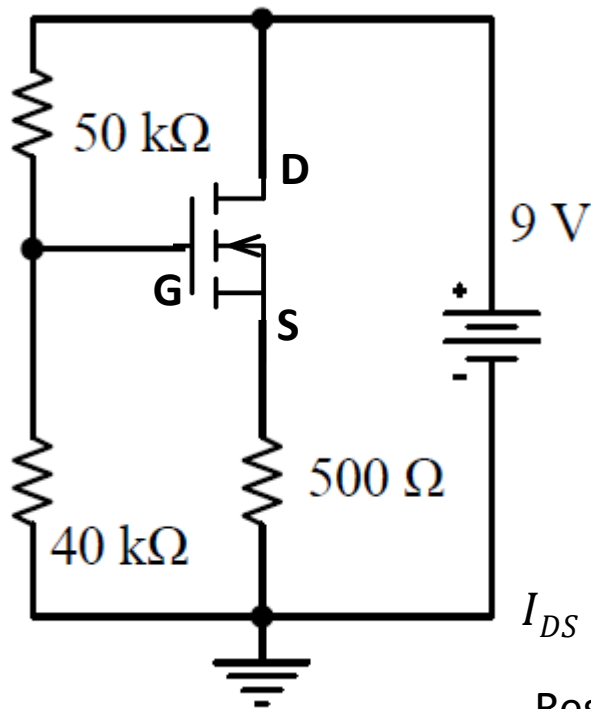
PMOS transistor:



Resolución de circuitos con MOSFET

Datos MOS:

$$V_T = 2V, k=4mA/V^2$$



1- Calculamos el voltaje V_{GS} para saber si hay canal de conducción, $I_G=0$:

$$V_G = 9V \cdot 40k\Omega / (50+40)k\Omega = 4V > V_T = 2V \text{ probable canal N}$$

$$V_S = I_{DS} \cdot 0.5k\Omega, \text{ necesitamos } I_{DS}$$

$$\text{Lazo de salida: } 9V = V_{DS} + I_{DS} \cdot 0.5k\Omega$$

Ahora necesitamos segunda ecuación, la del MOSFET

Tenemos dos opciones para el MOSFET, que esté en zona lineal o saturación.

Escogemos una y resolvemos sistema de ecuaciones, y comprobamos al final, si da valores imposibles de V_{DS} cambiamos región de operación y volvemos a comprobar.

Escojo saturación,

$$I_{DS} = \frac{k}{2} (V_{GS} - V_{th})^2 = 2(2 - I_{DS}0.5)^2 mA = (8 - 4I_{DS} + 0.5I_{DS}^2)$$

Resolviendo: $I_{DS} = 5 \pm 3 \text{ mA}$, solución $I_{DS} = 2 \text{ mA}$

$$V_S = 1 \text{ V}, V_{GS} = 3 \text{ V} < V_T, V_{DS} = 8 \text{ V}$$

Se cumple la condición de saturación, $V_{DS} > V_{GS} - V_T$

Por qué no es
solución física
 $I_{DS} = 8 \text{ mA}$?

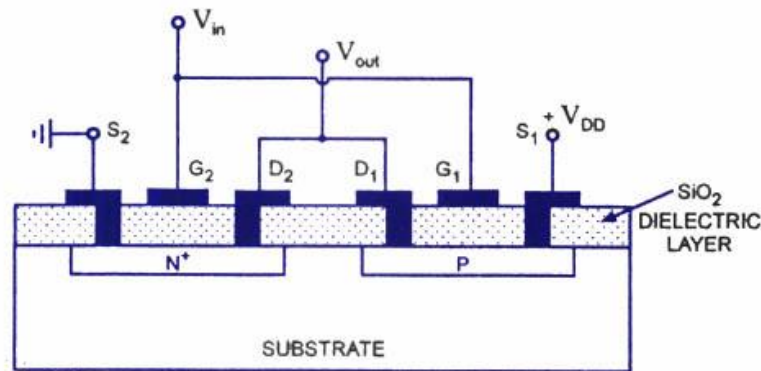


Circuitos C-MOS

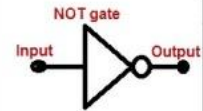
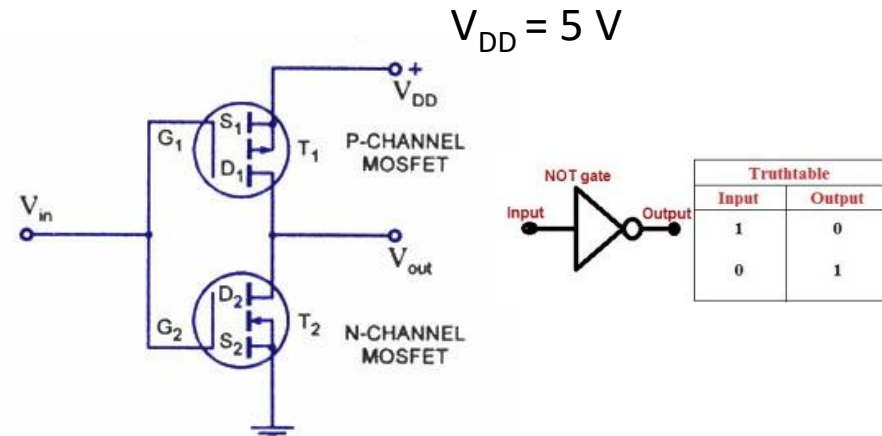
La **electrónica digital** actual se basa en circuitos integrados con billones de P y NMOS

Basta con ellos para realizar puertas lógicas

Ejemplo: inversor



Basic CMOS Connections



Truthtable	
Input	Output
1	0
0	1

Entrada digital, $0 \Leftrightarrow 0V$, ó $1 \Leftrightarrow 5V$

Voltaje umbral

$V_T = \pm 1 V$

Si $V_{in} = 0V$, Nmos en corte, OFF, y Pmos con canal, ON, pero $I_{DS} = 0$ por el Nmos, por tanto $V_{DS}Pmos = 0$ (Zona lineal) y $V_{out} = 5V$

Si $V_{in} = 5V$, Pmos OFF y Nmos ON, pero $I_{DS} = 0$ por el Pmos, por tanto $V_{DS}Nmos = 0$ y $V_{out} = 0V$

INVERSOR

RESUMEN Tema 5. MOSFET.

1. Transistor MOS de efecto de campo (MOSFET):

2. Estructura.

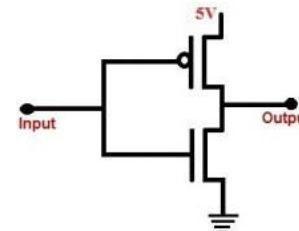
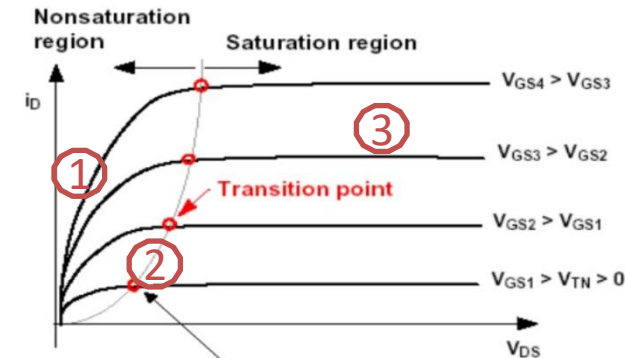
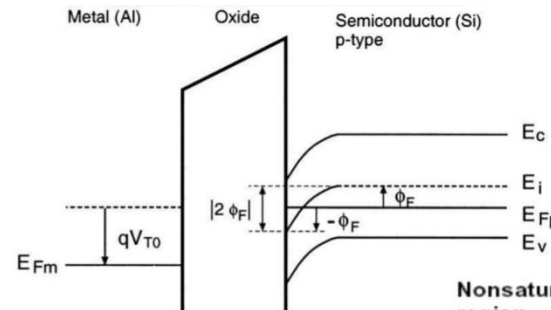
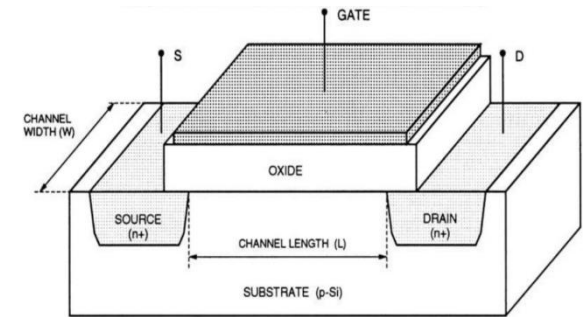
3. Funcionamiento básico.

4. Tensión umbral.

5. Ecuaciones características y regiones de operación.

6. Circuitos prácticos con transistores MOS.

7. Introducción a la lógica CMOS.



NOT gate

Input	Output
1	0
0	1

