

RÉSUMÉ – JOURNÉE DE L'ED

High-efficiency power amplifier architecture for sub-10 GHz wireless communications systems for 6G applications in B55X

Encadrants : Pr. N. Deltime & Pr. E. Kerhervé (Laboratoire IMS)

Mon sujet de thèse est issu d'un projet européen intitulé SHIFT. Ce projet vise à renforcer la souveraineté européenne autour de l'industrie du semi-conducteur et des technologies de télécommunications. Un des objectifs de ce projet d'ampleur consiste à penser les futurs composants clés, du futur standard de télécommunication 6G et de les concevoir à l'aide de semiconducteurs européens.

Le développement de la 6G est motivé par le besoin toujours croissant du monde à se digitaliser et s'interconnecter ainsi que par les récentes prises de conscience et engagements des différents acteurs mondiaux autour de questions environnementales.

Pour répondre à ces défis, l'industrie propose d'explorer des bandes de fréquences supérieures à l'aide d'une nouvelle génération de d'antennes, dites à formation de faisceau. Ces dernières offrent une couverture bien plus efficace que les technologies antennaire traditionnelles ce qui leur permet de répondre au défi physique que pose cette montée en fréquence.

Ainsi, dans le cadre de cette thèse j'ai à concevoir un système d'émission analogique à formation de faisceau pour les stations de base mid-band macro-cell du futur standard de télécommunication 6G en technologie BiCMOS B55X du fondeur STMicroelectronics. Ce système doit être capable de contrôler la phase et l'amplitude des signaux radio ainsi que de les amplifier le plus efficacement possible pour une consommation énergétique par bit du système la plus faible possible.

A ce jour, deux sous-circuits sur les cinq du système, à savoir une power cell différentielle et une structure d'amplificateur balancée ont été envoyés en fabrication. Les mesures seront respectivement réalisées en avril 2025 et septembre 2025.

Les prochaines étapes de la thèse sont dans un premier temps, l'implémentation d'une modulation de charge sur la structure d'amplificateur équilibrée déjà développée, de sorte à améliorer son rendement en recul de puissance. Ensuite, il nous faudra développer les circuits de contrôle de phase et de contrôle de gain. Finalement, une fois tous les sous circuits du systèmes développés, il nous restera à les assembler pour former la puce finale.