## LABORATORIO DIGITALES II

## COMUNICACIÓN SPI PIC 16F877A

Jefferson Camilo Grueso, David Santiago Moreno, Daniel Fernando Escamilla.

Universidad de Cundinamarca
Facultad de ingeniería
Ingeniería electrónica
Fusagasugá
2014

## INTRODUCCIÓN

El Bus SPI es un estándar de comunicaciones, usado principalmente para la transferencia de información entre circuitos integrados en equipos electrónicos. El bus de interfaz de periféricos serie o bus SPI es un estándar para controlar casi cualquier dispositivo electrónico digital que acepte un flujo de bits serie regulado por un reloj.

# SERIAL PERIPHERAL INTERFACE

Spi es un bus de tres líneas, sobre el cual se transmiten paquetes de información de 8 bits. Cada una de tres estas líneas porta información entre los diferentes dispositivos conectados al bus. Cada dispositivo conectado al bus puede actuar como transmisor y receptor al mismo tiempo, por lo que este tipo de comunicación serial es full duplex. Dos de estas líneas trasfieren los datos (una en cada dirección) y la tercer línea es la del Algunos dispositivos reloi. pueden ser transmisores y otros solo receptores, generalmente un dispositivo que tramite datos también puede recibir.

Los dispositivos conectados al bus son definidos como maestros y esclavos. Un maestro es aquel que inicia la transferencia de información sobre el bus y genera las señales de reloj y control.

dispositivo Un esclavo es un controlado por el maestro. Cada esclavo es controlado sobre el bus a de una línea selectora través llamada Chip Select o Select Slave. por lo tanto es esclavo es activado cuando esta línea solo es seleccionada. Generalmente una línea de selección es dedicada para cada esclavo.

En un tiempo determinado T1, solo podrá existir un maestro sobre el bus. Cualquier dispositivo esclavo que no esté seleccionado, debe deshabilitarse (ponerlo en alta impedancia) a través de la línea selectora (chip select).

**ESPECIFICACIONES DEL BUS** 

Todas las líneas del bus transmiten la información sobre una sola dirección.

La señal sobre la línea de reloj (SCLK) es generada por el maestro y sincroniza la transferencia de datos.

La línea MOSI (Master Out Slave In) transporta los datos del maestro hacia el esclavo.

La línea MISO (Master In Slave Out) transporta los datos del esclavo hacia el maestro.

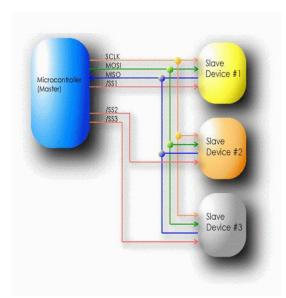


Figura 1. Especificaciones del bus.

Cada esclavo es seleccionado por un nivel lógico bajo ('0') a través de la línea (CS = Chip Select o SS Slave Select). Los datos sobre este bus pueden ser transmitidos a una razón de casi cero bits

/segundo hasta 1 Mbits/ segundo. Los datos son transferidos en bloques de 8 bits, en donde el bit más significativo (MSB) se transmite primero. El SPI es un protocolo síncrono. La sincronización y la transmisión de datos se realizan por medio de 4 señales:

- SCLK (Clock): Es el pulso que marca la sincronización. Con cada pulso de este reloj, se lee o se envía un bit. También llamado TAKT (en Alemán).
- MOSI (Master Output Slave Input): Salida de datos del Master y entrada de datos al Slave. También llamada SIMO.
- MISO (Master Input Slave Output): Salida de datos del Slave y entrada al Master. También conocida por SOMI.
- SS/Select: Para seleccionar un Slave, o para que el Master le diga al Slave que se active. También llamada SSTE.

La Cadena de bits es enviada de manera síncrona con los pulsos del reloj, es decir con cada pulso, el Master envía un bit. Para que empiece la transmisión el Master baja la señal SSTE ó SS/Select a cero, con esto el Slave se activa y empieza la transmisión, con un pulso de reloj al mismo tiempo que el primer bit es leído. Nótese que los de reloj pueden estar pulsos programados de manera que la transmisión del bit se realice en 4 modos diferentes, a esto se llama polaridad y fase de la transmisión:

- 1. Con el flanco de subida sin retraso.
- 2. Con el flanco de subida con retraso.
- 3. Con el flanco de bajada sin retraso.
- 4. Con el flanco de bajada con retraso.

### **MATERIALES**

- Target: micro-controlador
- Entorno de programación (IDE) o toolchain para su micro-controlador.
- Software de control de versiones (CVS o SCM).
- Biblioteca test unitarios.

# PLANTEAMIENTO Y PROCEDIMIENTO

Inicialmente realizamos una investigación previa del acerca Serial Peripheral Interface bus SPI, luego de que nos documentamos acerca de Serial Peripheral Interface escogemos el micro-controlador que nuestra vamos a utilizar para practica y miramos el datasheet de dicho micro-controlador para instrucciones conocer las necesarias dicho micropara controlador.



Figura 2. PIC 16f877A

#### 40 ☐ **→** RB7/PGD MCLR/VPP -RA0/AN0 ← □ 2 39 ☐ ←→ RB6/PGC RA1/AN1 → ☐ 3 RA2/AN2/VREF-/CVREF → ☐ 4 37 □ → RB4 RA3/AN3/VREF+ ← ► ☐ 5 36 ☐ → RB3/PGM RA4/T0CKI/C1OUT ←→ ☐ 6 35 □ **←** ■ RB2 RA5/AN4/SS/C2OUT ← 7 34 □ → RB1 RE0/RD/AN5 → ☐ 8 33 ☐ → → RB0/INT PIC16F874A/87 RE1/WR/AN6 → □ 32 ☐ ← VDD RE2/CS/AN7 ←→□ VDD - □ 11 30 ☐ → RD7/PSP7 Vss 29 ☐ ← ► RD6/PSP6 OSC1/CLKI 28 ☐ → RD5/PSP5 **→** 🗌 13 OSC2/CLKO 27 ☐ → RD4/PSP4 RC0/T1OSO/T1CKI ←→ ☐ 15 26 ☐ ←→ RC7/RX/DT RC1/T1OSI/CCP2 → ☐ 16 25 ☐ ← → RC6/TX/CK RC2/CCP1 ← ☐ 17 24 ☐ → RC5/SDO

23 ☐ ← → RC4/SDI/SDA

22 ☐ → RD3/PSP3

21 ☐ ← → RD2/PSP2

40-Pin PDIP

Figura 3. Datasheet pines microcontrolador

RC3/SCK/SCL ← ☐ 18

RD0/PSP0 → ☐ 19

RD1/PSP1 → ☐ 20

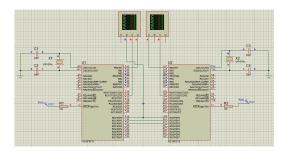
Después se realiza la implementación Serial del Peripheral Interface en C, esta se realiza con el fin de entender mejor el funcionamiento de la SPI, para lo cual realizado se ha con anterioridad una breve documentación del lenguaje de programación C, luego de tener el código en C se realizan algunos test unitarios del mismo.

Ahora tiene la aue se implementación v se entiende cómo funciona la SPI se pasa esta implementación lenguaje al programación assembler de igual realizado una manera se ha previa investigación acerca del lenguaje de programación assembler y de su sintaxis.

## CODIGO ASEEMBLER

Después de realizar la implementación en assembler se realiza la simulación de la práctica para la cual se usa el software de simulación proteus, con esta simulación vamos probar el funcionamiento de la implementación realizada en assembler y con esto se muestra también el funcionamiento de la práctica.

## SIMULACION



## **CONCLUSIONES**

- La capacidad full-duplex del protocolo de comunicaciones SPI, lo hace en la mayoría de los casos simple y eficiente para aplicaciones de un único maestro y un único esclavo también para múltiples esclavos y un solo maestro.
- Por otro lado puede ser problemático ponerlo en práctica para más de un esclavo, debido a la falta de un mejor direccionamiento y su dificultad aumenta a medida que aumenta el número de esclavos.

### REFERENCIAS.

- http://es.slideshare.net/Osw ST/serial-periphericalinterface-spi
- http://wiki.webdearde.com/i ndex.php?title=Tutorial%3 A\_Programación\_de\_PICs\_ en Ensamblador
- http://www.electroensaimad a.com/spi.html

- http://es.wikipedia.org/wiki/ Serial Peripheral Interface
- http://wikitronica.labc.usb.v e/index.php/SPI:\_Interfaz\_d e\_Serial\_Periferico\_para\_el \_microcontrolador\_QE\_-\_MC9S08QE128
- http://prezi.com/mctrsanbta lf/spi-serial-peripheralinterface/