



Universidade Federal de Santa Catarina

Departamento de Informática e Estatística

Bacharelado em Ciências da Computação

INE 5406 - Sistemas Digitais - semestre 2009/2

Prof. José Luís Güntzel guntzel@inf.ufsc.br www.inf.ufsc.br/~guntzel

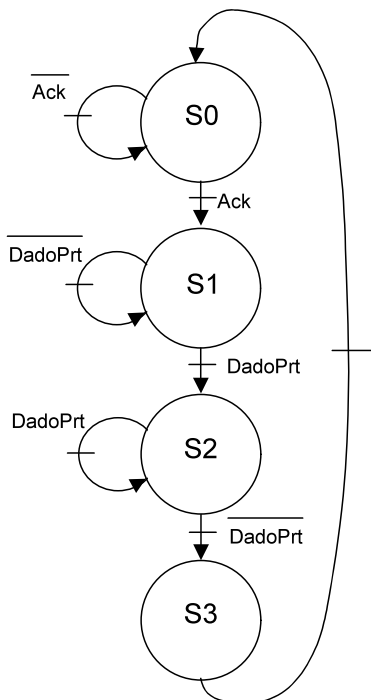


2ª Lista de Exercícios

Exercício 1

Seja o circuito sequencial síncrono cujo comportamento é mostrado no diagrama de estados e na tabela de sinais de saída abaixo.

- Este circuito corresponde ao modelo de **Moore** ou de **Mealy**? Justifique/comente.
- Esboce o diagrama de blocos para o circuito, levando em conta seu modelo (Mealy ou Moore).
- Monte a tabela de transição de estados para este circuito (sem considerar a codificação dos estados).
- Considerando a **opção 1** para codificação de estados, encontre as equações de estado simplificadas. Use mapas de Karnaugh.
- Considerando a **opção 1** para codificação de estados, encontre a equação de saída simplificada. Use mapa de Karnaugh.
- Considerando a **opção 2** para codificação de estados, encontre as equações de estado simplificadas. Use mapas de Karnaugh.
- Considerando a **opção 2** para codificação de estados, encontre a equação de saída simplificada. Use mapa de Karnaugh.
- Compare o custo de implementação das equações obtidas a partir das duas opções de codificação de estados. Comente estes resultados obtidos.



Codificações de estados:

estado	opção 1	opção 2
S0	00	00
S1	01	01
S2	10	11
S3	11	10

Sinais de saída:

estado	entrada		saída
	Ack	DadoPrt	ReqLeit
S0	X	X	0
S1	X	0	0
S1	X	1	1
S2	X	0	0
S2	X	1	1
S3	X	X	0

Exercício 2

Necessita-se de um circuito sequencial síncrono capaz de identificar a sequência de bits “100”, a qual chega pela entrada “bit”. Além da entrada “bit”, este circuito possui uma entrada de “reset” assíncrono e uma saída, denominada “achou”. Cada vez que o circuito identificar a sequência “100” ele deve levantar o sinal “achou”. Uma vez identificada uma ocorrência da sequência “100”, ele deve continuar sua operação, em busca de uma nova ocorrência.

- Projete uma versão deste circuito usando o Modelo de Moore.
- Projete uma versão deste circuito usando o Modelo de Mealy.
- Compare o custo das duas versões. Comente o comportamento de cada uma delas. Cite vantagens e desvantagens (ou limitações).

Obs: “Projetar” significa encontrar as equações simplificadas para a lógica de próximo estado e para a saída. Para tanto, codifique os estados seguindo a ordem dos números binários (tanto para o item “a”, quanto para o item “b”).

Exercício 3

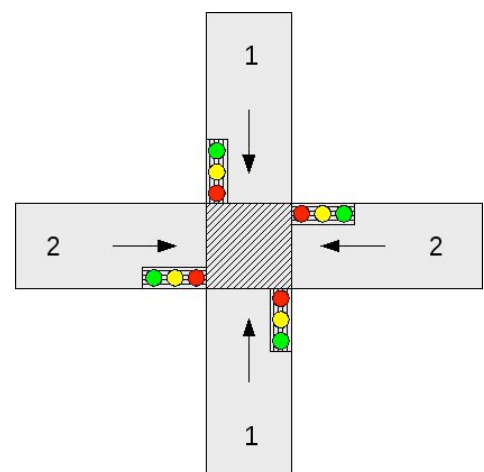
Os carros contemporâneos possuem um dispositivo de segurança que identifica o código presente na chave utilizada para ligá-los. Caso o código da chave não seja o mesmo que está codificado no computador de bordo, o carro não liga. Isso é feito, a grosso modo, com um chip na chave que responde ao computador de bordo, informando o seu código, quando solicitado. Este chip é, na verdade, um circuito sequencial. Projete este circuito sequencial, considerando uma chave codificada com o código de 4 bits “1101”.

O circuito sequencial possui um sinal de entrada **a** e um sinal de saída **r**. O sinal **a** vale “1” quando o código está sendo requisitado pelo computador de bordo do carro. Quando isto ocorrer, o circuito sequencial envia o código (“1101”, no caso) pela saída **r** de maneira serial (i.e., um bit por clock/estado), começando pelo bit menos significativo (LSB).

Exercício 4

Projeto de um controlador de semáforos de trânsito. Considere que em um dado cruzamento da cidade o trânsito deva ser disciplinado pelo uso de um sistema de semáforos com quatro semáforos de um mesmo modelo, dispostos dois na direção 1 e dois na direção 2 (Ver figura ao lado.)

- O modelo de semáforo utilizado possui três sinais de controle independentes, um para cada lâmpada: a lâmpada verde é ligada se o sinal **G** (green) valer ‘1’, a lâmpada amarela é ligada se o sinal **Y** (yellow) valer ‘1’ e a lâmpada vermelha é ligada se o sinal **R** (red) valer ‘1’. Além disso, existe um sinal de controle **A** que, quando acionado ($A=1$), faz a luz vermelha piscar, independentemente dos demais sinais.
- Os dois semáforos da direção 1 são controlados pelos sinais **G1**, **Y1**, **R1** e **A**. Já os dois semáforos da direção 2 são controlados pelos sinais **G2**, **Y2**, **R2** e **A**. (Note que o sinal **A** é o mesmo para os quatro semáforos).
- Em funcionamento normal, o fluxo de veículos em uma dada direção deve ser disciplinado através das seguintes fases: **passagem livre** (apenas lâmpada verde ligada), **passagem com cuidado** (lâmpadas verde e



amarela ligadas, lâmpada vermelha desligada) e **parar** (apenas lâmpada vermelha ligada). A outra direção precisa ser controlada de maneira a evitar choques de veículos.

- a) Desenhe o diagrama de estados para uma máquina de Moore que controla os semáforos de ambas as direções, quando em funcionamento normal (i.e., funcionando conforme descrito no item anterior). A fim de identificar o tempo em que o sistema de semáforos deve permanecer em uma dada fase, suponha que existe uma variável chamada “cont”, a qual é resetada toda a vez que a máquina de estados troca de estado, e que muda seu valor para ‘1’ quando o tempo de permanência em uma fase se esgota.

Suponha que, após a meia-noite todos os semáforos da cidade ficam em **estado de atenção**, com a luz vermelha piscando. Suponha que tal estado também pode ser considerado como o estado de reset de um sistema de semáforos. Suponha ainda que existe um sinal denominado “normal”, o qual é capaz de recolocar o sistema de semáforos no funcionamento normal.

- b) Modifique o diagrama de estados do item “a”, de modo a incorporar o **estado de atenção** (mantendo o modelo de Moore).
- c) Esboce o diagrama de blocos para a máquina de estados do item “b”.
- d) Faça a tabela de estados e a tabela de saídas para a máquina de estados do item “b”.
- e) Assumindo uma codificação de estados trivial (ordem dos números binários), encontre as equações de estado e as equações das saídas para a máquina de estados do item “b”.

Exercício 5

Suponha que se deseje implementar a versão Moore do circuito sequencial do exemplo 4 visto em aula utilizando uma memória ROM. Assumindo a codificação de estados (A=00, B=01, C=10, D=11):

- a) Mostre o conteúdo a ser gravado na memória ROM, caso a implementação faça uso de um esquema como o mostrado no diagrama de blocos abaixo. (Note que “entrada” corresponde a uma única entrada, qual seja, “w”.)
- b) Desenhe o diagrama de blocos para um esquema alternativo de implementação, na qual o registrador de estados é um contador incrementador.
- c) Mostre o conteúdo a ser gravado na memória ROM para este esquema alternativo de implementação.
- d) Compare os custos dos dois esquemas de implementação (itens “a” e “b” anteriores), tanto no que se refere ao número de bits de ROM, quanto aos demais componentes (notadamente, o registrador de estados).

