

Universidade Federal de Santa Catarina, INE/CTC
INE 5366 – Arquitetura de Computadores I
Primeira avaliação 2007-1

Nome: _____ Matrícula: _____

Parte I [3,0 pontos]

1. [valor: $6 \times 0,5 = 3,0$] Responda **sucintamente** as perguntas abaixo:

- a) As seguintes instruções pertencem à arquitetura de uma CPU: $lw\ s1, k(s2); sw\ s1, k(s2)$ e $add\ s1, s2, k(s2)$, onde $k(s2)$ denota um endereço de memória. **Afirmção:** “A arquitetura é uma máquina load/store.” A afirmação é verdadeira ou falsa? **Justifique.**

Resposta: _____ **Justificativa:** _____

- b) Após a execução da instrução $add\ \$s1, \$s2, \$s3$, o conteúdo do registrador $\$s1$ é $0x0F00AA00$, tendo sido detectado transbordo aritmético (“overflow”). Quais os sinais dos valores armazenados em $\$s2$ e $\$s3$?

Resposta: _____

- c) Seja P a potência dinâmica dissipada por circuitos CMOS. Sabe-se que nos últimos 20 anos houve uma queda nas tensões de alimentação de 5 para 1,5 volts. Supondo mesma carga capacitiva e mesma frequência de chaveamento, de quantas vezes a potência dinâmica é reduzida com essa redução de tensão?

$P(5V)/P(1,5V) =$ _____ vezes

- d) O processo de fabricação de um circuito integrado envolve uma série de etapas que resultam em N “chips” ou “dies”, os quais são testados para detectar defeitos. Dentre eles, são selecionados G “chips” que não apresentam falhas. Os chips selecionados são então encapsulados. Expresse o rendimento (“yield”) do processo usando os números N e G .

Rendimento = _____

- e) **Afirmção:** “Na arquitetura IA-32, após a busca de uma instrução na memória o valor do IP (“instruction pointer”) é sempre incrementado de 4.” A afirmação é verdadeira ou falsa?

Resposta: _____ **Justificativa:** _____

- f) Dados são transmitidos entre duas máquinas B e L através de um protocolo que lê um byte de memória por vez da máquina transmissora, do menor para o maior endereço, e os armazena na memória da máquina receptora, do menor para o maior endereço. O protocolo não leva em conta o fato de que a máquina B é do tipo big-endian e a máquina L é do tipo little-endian. Suponha que a palavra $0xFECAFFFF$, que reside na máquina B , seja transmitida para a máquina L . Qual o valor em hexadecimal da palavra armazenada em memória na máquina L .

Valor na máquina $L = 0x$ _____

2. [valor: 2 x 0,5 = 1,0] A tabela abaixo mostra o número de ciclos de relógio necessários para executar uma instrução de uma dada classe e a respectiva proporção em relação ao número total de instruções executadas. Sabe-se que o número de instruções por segundo pode ser calculado como f/CPI , onde f é a frequência expressa em Hz e CPI é o número médio de ciclos por instrução. Sabe-se também que a frequência é de 3,9 GHz e que a CPU é uma máquina load/store.
- a) Calcule o número de instruções executadas por segundo
- $CPI =$
- $\text{Instruções/segundo} = f/CPI =$
- b) Calcule o número total de leituras (dados + instruções) da memória por segundo.
- $\text{Leituras/segundo} =$

3. [valor: $2 \times 0,5 = 1,0$] Seja uma palavra de 32 bits armazenada no registrador \$s0, conforme esquematizado abaixo. Quer-se extrair o campo sombreado de 14 bits e carregá-lo nos 14 bits menos significativos de \$s3, anulando seus 18 bits mais significativos. Escreva duas seqüências distintas (com no máximo duas instruções cada) que realizem a extração e carga pretendida.

a) Seqüência 1:

b) Seqüência 2:

4. [valor: $4 \times 0,25 = 1,0$] Um montador provê suporte ao uso da pseudo-instrução `bge` (abaixo) em programas escritos em linguagem de montagem. Determine uma sequência equivalente, com no máximo 4 instruções nativas do MIPS, a ser usada para substituir todas as ocorrências dessa pseudo-instrução durante o processo de montagem do código binário. Suponha que `big` seja uma constante cujos 16 bits mais significativos e menos significativos, respectivamente, sejam denotados por `upper(big)` e `lower(big)`.

```
bge $t4, big, L      # se ( $\$t4 \geq \text{big}$ ), vá para L
```

5. [valor: $4 \times 0,25 = 1,0$] Na tabela abaixo, a 1ª. coluna mostra os endereços de memória (em hexadecimal) onde serão armazenadas as instruções mostradas na 2ª. coluna. Para cada instrução, complete os 32 bits de sua codificação binária (exceto para o campo em preto)

[illegible]

Parte III [3,0 pontos]

6. [valor: 0,5] Um programa que executa normalmente no MIPS de 32 bits utiliza a instrução jr \$s3. É possível determinar o valor dos dois bits menos significativos armazenados no registrador \$s3? Em caso afirmativo, **justifique** como o valor é determinado; em caso negativo, **justifique** a impossibilidade determiná-lo.

Resposta: **Justificativa:**

7. [valor: 0,5] Sabe-se que, devido às restrições impostas pelo comprimento fixo de instruções, o desvio beq possui uma limitação quanto ao máximo endereço para onde pode desviar. Assim, se o compilador detectar que o endereço-alvo é inacessível através de um certo desvio, ele será substituído por uma sequência de código equivalente. Para o segmento de código abaixo, suponha que o endereço correspondente ao rótulo L1 não seja atingível pelo desvio utilizado. Mostre um código substitutivo equivalente, que pode ser gerado pelo compilador. (As reticências representam instruções que antecedem e sucedem o segmento de código explicitamente mostrado).

```
...                               ...  
beq $s0, $s1, L1  
add $t0, $t1, $t2  
...
```

8. [valor: 2 x 0,5 = 1,0] Sejam M e L rótulos que representam endereços-alvo de desvios não mostrados no segmento de código abaixo.

```
M:   lw    $s1, 40($s4)  
      sw    $s2, 30($s3)  
L:   add    $s5, $s1, $s2  
      beq   $t1, $t0, X  
      addi   $s7, $s6, 14
```

- a) Afirmção: “No segmento acima, as instruções lw e add pertencem a um mesmo bloco básico.” A afirmação é verdadeira ou falsa? **Justifique**.

Resposta: **Justificativa:**

- b) Afirmção: “No segmento acima, as instruções add e addi pertencem a blocos básicos distintos.” A afirmação é verdadeira ou falsa? **Justifique**.

Resposta: **Justificativa:**

9. [valor: 2 x 0,5 = 1,0] As Figuras 1 e 2 mostram, respectivamente, o desempenho relativo e a eficiência energética relativa de três CPUs em três modos distintos: frequência máxima, modo adaptativo e frequência mínima. Assuma que os valores de desempenho tenham sido obtidos com o mesmo compilador, de forma que as três CPUs executam exatamente as mesmas instruções. Para o modo de operação que leva ao menor consumo de potência ao executar os programas do benchmark de ponto flutuante, **calcule** (e mostre os principais passos de cálculo) :
a) A razão entre o CPI médio do Pentium-4 M (CPI_{P4}) é o CPI médio do Pentium M (CPI_{PM}).

$$\Rightarrow \text{CPI}_{P4} / \text{CPI}_{PM} =$$

b) A razão entre a potência média do Pentium-4 M (POT_{P4}) e a potência média do Pentium M (POT_{PM}). A eficiência energética é dada por: $Eficiência = 1/(POT \times tex)$, onde tex denota o tempo de execução médio.

$$\Rightarrow POT_{P4} / POT_{PM} =$$

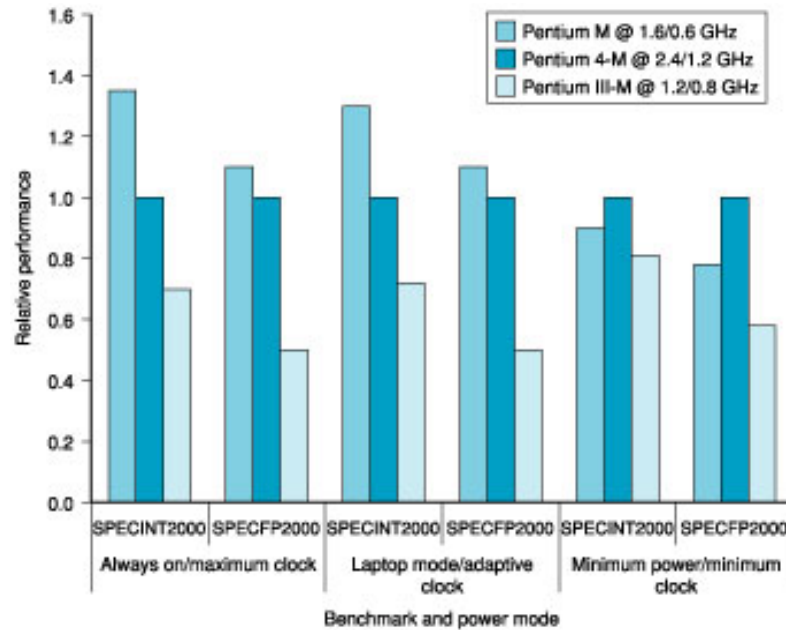


Figura 1 - Desempenho relativo de três CPUs

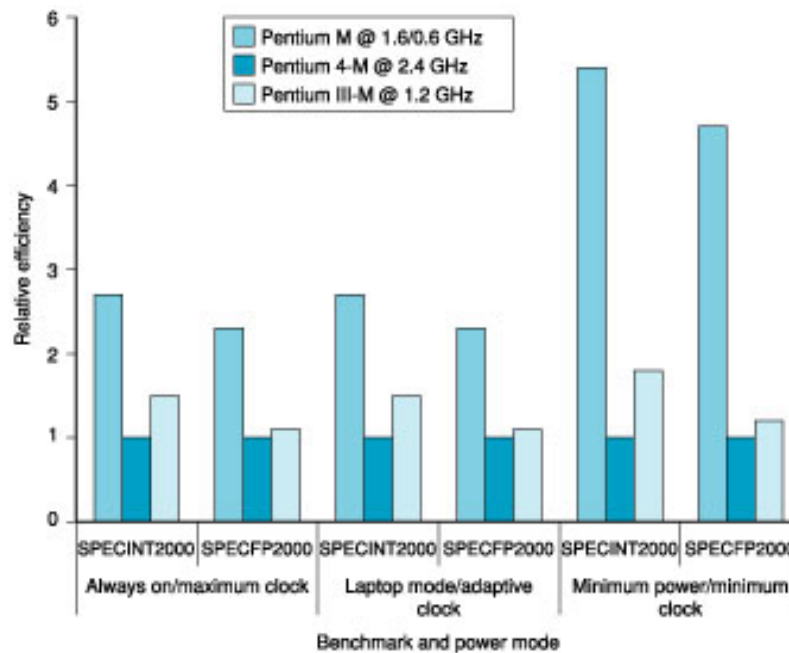


Figura 2 – Eficiência energética relativa de três CPUs