

Universidade Federal de Santa Catarina, INE/CTC
INE 5366 – Arquitetura de Computadores I
Primeira avaliação 2007-2

Nome: _____ Matrícula: _____

Parte I - Compreensão de conceitos básicos [3,0 pontos]

1. [valor: $6 \times 0,5 = 3,0$] Responda sucintamente as perguntas abaixo:

a) Afirmção: “A soma de dois operandos de sinais opostos nunca resulta em overflow.” A afirmação é verdadeira ou falsa? **Justifique**.

Resposta: **Justificativa:**

b) Afirmção: “A seqüência de quatro instruções esquematizada no Exercício 3 constitui um bloco básico, independentemente das instruções desconhecidas residentes nos endereços 0x00000004 e 0x00000008.” A afirmação é verdadeira ou falsa? **Justifique**.

Resposta: **Justificativa:**

c) A instrução `beq $s1, $s2, L` precisa desviar para um endereço cujo deslocamento em relação a PC+4 não é representável em 16 bits. Reescreva o código abaixo para que isso seja possível.

```
beq $s1, $s2, L
here: add $3, $s4, $s5
```

d) Em linguagens orientadas a objetos, a invocação de métodos resulta na execução de um procedimento. Em alguns casos o método é determinado em tempo de compilação; em outros casos, porém, só em tempo de execução é possível determinar-se qual método será invocado. Afirmção: “Independentemente de se determinar o método a ser invocado em tempo de compilação ou de execução, ele pode sempre ser invocado através da instrução `jal L`”. A afirmação é verdadeira ou falsa? **Justifique**.

Resposta: **Justificativa:**

e) Sejam x, y e z variáveis inteiras não sinalizadas representadas em 16 bits no MIPS. Elas foram alocadas nos registradores \$s1, \$s2 e \$s3, respectivamente. A atribuição `x = y * z` foi traduzida pelo compilador em uma pseudo-instrução `mul $s1, $s2, $s3`. Mostre a menor seqüência de instruções nativas do MIPS para implementar essa pseudo-instrução.

f) Um montador atribuiu às instruções abaixo os endereços mostrados na primeira coluna, assumindo que o programa começava no endereço 0x 0000 0000. Entretanto, ao combinar vários arquivos-objeto, o ligador teve que relocá-lo na faixa de endereços de 0x00FF 0000 até 0x 00FF 0018. Afirmção: “Nenhum campo da instrução `bne` precisará ser modificado para se ajustar à nova faixa de endereços”. A afirmação é verdadeira ou falsa? **Justifique**.

Resposta: **Justificativa:**

0x 0000 0000	Loop:	<code>sll \$t1, \$s3, 2</code>
0x 0000 0004		<code>add \$t1, \$t1, \$s6</code>
0x 0000 0008		<code>lw \$t0, 0(\$t1)</code>
0x 0000 000C		<code>bne \$t0, \$s5, Exit</code>
0x 0000 0010		<code>addi \$s3, \$s3, 1</code>
0x 0000 0014		<code>j Loop</code>
0x 0000 0018	Exit:	

Parte II – Aplicação de conceitos básicos [4,0 pontos]

2. [valor: $2 \times 0,25 = 0,5$] Um montador suporta a pseudo-instrução `ble` (abaixo), onde `$x` e `$y` são registradores quaisquer de uso não reservado. Determine uma sequência equivalente, com no máximo 2 instruções nativas do MIPS, que implemente essa pseudo-instrução.

`ble $x, $y, L # se ($\$x \leq y$), vá para L`

3. [valor: $2 \times 0,25 = 0,5$] Na tabela abaixo, a primeira coluna mostra os endereços de memória (expressos em hexadecimal) onde serão armazenadas as instruções mostradas na segunda coluna. Para cada instrução, complete os 32 bits de sua codificação binária.

Endereço (0x)	Instrução	Codificação binária da instrução																															
		31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
00000000	L: lw \$t8, 8(\$t1)																																
00000004																																	
00000008																																	
0000000C	beq \$s0,\$s1, L																																

4. [valor: $2 \times 0,5 = 1,0$] Considere duas implementações diferentes, P1 e P2 de um mesmo conjunto de instruções. Há nele três classes de instruções (A, B e C). As frequências de relógio de P1 e P2 são, respectivamente, $f_1=6$ GHz e $f_2=4$ GHz. A tabela abaixo mostra o número de ciclos para cada classe de instrução em cada uma das implementações. Além disso, a tabela mostra a proporção de instruções de cada classe, geradas por um compilador (“mix”) para um dado programa. Responda às questões abaixo e **justifique suas respostas mostrando seus cálculos intermediários**.

Classe	Ciclos em P1	Ciclos em P2	Proporção
A	2	1	40%
B	3	2	40%
C	5	4	20%

a) Quantas vezes a implementação P1 é mais rápida do que P2?

Resposta:

Cálculos que justificam a resposta:

b) Qual o número máximo de instruções por segundo que o processador P1 admite?

Resposta:

Cálculos que justificam a resposta:

5. [valor: 0,5+1,0+0,5 = 2,0] Uma das funções de um programa ligador é a de fazer relocação de código, ou seja, posicionar um código originalmente desenvolvido para ser carregado numa faixa de endereços de memória, movendo-o para uma outra faixa. No processo de relocação, alguns endereços de memória embutidos nas instruções precisam ser editados pelo ligador e substituídos por novos endereços coerentes com a nova faixa onde o código foi relocado. Assuma que o código abaixo precisa ser relocado de tal forma que o endereço-alvo da instrução de desvio (0x 00CAFE00) seja editado e substituído pelo endereço 0x0040 0010. (Um dos exercícios da lista sugerida mostra como editar uma instrução. E você certamente o estudou!).

Escreva o código a ser executado pelo ligador para fazer essa substituição, dividindo-o em três sequências de instruções nativas do MIPS

a) armazenamento do novo endereço em um registrador temporário

b) edição do endereço: substituição do antigo pelo novo

c) substituição da instrução original pela instrução editada

Parte III – Generalização a partir de conceitos básicos [3,0+<1,0> pontos]

6. [valor: 4 x 0,25 = 1,0] Suponha que o registrador \$s8 do MIPS (também chamado de \$gp) seja inicializado com o valor 0x 1000 8000 (em hexadecimal). Codifique em binário os limites da faixa de endereçamento para instruções load nativas que utilizem o \$gp como registrador-base. Preencha todos os dígitos binários nos diagramas abaixo.

a) Menor endereço absoluto referenciável através de uma instrução lb

[illegible]

b) Maior endereço absoluto referenciável através de uma instrução lb

[illegible]

c) Menor endereço absoluto referenciável através de uma instrução lw

[illegible]

d) Maior endereço absoluto referenciável através de uma instrução lw

[illegible]

7. [valor: 4 x 0,5 = 2,0] O código esboçado abaixo envolve três procedimentos A, B e C, que foram escritos obedecendo à convenção de chamadas do MIPS. A incógnita \$x representa um registrador do MIPS a ser definido abaixo. As reticências representam trechos do código que foram omitidos por simplicidade. Analise o código e responda se cada uma das quatro afirmações abaixo é verdadeira ou falsa. **Justifique** sua resposta com um dos argumentos abaixo:

- **Justificativa 1:** Esse salvamento é obrigatório para preservar o valor original através da chamada de procedimento. A convenção de software exige que o salvamento seja feito por A.
- **Justificativa 2:** Esse salvamento é obrigatório para preservar o valor original através da chamada de procedimento. A convenção de software exige que o salvamento seja feito por B.
- **Justificativa 3:** Esse salvamento não é sempre necessário, mas a convenção de software o exige.
- **Justificativa 4:** Esse salvamento é desnecessário, pois não se precisa preservar o valor através da chamada de procedimento.

Procedimento A

```
...
lw $s0, ...
add $t0, $t1, $t2
...
jal B
add $s0, $x, $v0
jr $ra
```

B:

Procedimento B

```
...
...
add $t0, $a0, $a1
add $t1, $a2, $a3
sub $s0 $t0, $t1
...
jal C
jr $ra
```

a) Afirmação: “Independentemente de que registrador é representado por \$x, o procedimento B salva o conteúdo de \$s0 antes de usá-lo”.

Resposta: **Justificativa nº.**

b) Afirmação: “Se \$x representa o registrador \$s0, o procedimento A salva \$t0”.

Resposta: **Justificativa nº.**

c) Afirmação: “Se \$x representa o registrador \$t0, o procedimento B salva \$t0”.

Resposta: **Justificativa nº.**

d) Afirmação: “O procedimento B salva \$ra antes de invocar o procedimento C”.

Resposta: **Justificativa nº.**

8. [valor: 2 x 0,5 = 1,0] **QUESTÃO OPCIONAL sobre o estudo autônomo da Seção 1.4:**

Suponha que um processo tecnológico de fabricação de circuitos integrados (CIs) garanta um número pequeno (mas aproximadamente constante) de defeitos em uma “wafer” (bolacha) de silício com tamanho fixo. Assuma que o custo de fabricação de uma “wafer” seja constante, independentemente do número de “dies” (pastilhas) nela acomodadas. Responda se cada afirmação abaixo é verdadeira ou falsa. **Justifique**.

a) Afirmação: “O custo de fabricação de um CI é independente do “yield” (rendimento) do processo de fabricação.

Resposta: **Justificativa:**

b) Afirmação: “O custo de fabricação de um CI cresce com o aumento de sua área”.

Resposta: **Justificativa:**

Definição de critério de avaliação: Nas questões desta prova que solicitam resposta e justificativa, a resposta não será pontuada sem a devida justificativa, nem se esta última estiver incorreta.