



Universidade Federal de Santa Catarina
Centro Tecnológico
Departamento de Informática e Estatística
Curso de Graduação em Ciências da Computação



Sistemas Digitais

INE 5406

Aula 6-T

2. Máquinas Sequenciais Síncronas. Modelos de Moore e de Mealy. Estrutura e representações do comportamento. Análise de circuitos sequenciais síncronos. Síntese de circuitos sequenciais segundo o Modelo de Moore. Exemplos.

Prof. José Luís Güntzel
guntzel@inf.ufsc.br

www.inf.ufsc.br/~guntzel/ine5406/ine5406.html

2. Máquinas Sequenciais Síncronas

▶ Máquinas de Estados Finitos (FSM)

- Nome dado ao modelo genérico (abstrato) de circuitos sequenciais.
- Em inglês **FSMs**: *Finite State Machines*.
- O comportamento depende das **entradas** e do **estado** em que o circuito se encontra (“**estado corrente**” ou “**estado atual**”).
- O **estado** corresponde ao valor de um conjunto de variáveis binárias denominadas **variáveis de estado**.
- As **variáveis de estado** ficam armazenadas no **registrador de estado**.
- Dado um **estado atual** e uma combinação de valores de entrada (vetor de entrada), a FSM calcula os **valores das saídas** (vetor de saída) e o **próximo estado**.

2. Máquinas Sequenciais Síncronas

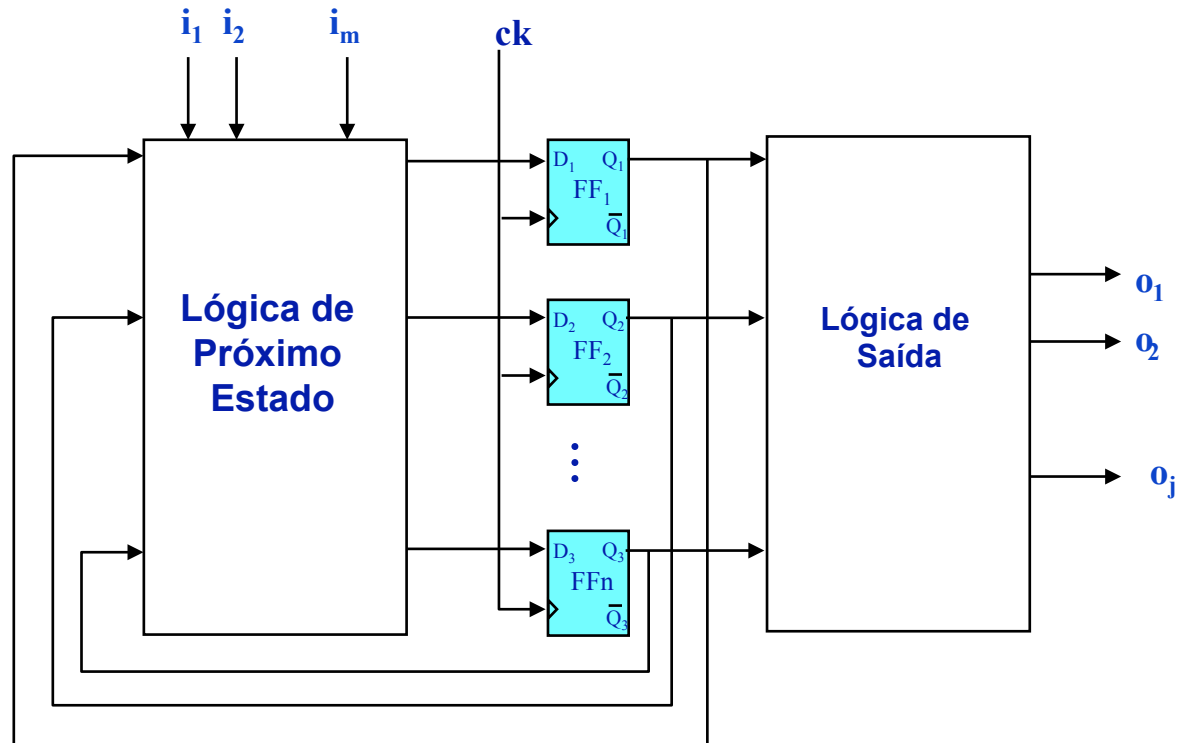
▶ Máquinas de Estados Finitos (FSM)

- Podem ser **síncronas** (cadenciadas por um sinal monótono chamado **relógio** ou *clock*) ou **assíncronas** (sem relógio).
- **Máquina Sequenciais Síncronas** são mais utilizadas porque:
 - São mais fáceis de projetar e de validar.
 - Têm operação mais segura, são mais robustas.
- Há dois modelos: **Moore** e **Mealy**.
- Registradores podem ser vistos como Máquina Sequenciais Síncronas.

2. Máquinas Sequenciais Síncronas

► Modelo de Moore

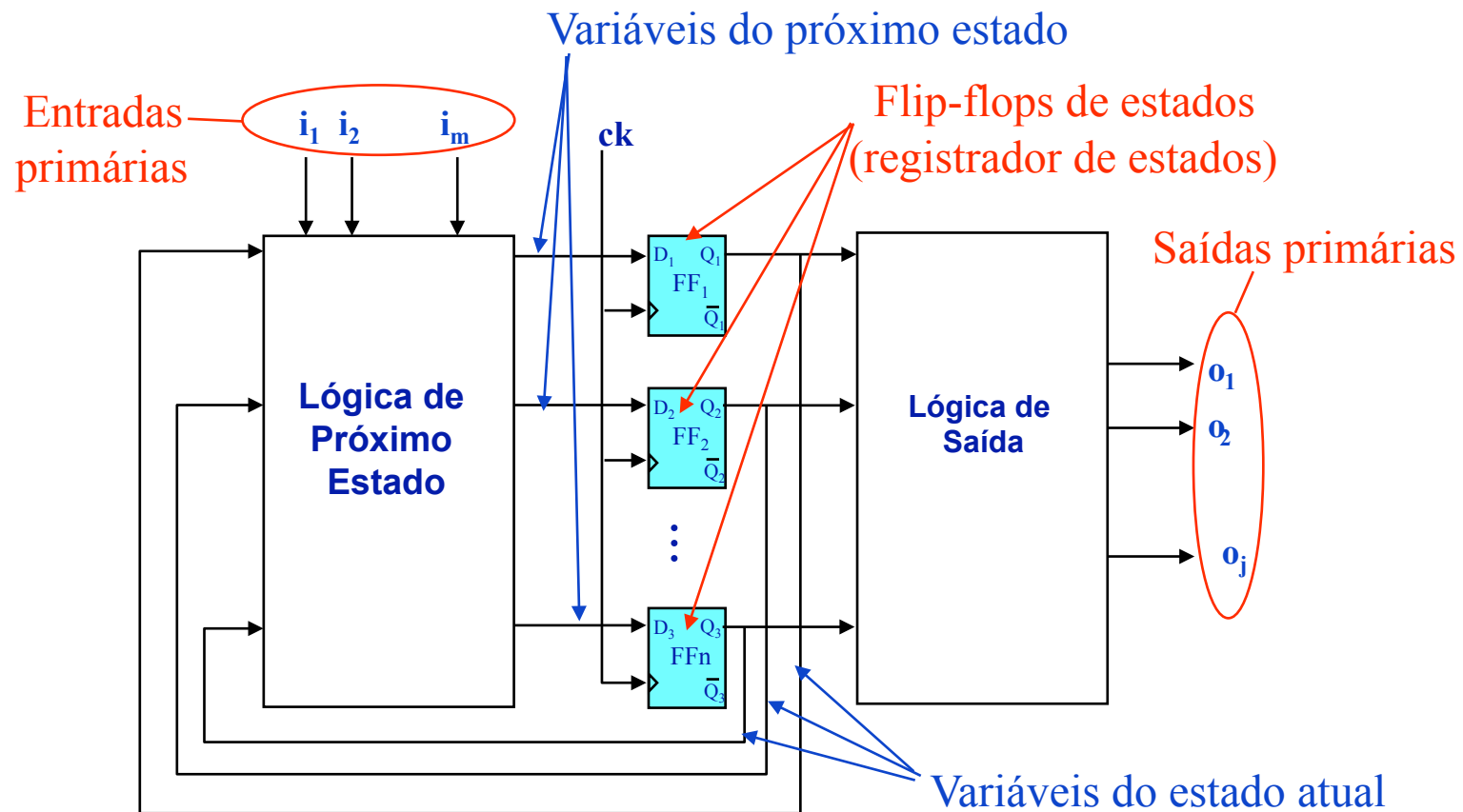
Característica principal: as saídas dependem apenas do estado atual.



2. Máquinas Sequenciais Síncronas

► Modelo de Moore

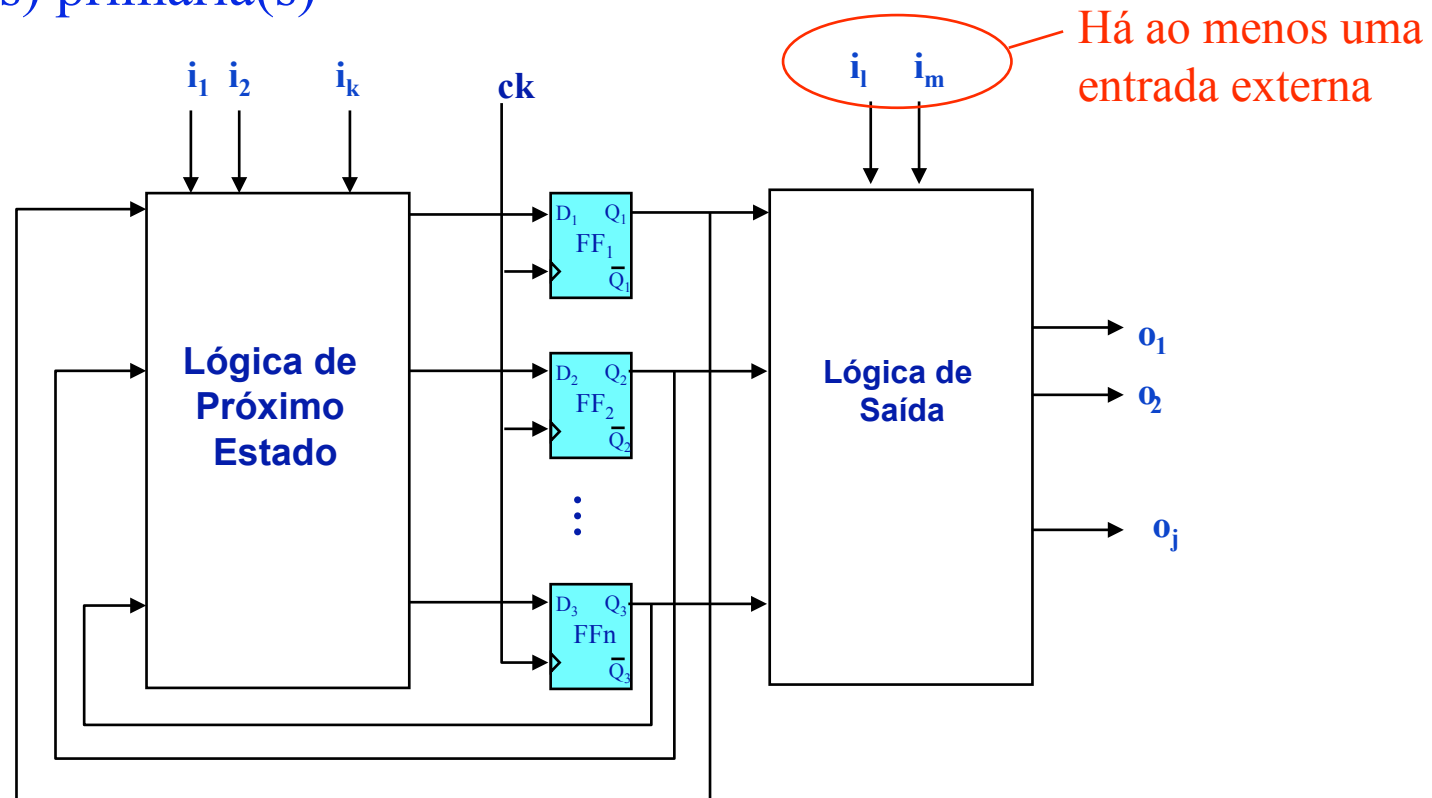
Característica principal: as saídas dependem apenas do estado atual.



2. Máquinas Sequenciais Síncronas

► Modelo de Mealy

Característica principal: as saídas dependem do estado atual e de entrada(s) primária(s)



2. Máquinas Sequenciais Síncronas

▶ **Análise de Circuitos Sequenciais**

Roteiro para a análise:

- 1. Determinar as Equações de Excitação**
- 2. Determinar as Equações de Estado e as Equações das Saídas**
- 3. Construir a Tabela de Próximo Estado e a Tabela das Saídas**
- 4. Desenhar o Diagrama de Transição de Estados**

Vejamos um exemplo...

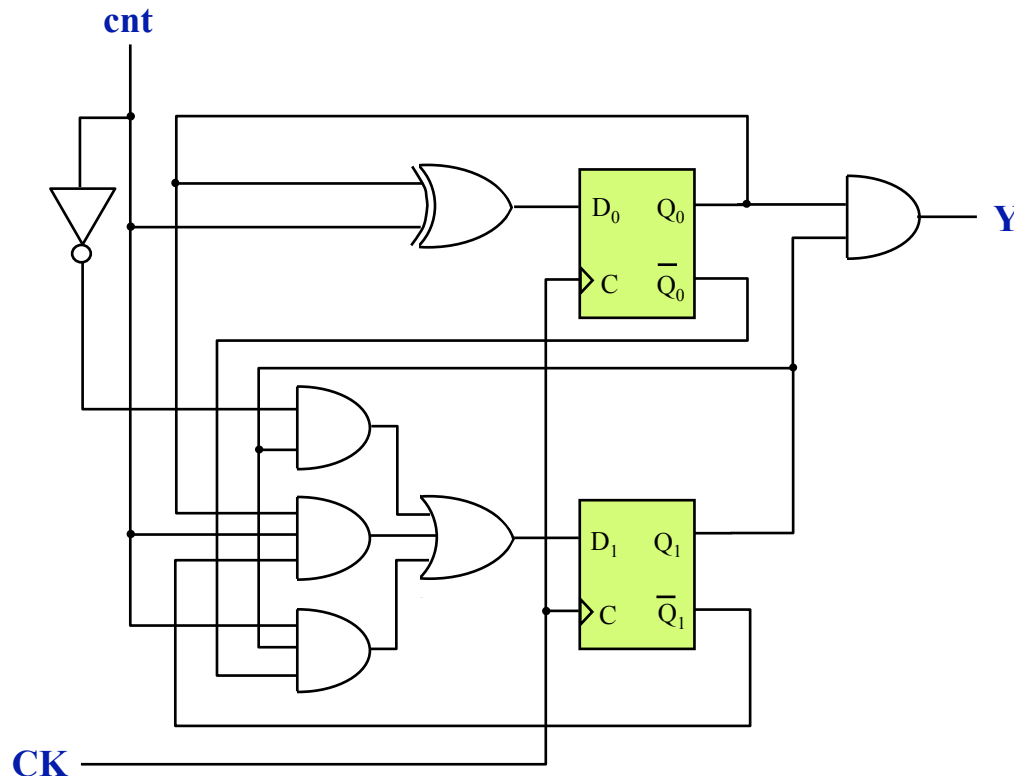
2. Máquinas Sequenciais Síncronas

► **Análise de Circuitos Sequenciais**

Exemplo 1: analisar o circuito seqüencial que segue.

A qual modelo de
FSM corresponde
este circuito?

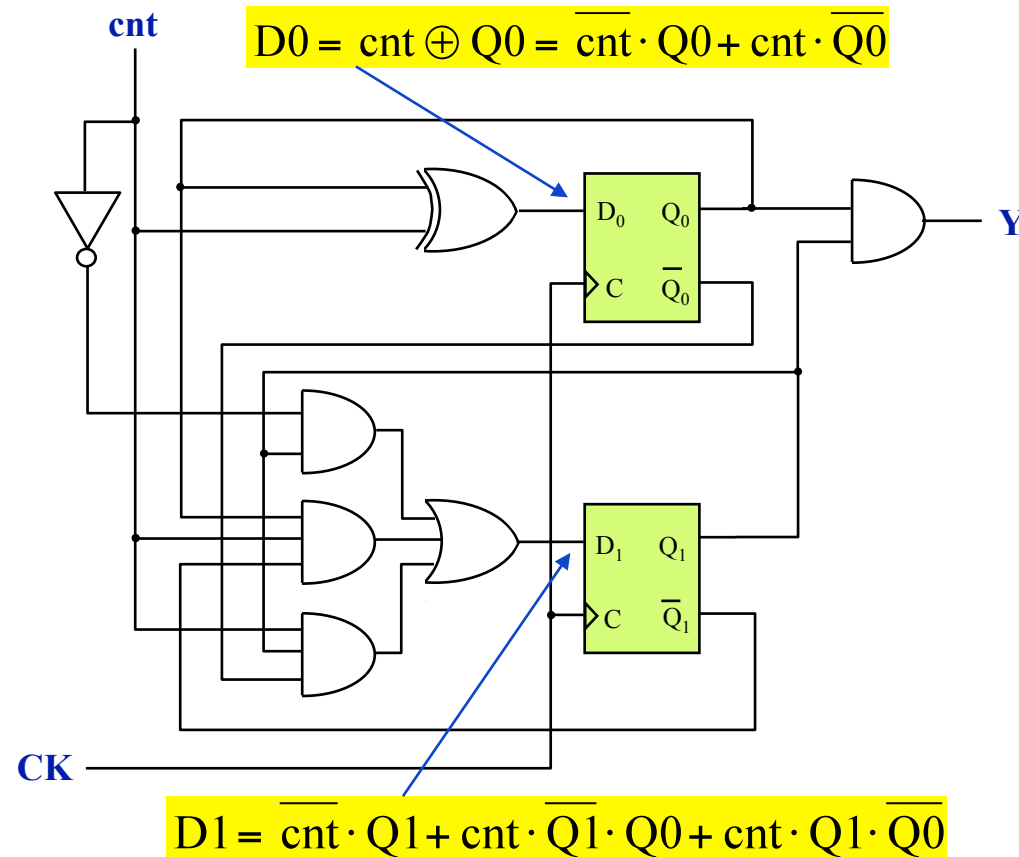
Moore ou Mealy?



2. Máquinas Sequenciais Síncronas

► Análise de Circuitos Sequenciais

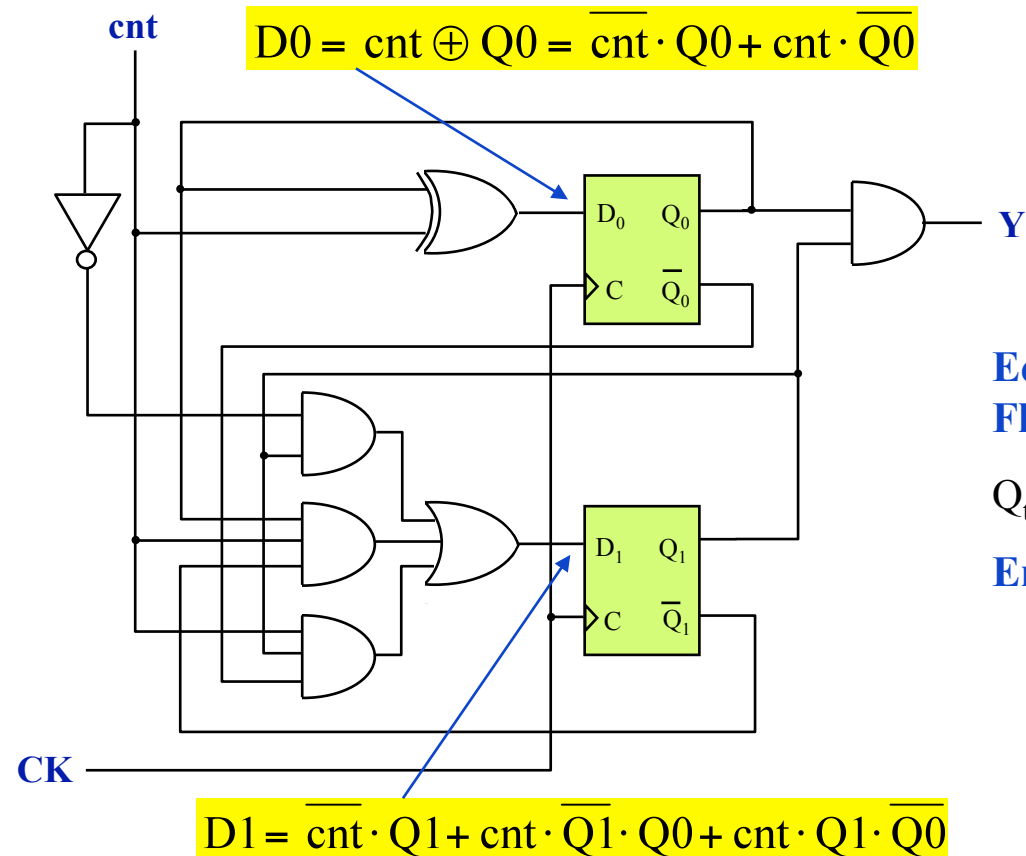
1. Determinando as equações de excitação (entradas dos flip-flops)



2. Máquinas Sequenciais Síncronas

► Análise de Circuitos Sequenciais

1. Determinando as equações de excitação (entradas dos flip-flops)



Equação de um
Flip-flop D:

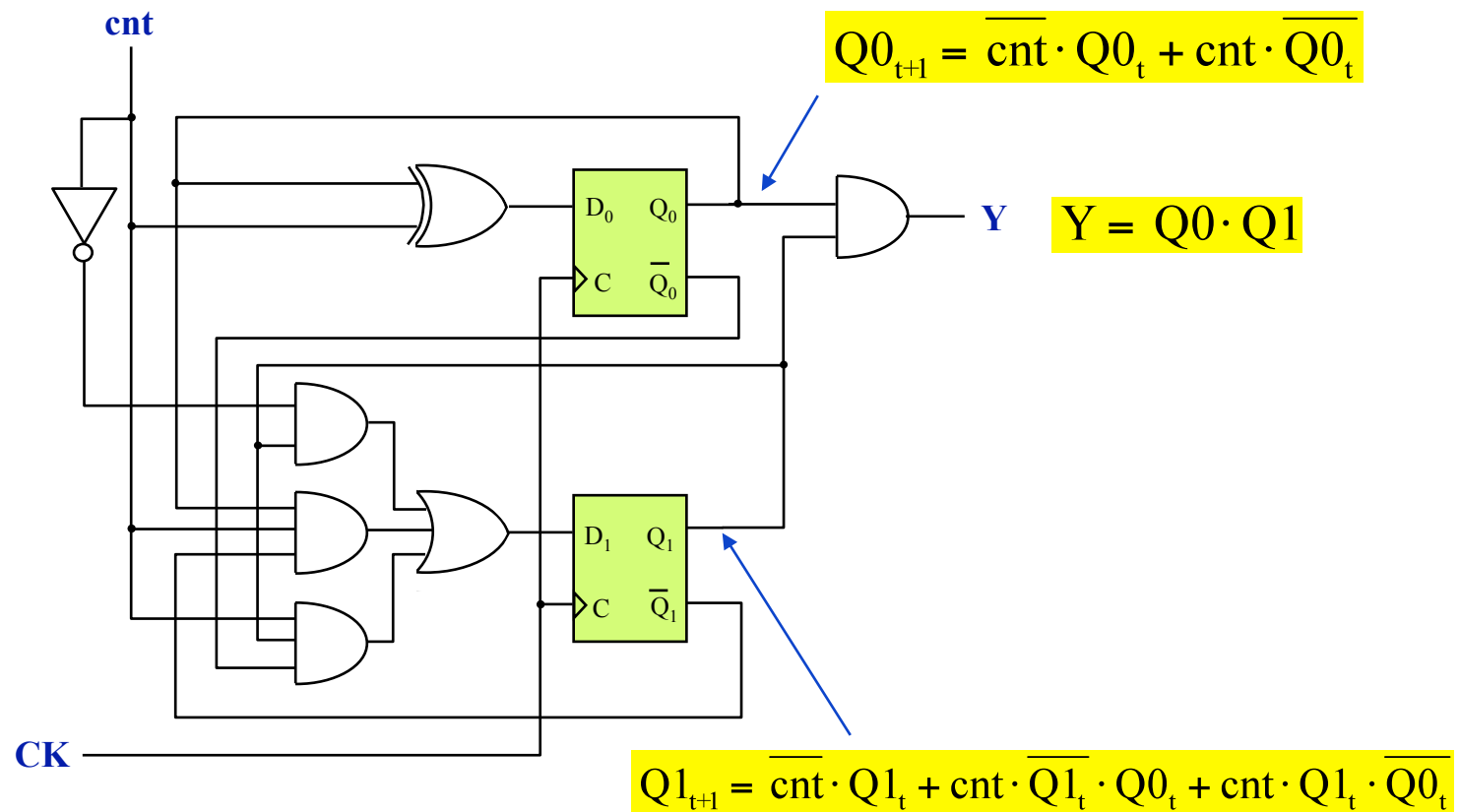
$$Q_{t+1} = D_t$$

Então...

2. Máquinas Sequenciais Síncronas

► Análise de Circuitos Sequenciais

2. Determinando as equações de estado (saída dos flip-flops)



2. Máquinas Sequenciais Síncronas

► Análise de Circuitos Sequenciais

3. Construindo a Tabela de Transição de Estados e a Tabela da Saída

$$Q0_{t+1} = \overline{\text{cnt}} \cdot Q0_t + \text{cnt} \cdot \overline{Q0_t}$$

$$Q1_{t+1} = \overline{\text{cnt}} \cdot Q1_t + \text{cnt} \cdot \overline{Q1_t} \cdot Q0_t + \text{cnt} \cdot Q1_t \cdot \overline{Q0_t}$$

Entrada	Estado atual		Próximo estado	
cnt	Q1 _t	Q0 _t	Q1 _{t+1}	Q0 _{t+1}
0	0	0	0	0
0	0	1	0	1
0	1	0	1	0
0	1	1	1	1
1	0	0	0	1
1	0	1	1	0
1	1	0	1	1
1	1	1	0	0

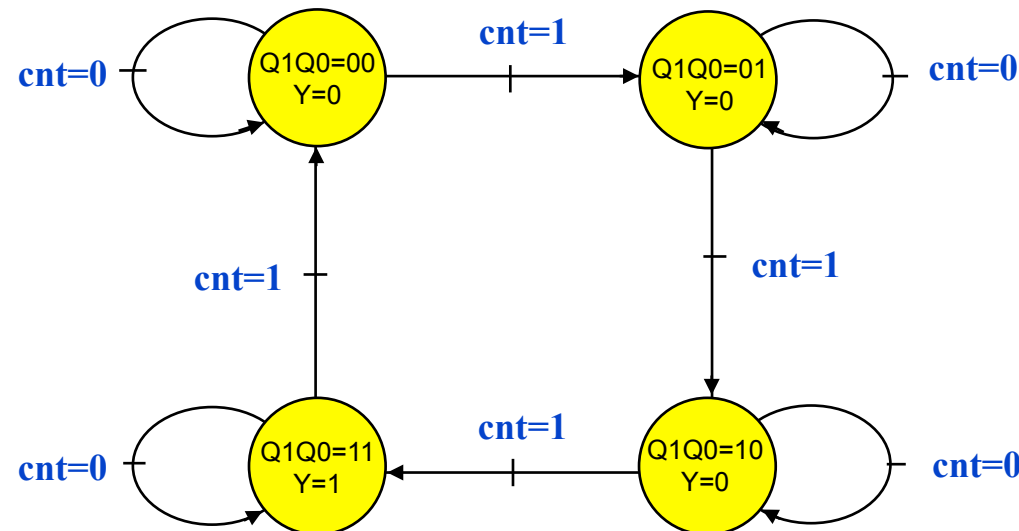
$$Y = Q0 \cdot Q1$$

Q0	Q1	Y
0	0	0
0	1	0
1	0	0
1	1	1

2. Máquinas Sequenciais Síncronas

► Análise de Circuitos Sequenciais

4. Desenhando o Diagrama de Estados

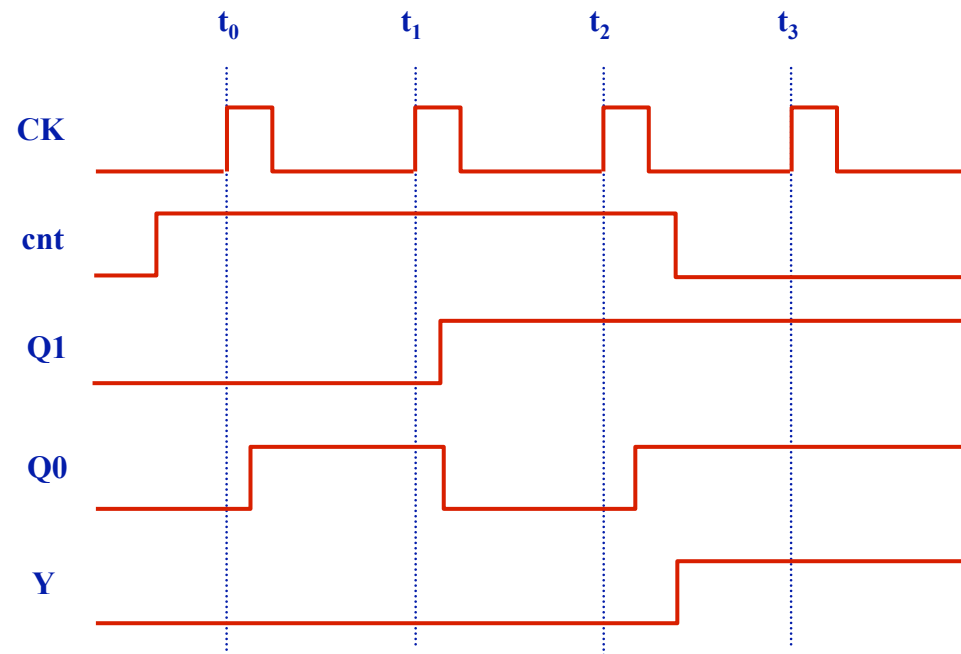


Este circuito é um “contador binário módulo-4”

2. Máquinas Sequenciais Síncronas

► Análise de Circuitos Sequenciais

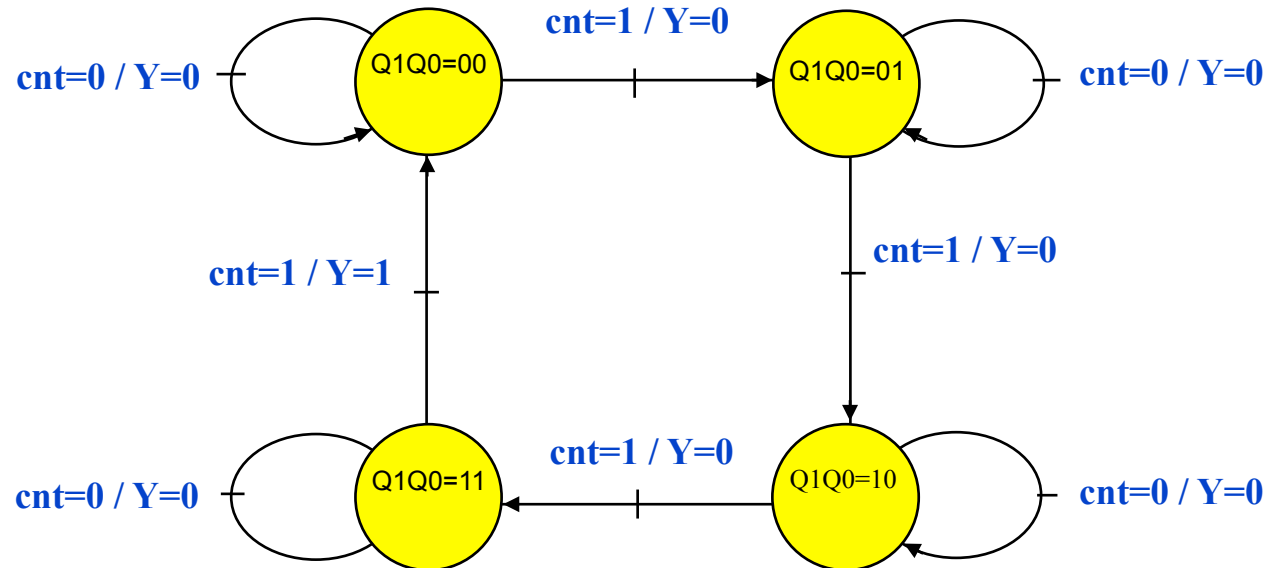
Exemplo de comportamento dinâmico



2. Máquinas Sequenciais Síncronas

► Análise de Circuitos Sequenciais

Segunda versão do Contador Módulo-4

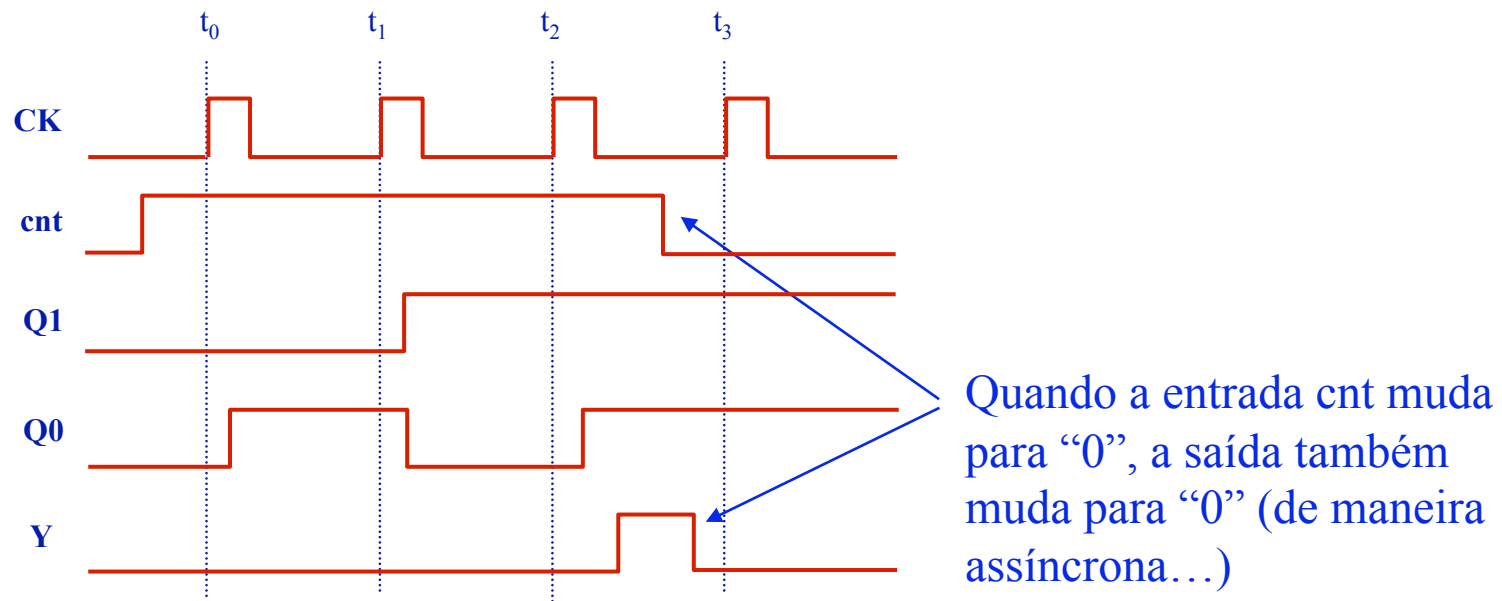


Como agora a saída Y depende também da entrada cnt , o valor de Y precisa ser associado às arestas do diagrama...

2. Máquinas Sequenciais Síncronas

► Análise de Circuitos Sequenciais

Segunda versão do Contador Módulo-4



2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 2:

Projete um circuito contador binário módulo 4 capaz de contar no sentido crescente ($00 \rightarrow 01 \rightarrow 10 \rightarrow 11 \rightarrow 00 \rightarrow 01 \dots$) e no sentido decrescente ($00 \rightarrow 11 \rightarrow 10 \rightarrow 01 \rightarrow 00 \rightarrow 11 \dots$).

A direção da contagem é determinada por uma variável de entrada denominada “UP”:

- Se $UP = 1$ a contagem é no sentido crescente
- Se $UP = 0$ a contagem é no sentido decrescente

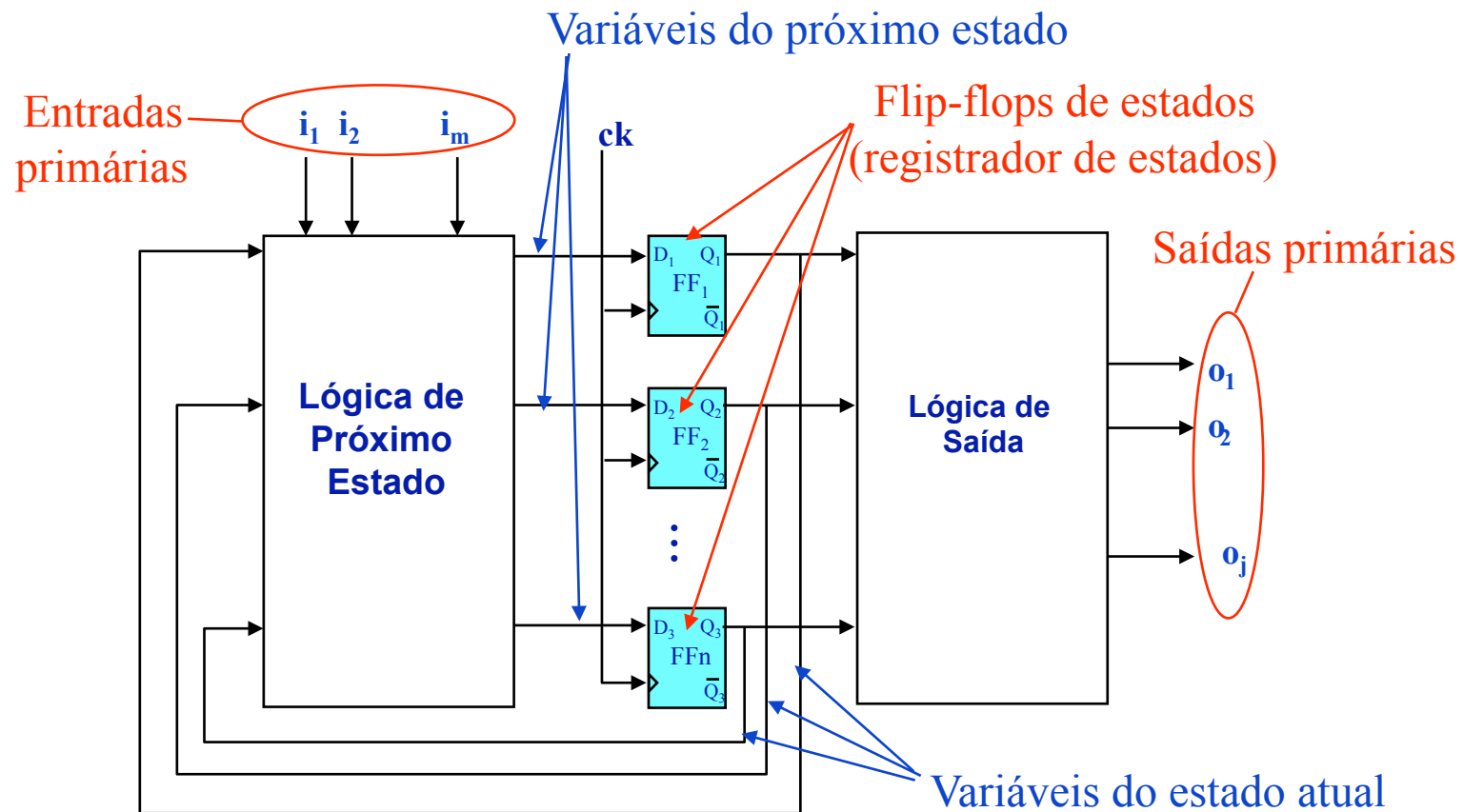
Além disso, este circuito possui uma entrada de habilitação denominada H:

- Enquanto $H = 0$ a contagem pára
- Enquanto $H = 1$, a cada borda ativa do sinal de relógio a contagem avança no sentido selecionado (crescente ou decrescente, conforme o valor de “UP”)

2. Máquinas Seqüenciais Síncronas

► Modelo de Moore

Característica principal: as saídas dependem apenas do estado atual.



2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Roteiro para a Síntese (=Projeto)

1. Determinar quantos estados são necessários (e o nº de variáveis de estado)
2. Construir o diagrama de estados, observando com cuidado o comportamento solicitado para a FSM e adotando um modelo de FSM (Moore ou Mealy):
 - Determinar as transições entre estados necessárias
 - Selecionar um estado para servir como estado inicial
3. Construir a tabela de próximo estado e a tabela das saídas
4. Sintetizar (projetar) os circuitos combinacionais: lógica de próximo estado e lógica de saída.

Vejamos um exemplo...

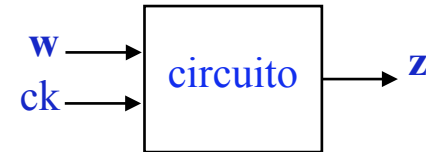
2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 3:

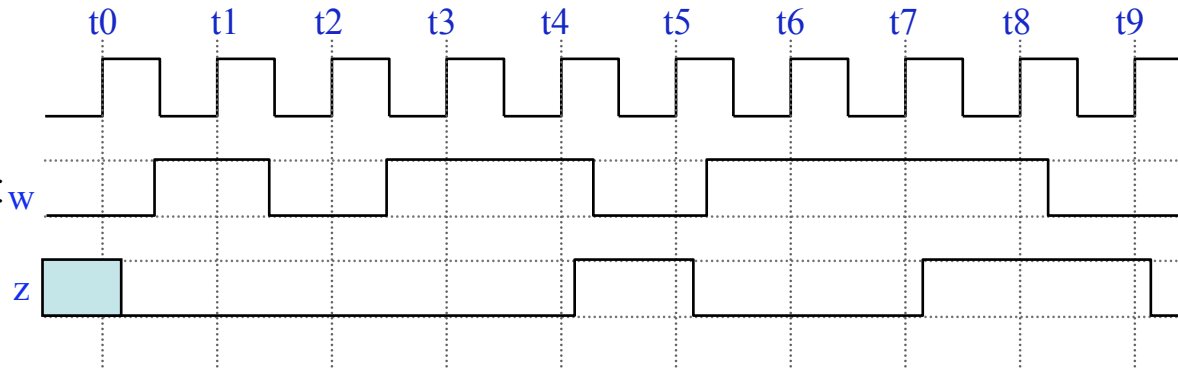
Projete um circuito que satisfaça às seguintes especificações:

1. O circuito possui uma entrada, **w**, e uma saída, **z**.
2. Todas as mudanças de valores no circuito ocorrem na borda de subida do sinal de relógio.
3. Quando o circuito detectar que a entrada **w** vale “0”, a saída **z** deve valer “0” no ciclo de relógio seguinte. Porém, quando o circuito detectar que a entrada **w** vale “1” durante duas bordas de relógio consecutivas, a saída **z** deve passar a valer “1” no ciclo de relógio seguinte à segunda ocorrência do valor “1”. As mudanças de **z** estão sincronizadas com a borda de relógio ativa.



Exemplo de

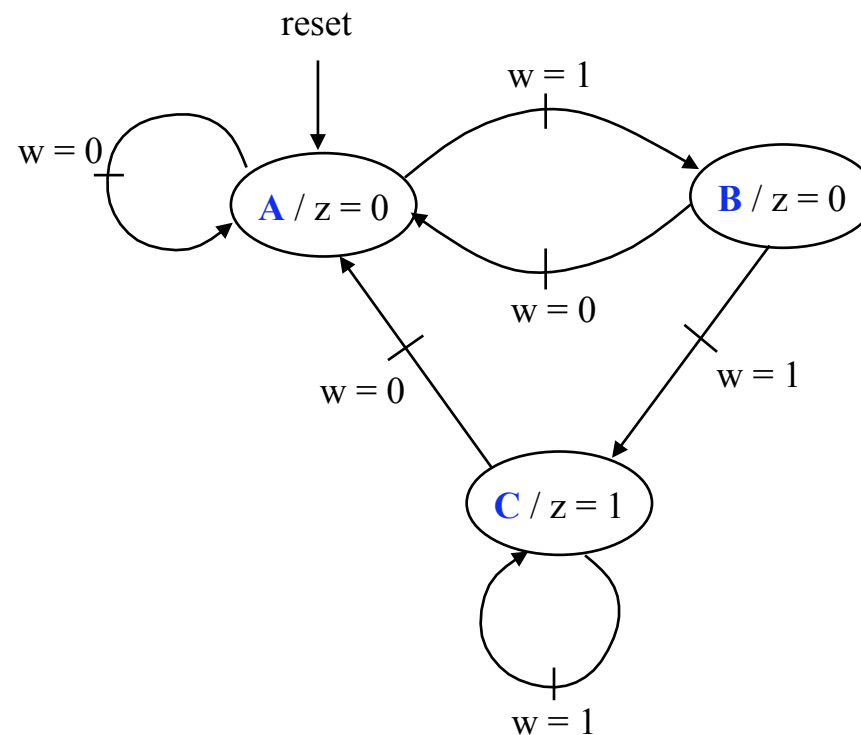
funcionamento: **w**



2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 3: Diagrama de Estados

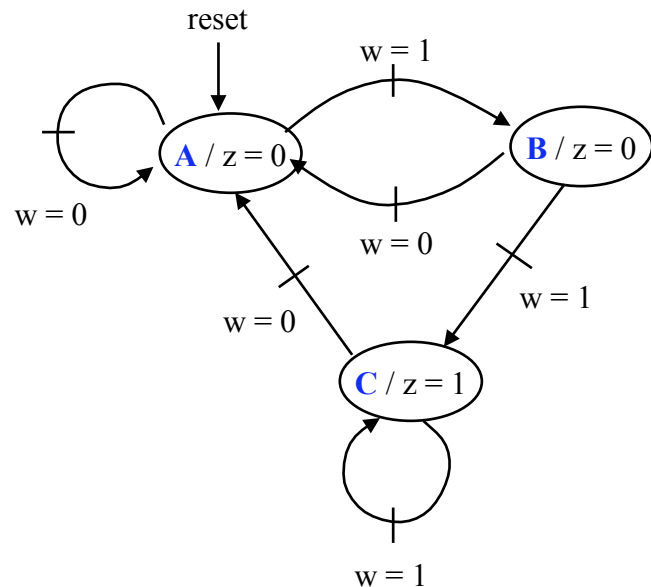


2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 3: Tabelas de (Transição de) Estados e de Saída

Tabela de (transição de) estados



Estado atual	w	Próximo estado
A	0	A
A	1	B
B	0	A
B	1	C
C	0	A
C	1	C

Tabela de saída

Estado	z
A	0
B	0
C	1

2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

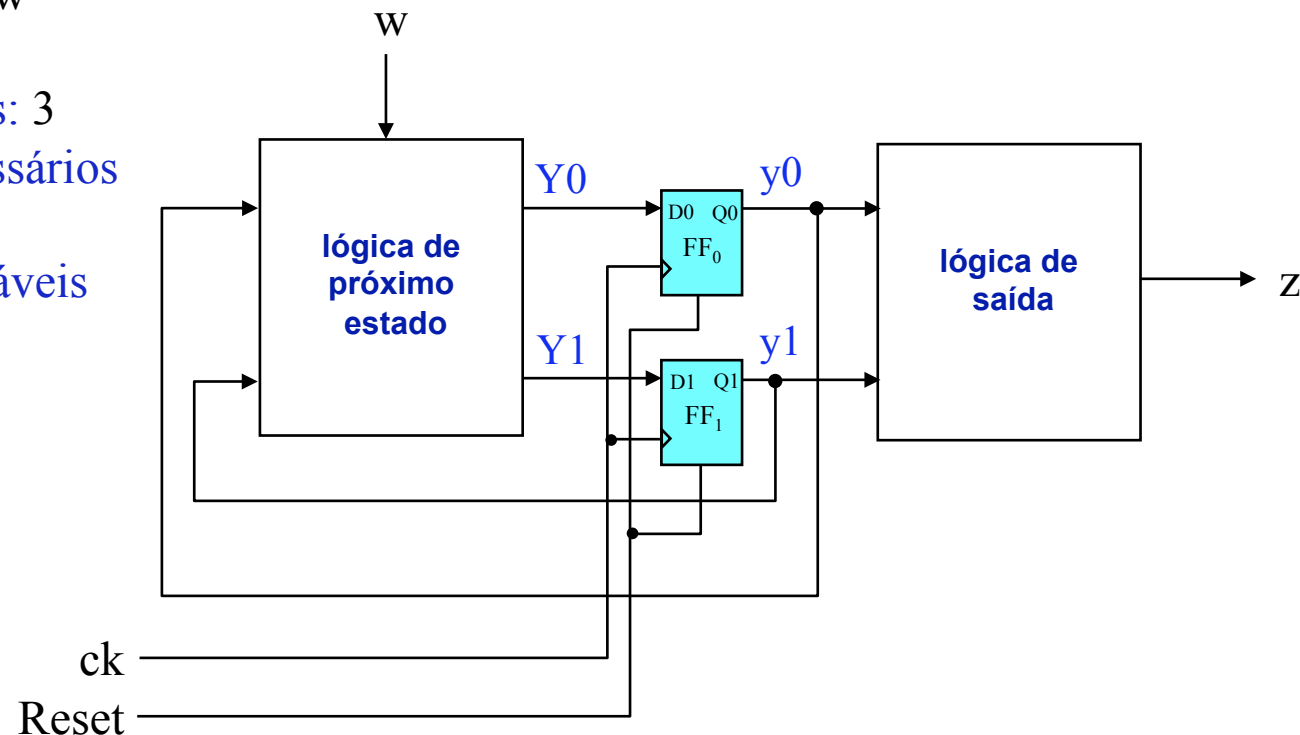
Exemplo 3: Diagrama de Blocos

Sinais de entrada: w

Sinais de saída: z

Número de estados: 3

⇒ Logo, são necessários
2 flip-flops para
armazenar as variáveis
de estado



2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 3: Codificação de Estados

Supondo a seguinte codificação: A=00, B=01, C=10

Estado atual	w	Próximo estado
A	0	A
A	1	B
B	0	A
B	1	C
C	0	A
C	1	C



	Estado atual y1y0	w	Próximo estado Y1Y0	
A	00	0	00	A
A	00	1	01	B
B	01	0	00	A
B	01	1	10	C
C	10	0	00	A
C	10	1	10	C
-	11	0	XX	-
-	11	1	XX	-

2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 3: Projetando a lógica de próximo estado

y1y0	w	Y1Y0
00	0	00
00	1	01
01	0	00
01	1	10
10	0	00
10	1	10
11	0	XX
11	1	XX

Y1	$\bar{y}1\bar{y}0$	$\bar{y}1y0$	$y1y0$	$y1\bar{y}0$
\bar{w}	0	0	X	0
w	0	1	X	1

$w \cdot y0$ (points to the '1' in row w, column $\bar{y}1y0$)
 $w \cdot y1$ (points to the '1' in row w, column $y1\bar{y}0$)

$$Y1 = w \cdot y1 + w \cdot y0$$

$$= w (y1 + y0)$$

Y0	$\bar{y}1\bar{y}0$	$\bar{y}1y0$	$y1y0$	$y1\bar{y}0$
\bar{w}	0	0	X	0
w	1	0	X	0

$w \cdot \bar{y}1 \cdot \bar{y}0$ (points to the '1' in row w, column $\bar{y}1\bar{y}0$)

$$Y0 = w \cdot \bar{y}1 \cdot \bar{y}0$$

2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 3: Projetando a lógica de saída

	Estado y_1y_0	z
A	00	0
B	01	0
C	10	1
	11	X

z	$\overline{y_0}$	y_0
$\overline{y_1}$	0	0
y_1	1	X

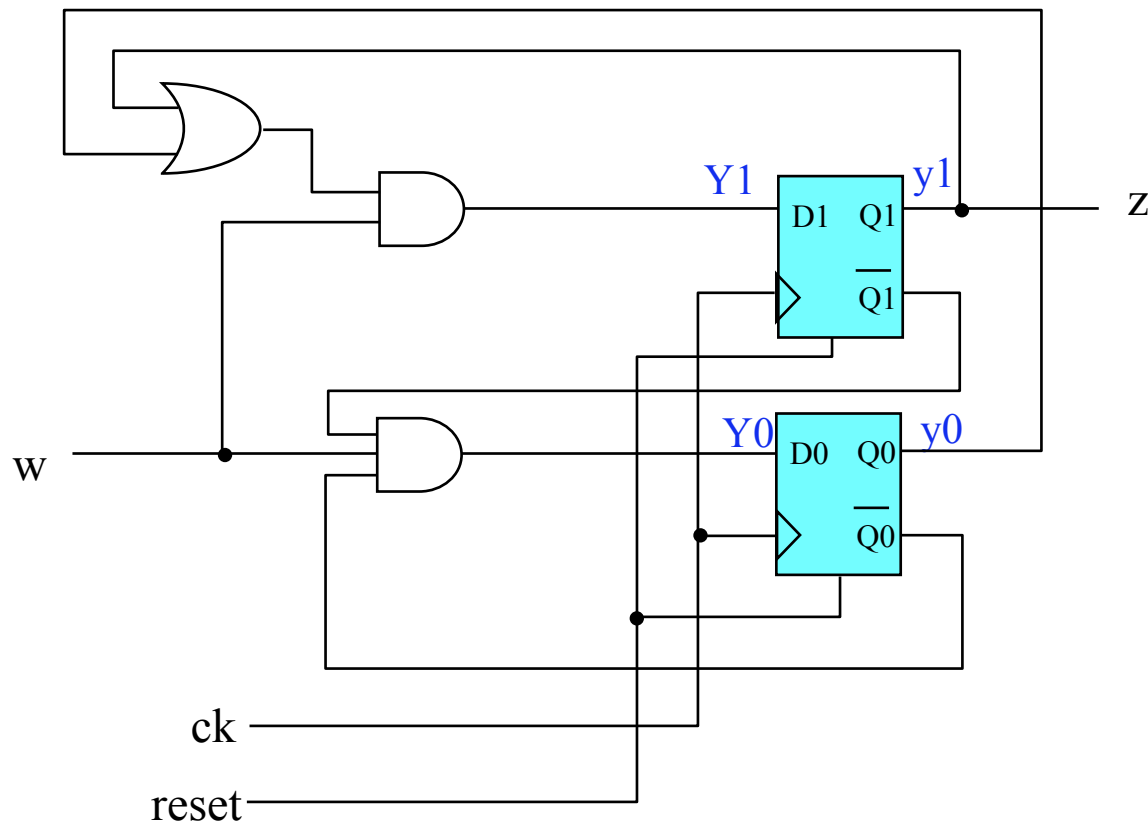
y_1

$$z = y_1$$

2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 3: circuito final

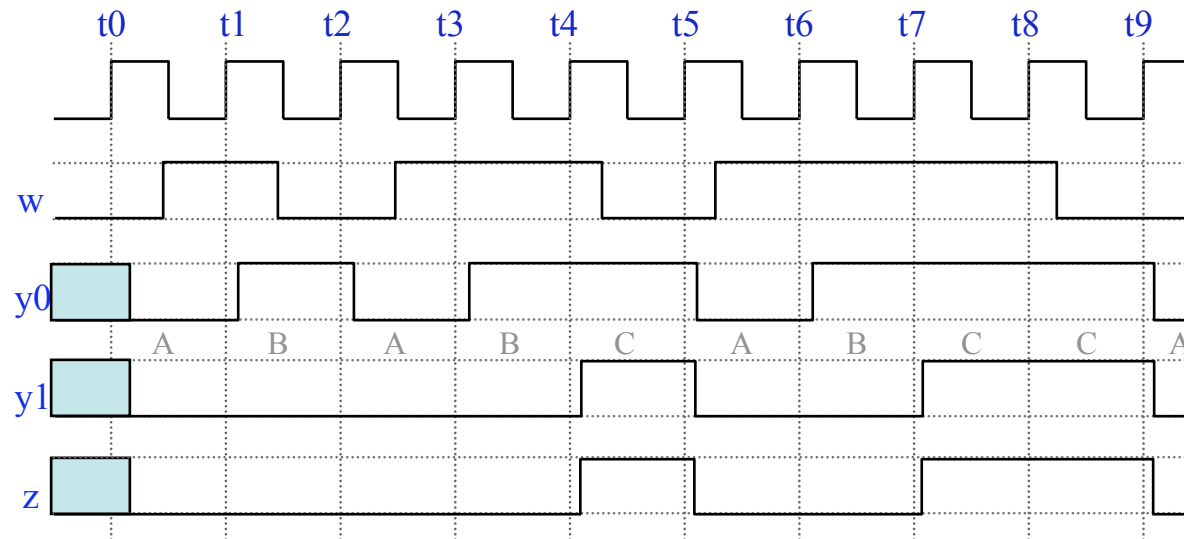


$$\begin{aligned} Y1 &= w \cdot y1 + w \cdot y0 \\ &= w (y1 + y0) \\ Y0 &= w \cdot \overline{y1} \cdot \overline{y0} \\ z &= y1 \end{aligned}$$

2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 3: Funcionamento dinâmico



2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais Roteiro **Revisitado** para a Síntese (=Projeto)

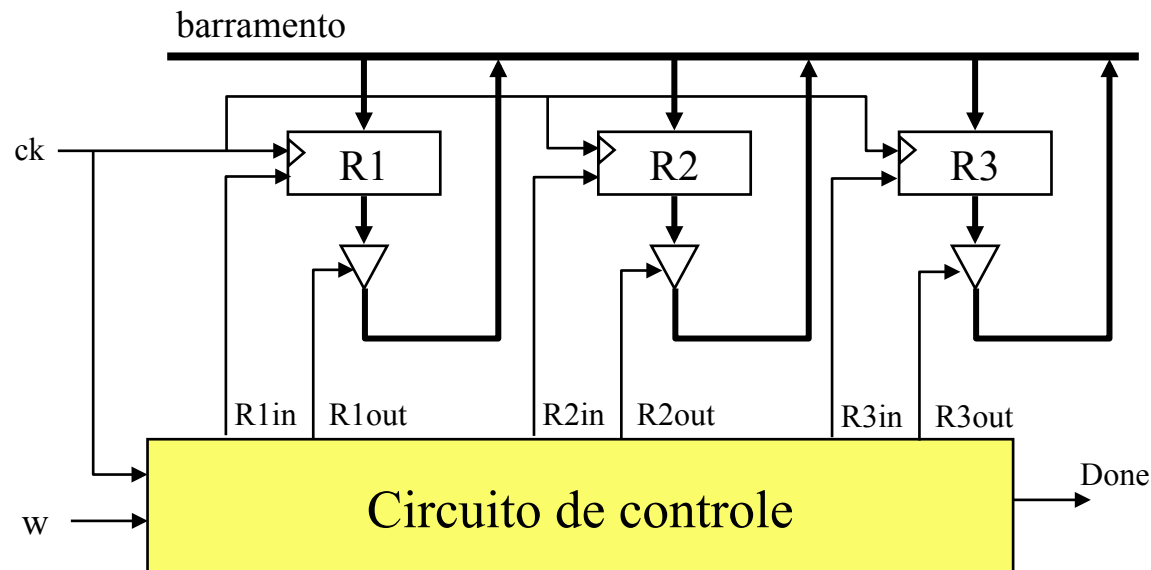
1. Determinar quantos estados são necessários (e o nº de variáveis de estado)
2. Construir o diagrama de estados, observando com cuidado o comportamento solicitado para a FSM e adotando um modelo de FSM (Moore ou Mealy):
 - Determinar as transições entre estados necessárias
 - Selecionar um estado para servir como estado inicial
3. Construir a tabela de próximo estado e a tabela das saídas
4. **Escolher uma codificação para os estados e definir o tipo de flip-flops para compor o registrador de estados.**
5. Sintetizar (projetar) os circuitos combinacionais: lógica de próximo estado e lógica de saída.

2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 4:

Projetar o “circuito de controle” que permita realizar um *swap* entre R1 e R2, utilizando R3 como temporário. (Desconsiderar outras possíveis operações.)



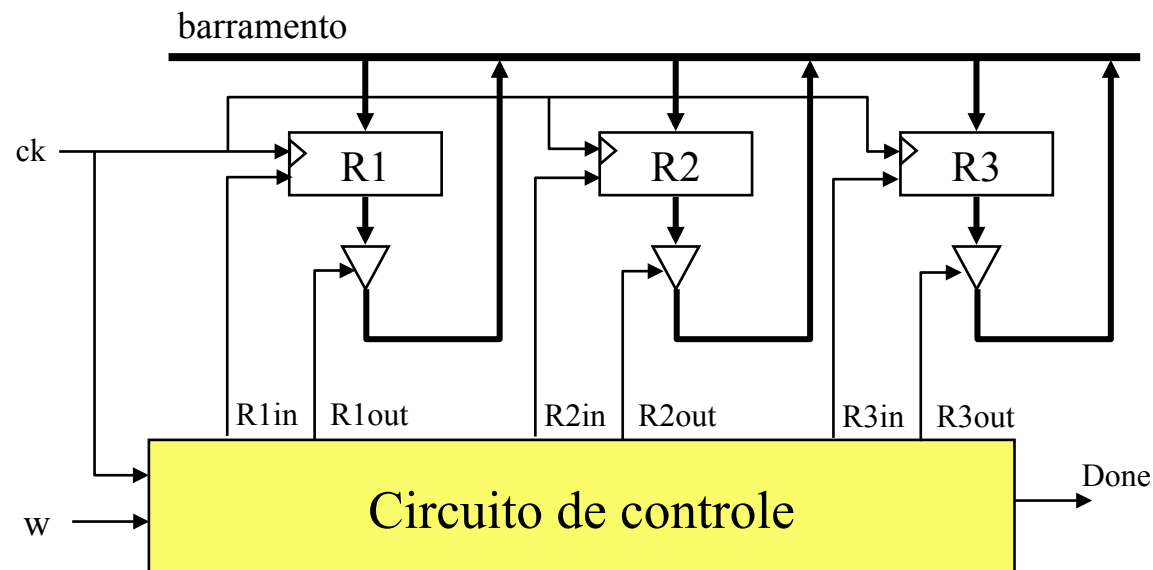
2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 4:

Para realizar o *swap* entre R1 e R2 no circuito abaixo, é necessário realizar a seguinte seqüência de “transferências entre registradores”:

1. $R3 \leftarrow R2$;
2. $R2 \leftarrow R1$;
3. $R1 \leftarrow R3$;

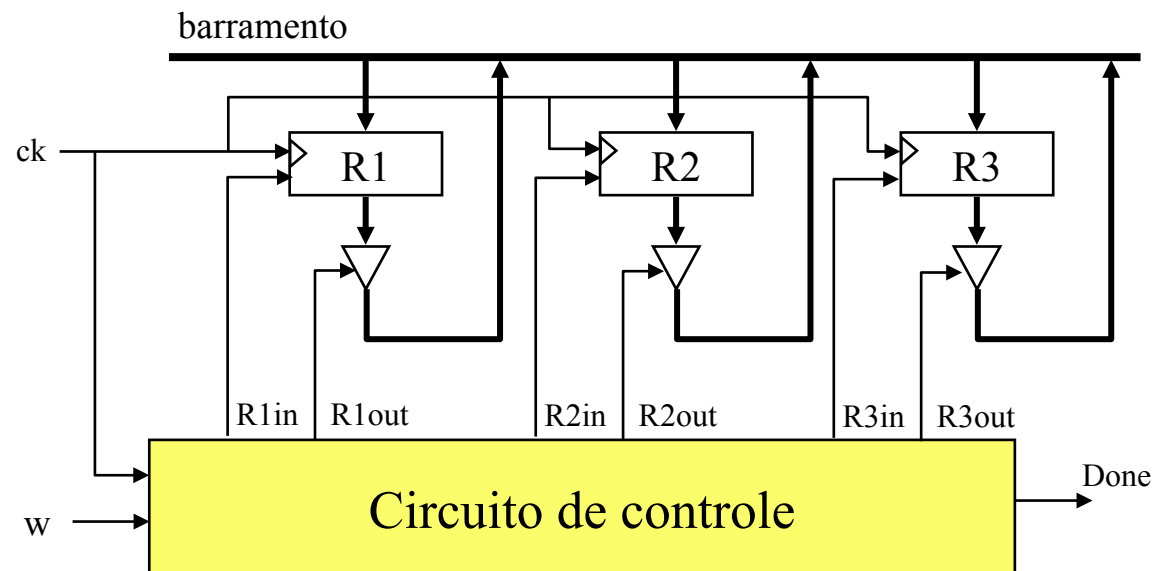
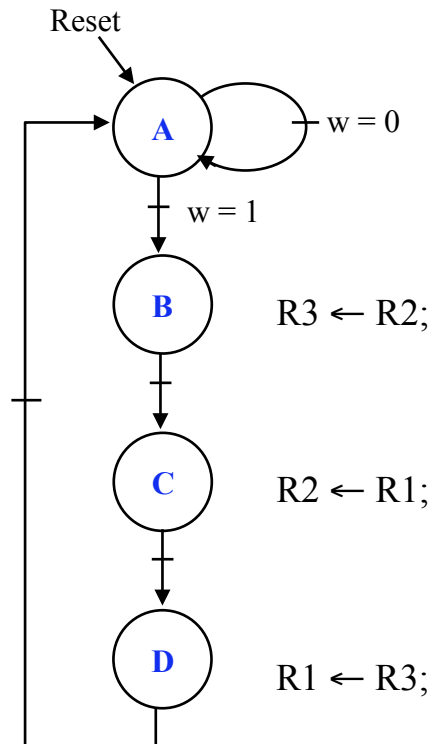


2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 4:

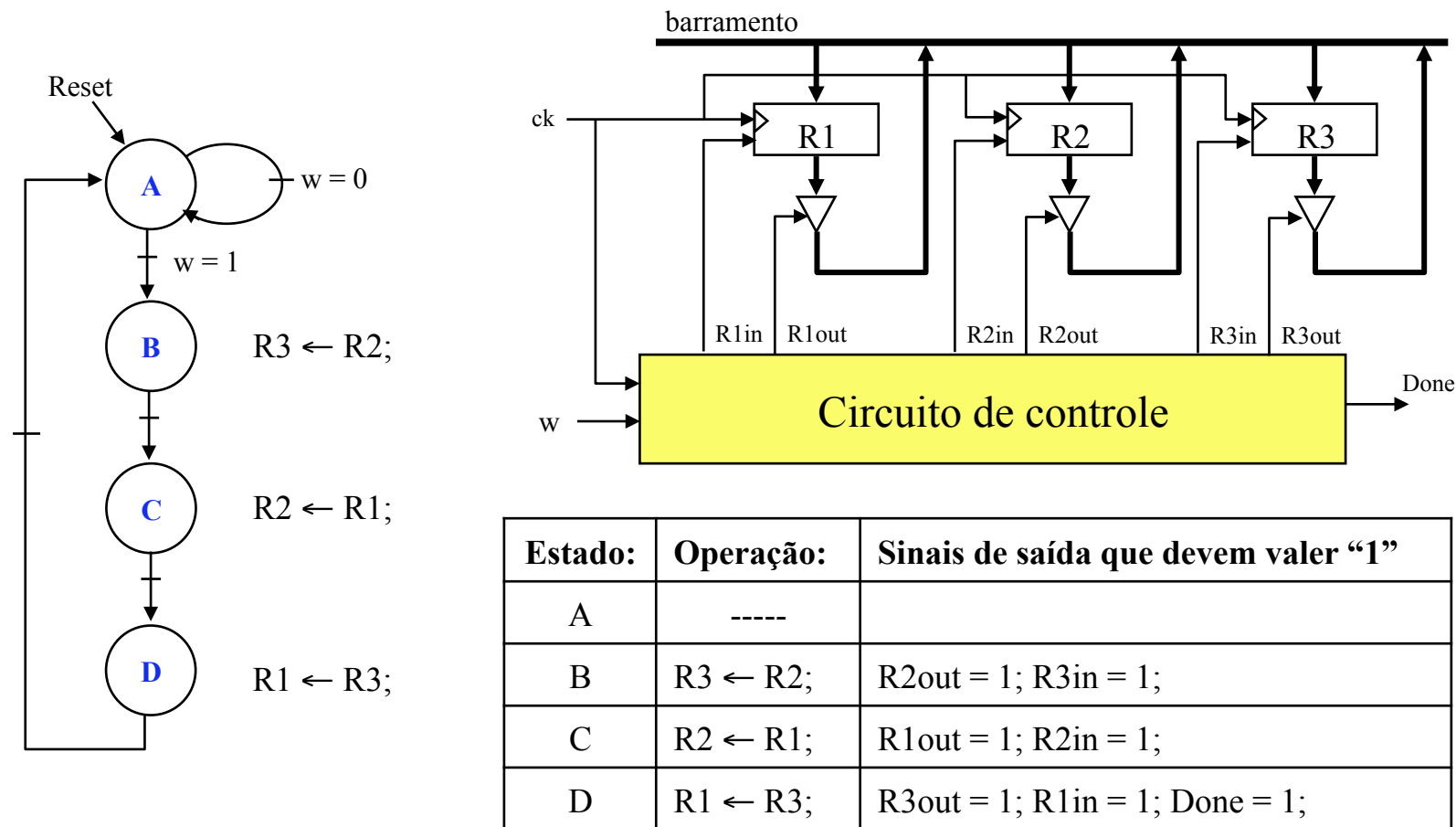
Supondo que o sinal “w” indique o início da operação *swap*, é possível criar um diagrama de estados para controlar tal seqüência:



2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

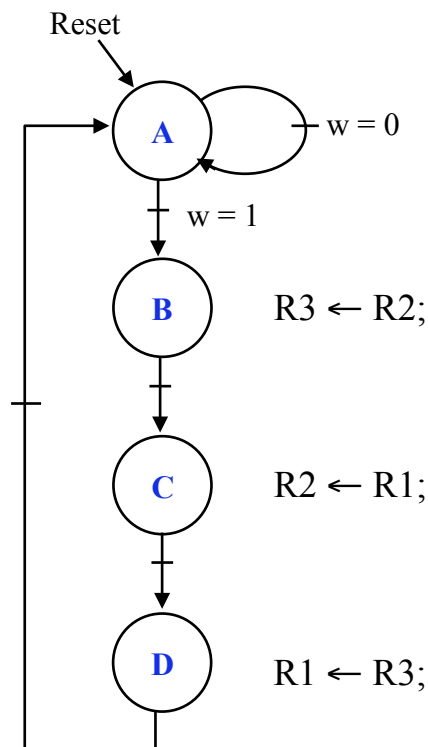
Exemplo 4: Diagrama de estados e sinais de saída



2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 4: Tabela de Sinais de Saída



Estado:	Operação:	Sinais de saída que devem valer "1"
A	-----	
B	$R3 \leftarrow R2;$	$R2_{out} = 1; R3_{in} = 1;$
C	$R2 \leftarrow R1;$	$R1_{out} = 1; R2_{in} = 1;$
D	$R1 \leftarrow R3;$	$R3_{out} = 1; R1_{in} = 1; Done = 1;$

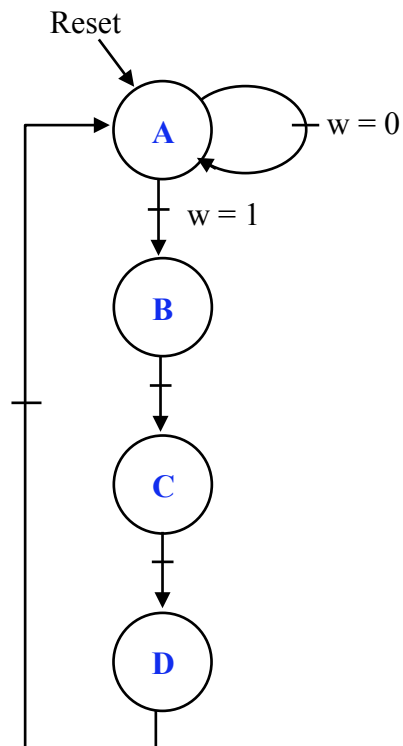


	R1out	R1in	R2out	R2in	R3out	R3in	Done
A	0	0	0	0	0	0	0
B	0	0	1	0	0	1	0
C	1	0	0	1	0	0	0
D	0	1	0	0	1	0	1

2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 4: Tabela de (Transição de) Estados



Estado atual	w	Próximo estado
A	0	A
A	1	B
B	X	C
C	X	D
D	X	A

2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

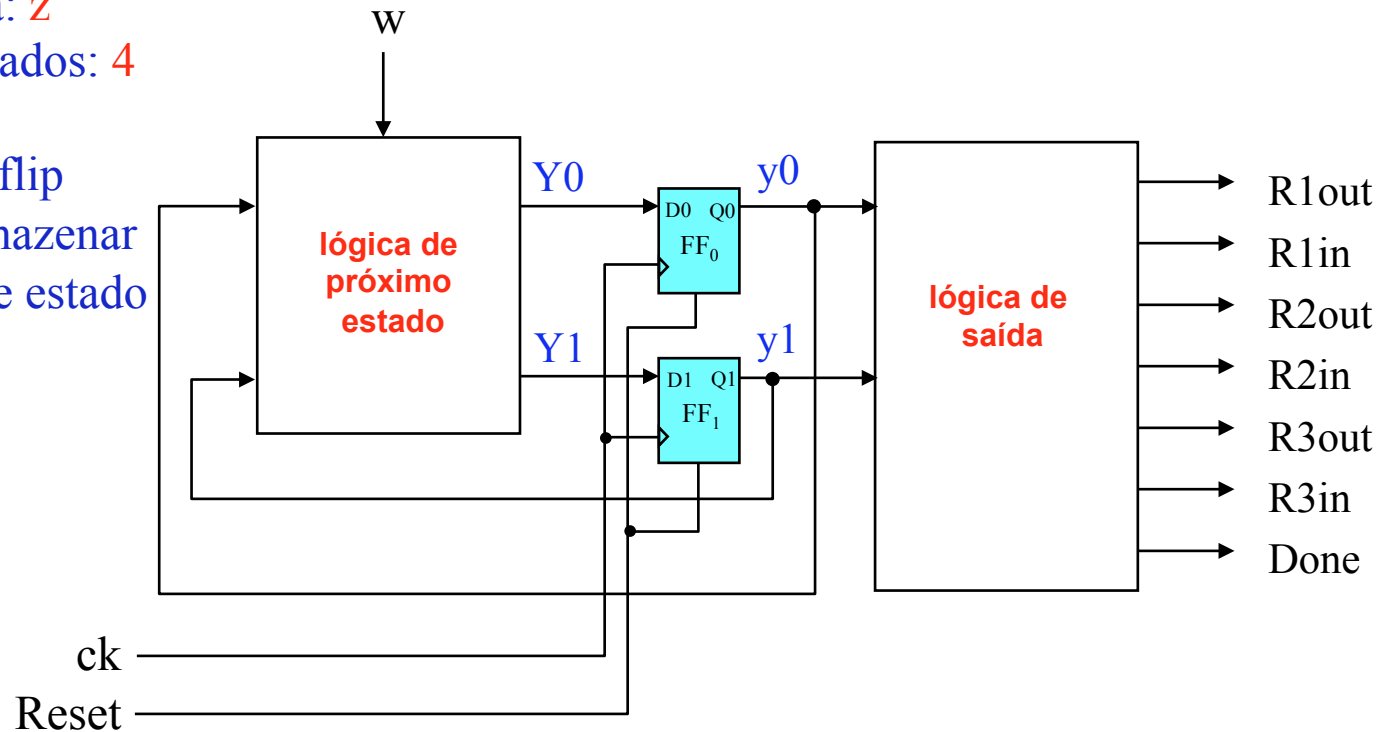
Exemplo 4: Diagrama de Blocos

Sinais de entrada: w

Sinais de saída: z

Número de estados: 4

⇒ Logo, são
necessários **2** flip
-flops para armazenar
as variáveis de estado



2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 4: Codificação de Estados

Supondo a Seguinte Codificação: A=00, B=01, C=10, D=11

Estado atual	w	Próximo estado
A	0	A
A	1	B
B	X	C
C	X	D
D	X	A



	Estado atual y1y0	w	Próximo estado Y1Y0	
A	00	0	00	A
A	00	1	01	B
B	01	X	10	C
C	10	X	11	D
D	11	X	00	A

2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 4: Projetando a lógica de próximo estado

	Estado atual y_1y_0	w	Próximo estado Y_1Y_0	
A	00	0	00	A
A	00	1	01	B
B	01	X	10	C
C	10	X	11	D
D	11	X	00	A

Y_1	$\bar{y}_1\bar{y}_0$	\bar{y}_1y_0	y_1y_0	$y_1\bar{y}_0$	
\bar{w}	0	1	0	1	$y_1 \cdot \bar{y}_0$
w	0	1	0	1	$\bar{y}_1 \cdot y_0$

$$Y_1 = \bar{y}_1 \cdot y_0 + y_1 \cdot \bar{y}_0 = y_1 \oplus y_0$$

Y_0	$\bar{y}_1\bar{y}_0$	\bar{y}_1y_0	y_1y_0	$y_1\bar{y}_0$	
\bar{w}	0	0	0	1	$y_1 \cdot \bar{y}_0$
w	1	0	0	1	$w \cdot \bar{y}_0$

$$Y_0 = w \cdot \bar{y}_0 + y_1 \cdot \bar{y}_0$$

2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 4: Projetando a lógica de saída

	Estado y1y0	R1out	R1in	R2out	R2in	R3out	R3in	Done
A	00	0	0	0	0	0	0	0
B	01	0	0	1	0	0	1	0
C	10	1	0	0	1	0	0	0
D	11	0	1	0	0	1	0	1

$$R1out = R2in = y1 \cdot \overline{y0}$$

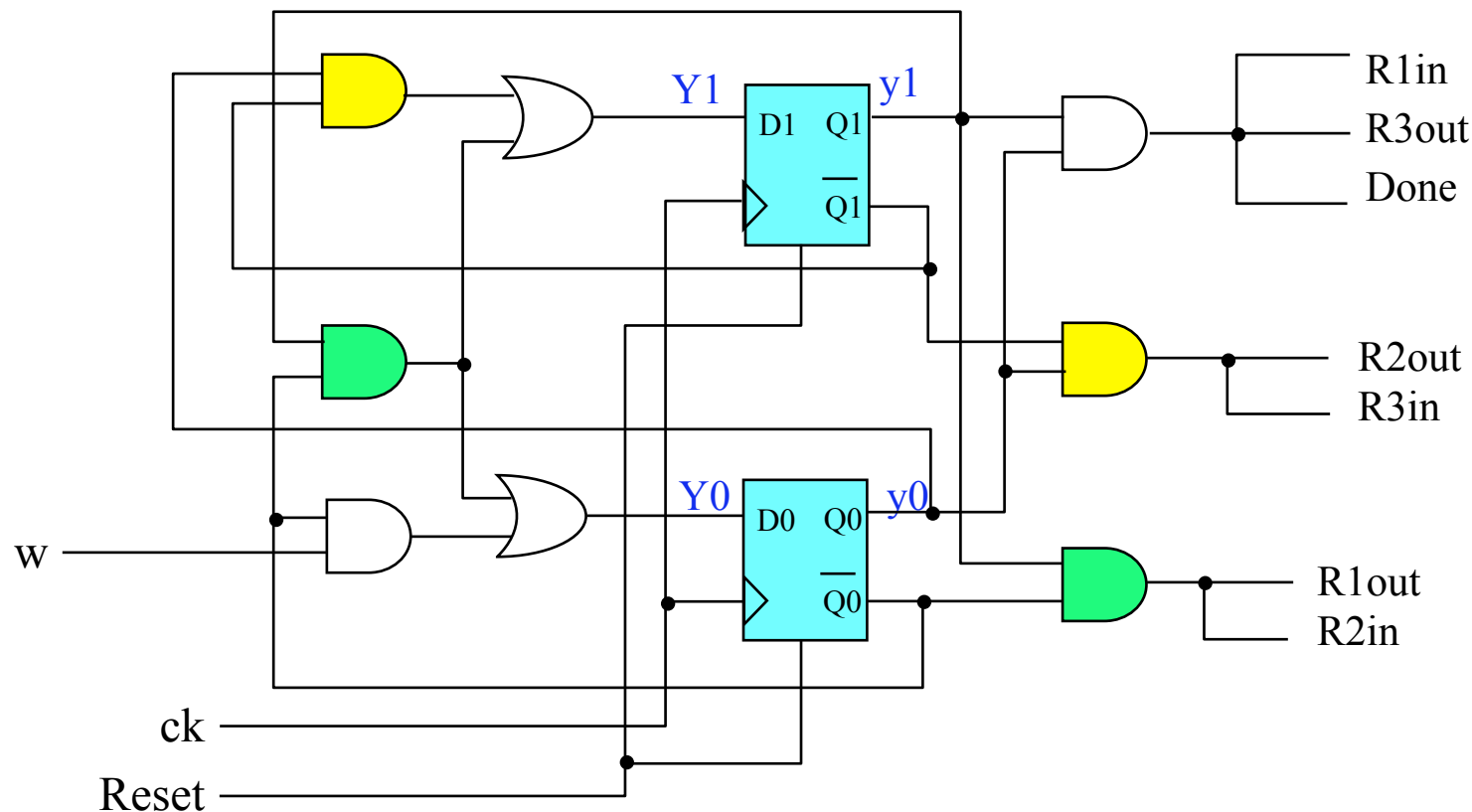
$$R1in = R3out = Done = y1 \cdot y0$$

$$R2out = R3in = \overline{y1} \cdot y0$$

2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

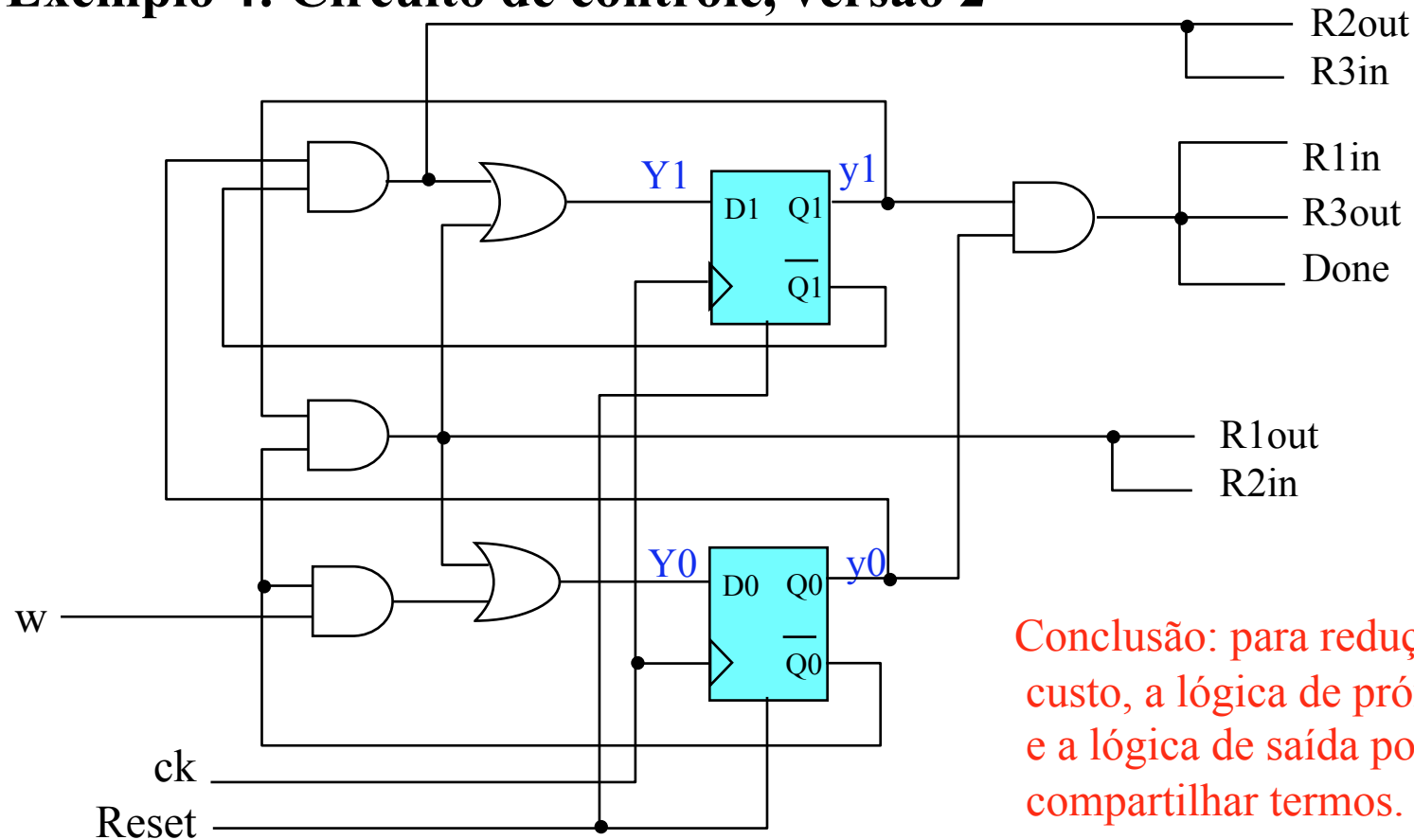
Exemplo 4: Circuito de controle, versão 1



2. Máquinas Sequenciais Síncronas

► Síntese de Circuitos Sequenciais

Exemplo 4: Circuito de controle, versão 2



Conclusão: para redução do custo, a lógica de próximo estado e a lógica de saída podem compartilhar termos.