

25 SWD 调试接口

本系列使用 ARM Cortex-M0+内核,该内核具有硬件调试模块 SWD,支持复杂的调试操作。硬件调试模块允许内核在取指(指令断点)或访问数据(数据断点)时停止。内核停止时,内核的内部状态和系统的外部状态都可以在 IDE 中进行查询。完成查询后,内核和外设可以被复原,程序将继续执行。当 HC32L110 微控制器连接到调试器并开始调试时,调试器将使用内核的硬件调试模块进行调试操作。

注意:

- SWD 在 DeepSleep 模式下不能工作,请在 Active 和 Sleep 模式下进行调试操作。

25.1 SWD 调试附加功能

本产品使用了 ARM Cortex-M0+ CPU,该内核包含用于高级调试功能的硬件扩展,因此本产品所拥有的调试功能与 Cortex-M0+一致。调试扩展允许内核可以在取指(指令断点)或取访问数据(数据断点)时停止内核。内核停止时,可以查询内核的内部状态和系统的外部状态。查询完成后,将恢复内核和系统并恢复程序执行。

当调试主机与 MCU 相连并进行调试时,将使用调试功能。

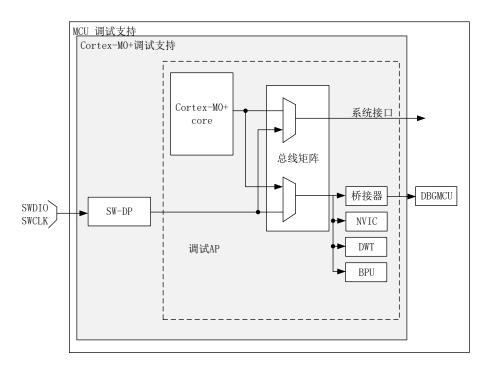


图 25-1 调试支持框图



Cortex®-M0+ 内核中内置的调试功能是 ARM® CoreSight 设计套件的一部分。

ARM® Cortex®-M0+内核提供集成片上调试支持。它包括:

• SW-DP: 串行线

• BPU: 断点单元

• DWT: 数据观察点触发

注:

- 有关 ARM® Cortex®-M0+ 内核支持的调试功能的详细信息,请参见 Cortex®-M0+ 技术参考手册。

25.2 ARM® 参考文档

- Cortex®-M0+技术参考手册 (TRM) 可从 www.infocenter.arm.com 获取。
- ARM® 调试接口 V5
- ARM® CoreSight 设计套件版本 rlpl 技术参考手册



25.3 调试端口引脚

25.3.1 SWD 端口引脚

本系列的 SWD 接口,需要用到 2 个引脚,如下表所示。

SWD 端口名称	调试功能	引脚分配		
SWCLK	串行时钟	P31		
SWDIO	串行数据输入/输出	P27		

25.3.2 SW-DP 引脚分配

如果烧录程序时使能了【加密芯片】选项,则上电后 SWD 调试功能被禁止。如果烧录程序时没有使能【加密芯片】选项,则上电后 P27/P31 引脚均被初始化为可被调试器使用的专用引脚。用户可设置 SYSCTRL1 .SWD_USE_IO 寄存器来禁止 SWD 引脚的调试功能,SWD 引脚将被释放以用作普通 GPIO。SWD 引脚的配置与功能小结如下表所示:

【加密芯片】选项	SWD_USE_IO 配置	P27/P31 功能
加密	0	NA
加密	1	GPIO
不加密	0	SWD
不加密	1	GPIO

25.3.3 SWD 引脚上的内部上拉

用户软件释放 SWI/O 后, GPIO 控制器便会控制这些引脚。GPIO 控制寄存器的复位 状态会将 I/O 置于等效的状态:

• SWDIO: 输入上拉

• SWCLK: 输入上拉

由于内置上拉和下拉电阻,因此无需添加外部电阻。



25.4 SWD 端口

25.4.1 SWD 协议简介

此同步串行协议使用两个引脚:

- SWCLK: 从主机到目标的时钟
- SWDIO: 双向

利用该协议,可以同时读取和写入两组寄存器组(DPACC 寄存器组和 APACC 寄存器组)。传输数据时,LSB 在前。

对于 SWDIO 双向管理,必须在电路板上对线路进行上拉(ARM® 建议采用 100k)。 这些上拉电阻可在内部配置。无需外部上拉电阻。

每次在协议中更改 SWDIO 的方向时,都会插入转换时间,此时线路即不受主机驱动也不受目标驱动。默认情况下,此转换时间为一位时间,但可以通过配置 SWCLK 频率来调整。

25.4.2 SWD 协议序列

每个序列包括三个阶段:

- 1. 主机发送的数据包请求(8位)
- 2. 目标发送的确认响应(3 位)
- 3. 主机或目标发送的数据传输阶段(33 位)

位	名称	说明
0	启动	必须为1
1	APnDP	0: DP 访问; 1: AP 访问
2	RnW	0: 写请求; 1: 读请求
4:3	A[3:2]	DP 或 AP 寄存器的地址字段
5	奇偶校验	前面几位的单位奇偶校验
6	停止	0
7	驻留	不受主机驱动。由于存在上拉,因此必须由目标读为 1

有关 DPACC 和 APACC 寄存器的详细说明,请参见 Cortex®-M0+ TRM。

数据包请求后面始终为转换时间(默认 1 位),此时主机和目标都不会驱动。



位	名称	说明
0	ACK	001: FAULT
		010: WAIT
		100: OK

仅当发生 READ 事务或者接收到 WAIT 或 FAULT 确认时,ACK 响应后才必须是转换时间。

位	名称	说明
0:31	WDATA 或RDATA	写入或读取数据
32	奇偶校验	32 个数据位的单奇偶校验

仅当发生 READ 事务时, DATA 传输后才必须是转换时间。

25.4.3 SW-DP 状态机(复位、空闲状态、ID 代码)

SW-DP 的状态机有一个用于标识 SW-DP 的内部 ID 代码。该代码符合 JEP-106 标准。此 ID 代码是默认的 ARM®代码,设置为 **0x0BB11477** (相当于 Cortex®-M0+)。注意:

- 在目标读取此 ID 代码前, SW-DP 状态机是不工作的。
- 在上电复位后或者线路处于高电平超过 50 个周期后,SW-DP 状态机处于复位状态。
- 如果在复位状态后线路处于低电平至少两个周期, SW-DP 状态机处于空闲状态。
- 复位状态后,该状态机必须首先进入空闲状态,然后对 DP-SW ID CODE 寄存器 执行读访问。否则,目标将在另一个事务上发出 FAULT 确认响应。

有关 SW-DP 状态机的更多详细信息,请参见 Cortex®-M0+ TRM 和 CoreSight 设计 套件 rlp0TRM。

25.4.4 DP 和 AP 读/写访问

- 不延迟对 DP 的读访问:可以立即发送目标响应(如果 ACK=OK),也可以延迟发送目标响应(如果 ACK=WAIT)。
- 延迟对 AP 的读访问。这意味着会在下次传输时返回访问结果。如果要执行的下次访问不是 AP 访问,则必须读取 DP-RDBUFF 寄存器来获取结果。



- 每次进行 AP 读访问或 RDBUFF 读请求时都会更新 DP-CTRL/STAT 寄存器的 READOK 标志,以便了解 AP 读访问是否成功。
- SW-DP 有写缓冲区 (用于 DP 或 AP 写入),这样即使在其它操作仍未完成时, 也可以接受写入操作。如果写缓冲区已满,则目标确认响应为 WAIT。但 IDCODE 读取、CTRL/STAT 读取或 ABORT 写入除外,这几项操作在写缓冲区已满时也会 被接受。
- 由于存在异步时钟域 SWCLK 和 HCLK,因此写操作后(奇偶校验位后)还需要两个额外的 SWCLK 周期,以使写入操作在内部生效。应在将线路驱动为低电平时(空闲状态)应用这些周期。

在写 CTRL/STAT 寄存器以提出一个上电请求时,这一点特别重要。否则下一个操作 (在内核上电后才有效的操作)会立即执行,这将导致失败。

25.4.5 SW-DP 寄存器

当 APnDP=0 时能够访问这些寄存器:

A[3:2]	RW	SELECT 寄存器 的 CTRLSEL 位	寄存器	注释
00	读取		IDCODE	制造商代码设置为 Cortex [®] -M0+ 的默认 ARM [®] 代码。 0x0BB11477 (标识 SW-DP)
00	写		ABORT	
01	读/写	0	DP- CTRL/STAT	目的: - 请求系统或调试上电 - 配置 AP 访问的传输操作 - 控制比较和验证操作 - 读取一些状态标志(上溢和上电确认)
01	读/写	1	WIRE CONTROL	用于配置物理串行端口协议(如转换时间的 持续时间)
10	读取		READ RESEND	允许从已损坏的调试软件传输中恢复读取数 据, 无需重复执行原始 AP 传输。
10	写		SELECT	用于选择当前访问端口和活动的 4 字寄存器 窗口
11	读/写		READ BUFFER	由于已发出 AP 访问,因此该读缓冲区非常有 用(在 执行下个 AP 事务时提供读取 AP 请求 的结果)。 此读取缓冲区捕获 AP 中的数据,显示为



前一次读取的结果, 无需启动新操作。

25.4.6 SW-AP 寄存器

当 APnDP=1 时能够访问这些寄存器:

有多个 AP 寄存器,这些寄存器按以下组合进行寻址:

- 移位值 A[3:2]
- DP SELECT 寄存器的当前值

地址	A[3:2] 值	说明					
0x0	00	保留,必须保持复位值。					
		DP CTRL/STAT 寄存器。用于:					
0x4	01	- 请求系统或调试上电					
		- 配置 AP 访问的传输操作					
		- 控制比较和验证操作					
		- 读取一些状态标志(上溢和上电确认)					
	10	DP SELECT 寄存器: 用于选择当前访问端口和活动的 4 字寄存器窗					
0x8		口。					
		- 位 31:24: APSEL: 选择当前 AP (select the current AP)					
		- 位 23:8: 保留					
		– 位 7:4: APBANKSEL: 在当前 AP 上选择活动的 4 字寄存器窗口					
		- 位 3:0: 保留					
0xC	11	DP RDBUFF 寄存器: 用于通过调试器在执行一系列操作后获取最后结					
		果					



25.5 内核调试

通过内核调试寄存器调试内核。通过调试访问端口调试访问这些寄存器。它由四个寄存器组成:

寄存器	说明					
DHCSR	32 位调试停止控制和状态寄存器					
	此寄存器提供有关处理器状态的信息,能够使内核进入调试停止状态并提供处理器步进功					
	能。					
DCRSR	17 位调试内核寄存器选择器寄存器:					
	此寄存器选择需要进行读写操作的处理器寄存器。					
DCRDR	32 位调试内核寄存器数据寄存器:					
	此寄存器保存在寄存器与 DCRSR(选择器)寄存器选择的处理器之间读取和写入的					
	数据。					
DEMCR	32 位调试异常和监视控制寄存器:					
	此寄存器提供向量捕获和调试监视控制。					

这些寄存器在系统复位时不复位。它们只能通过上电复位来复位。有关更多详细信息,请参见 Cortex®-M0+TRM。

为了在复位后立即使内核进入调试停止状态,必须:

- 使能调试和异常监视控制寄存器的位 0 (VC_CORRESET)
- 使能调试停止控制和状态寄存器的位 0(C DEBUGEN)

25.6 BPU (断点单元)

Cortex®-M0+BPU 实现提供四个断点寄存器。

25.6.1 BPU 功能

处理器断点实现了基于 PC 的断点功能。

有关 BPU CoreSight 标识寄存器及其地址和访问类型的更多信息,请参见 ARMv6-M ARM®和 ARM® CoreSight 组件技术参考手册。



25.7 DWT (数据观察点)

Cortex®-M0+DWT 实现提供了两个观察点寄存器组。

25.7.1 DWT 功能

处理器观察点实现了数据地址和基于 PC 的观察点功能 (即 PC 采样寄存器),并支持比较器地址掩码,如 ARMv6-M ARM® 中所述。

25.7.2 DWT 程序计数器采样寄存器

实现数据观察点单元的处理器还实现了 ARMv6-M 可选 DWT 程序计数器采样寄存器(DWT_PCSR)。此寄存器允许调试程序定期采样 PC,无需停止处理器。这可提供粗略分析。有关更多信息,请参见 ARMv6-M ARM®。

Cortex®-M0+DWT PCSR 记录通过条件代码和指令以及未通过条件代码的指令。



25.8 MCU 调试组件 (DBG)

MCU 调试组件帮助调试器为以下各项提供支持:

- 低功耗模式
- 断点期间的定时器、看门狗的时钟控制

25.8.1 对低功耗模式的调试支持

要进入低功耗模式,必须执行指令 WFI 或 WFE。

MCU 支持多个低功耗模式,这些模式可以禁止 CPU 时钟或降低 CPU 功耗。

内核不允许在调试会话期间关闭 FCLK 或 HCLK。由于调试期间需要使用它们进行调试连接,因此其必须保持激活状态。MCU 集成了特殊方法,允许用户在低功耗模式下调试软件。

25.8.2 对定时器、看门狗的调试支持

断点期间,必须选择定时器和看门狗的计数器的行为方式:

- 在产生断点时,计数器继续计数。例如,当 PWM 控制电机时,通常需要这种方式。
- 在产生断点时, 计数器停止计数。用于看门狗时需要这种方式。



25.9 调试模式模块工作状态控制(DEBUG_ACTIVE)

复位值 0x00000FFF(仅在 SWD 调试模式下,此寄存器设置才起作用)

偏移地址: 0x038

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
							Rese	rved							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	D			LPTIM	n	RTC	WDT	PCA	TIM6	TIM5	TIM4	LPTIM	TIM2	TIM1	TIM0
Reserved			RW	Res.	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	

位	标记	功能描述
31:12	Reserved	保留
01.12	110501100	调试时, Timer3 计数功能配置
11	LPTIM	1: 在 SWD 调试界面下,暂停 Timer3 计数功能
		0: 在 SWD 调试界面下,Timer3 正常计数功能
10	Reserved	保留
10	110501100	调试时, RTC 计数功能配置
9	RTC	1: 在 SWD 调试界面下,暂停 RTC 计数功能
	I KTC	0: 在 SWD 调试界面下,RTC 正常计数功能
		调试时, WDT 计数功能配置
8	WDT	1: 在 SWD 调试界面下,暂停 WDT 计数功能
		0: 在 SWD 调试界面下, WDT 正常计数功能
		调试时, PCA 计数功能配置
7	PCA	1: 在 SWD 调试界面下,暂停 PCA 计数功能
		0: 在 SWD 调试界面下, PCA 正常计数功能
		调试时, Timer6 计数功能配置
6	TIM6	1: 在 SWD 调试界面下, 暂停 Timer 计数功能
		0: 在 SWD 调试界面下, Timer 正常计数功能
		调试时, Timer5 计数功能配置
5	TIM5	1: 在 SWD 调试界面下,暂停 Timer 计数功能
		0: 在 SWD 调试界面下, Timer 正常计数功能
		调试时, Timer4 计数功能配置
4	TIM4	1: 在 SWD 调试界面下,暂停 Timer 计数功能
		0: 在 SWD 调试界面下, Time r 正常计数功能
		调试时, LpTimer 计数功能配置
3	LPTIM	1: 在 SWD 调试界面下,暂停 Timer 计数功能
		0: 在 SWD 调试界面下, Time r 正常计数功能
2	TIM2	调试时, Timer2 计数功能配置
2	111012	1: 在 SWD 调试界面下,暂停 Timer 计数功能



		0: 在 SWD 调试界面下,Timer 正常计数功能				
		调试时, Timer1 计数功能配置				
1	TIM1	1: 在 SWD 调试界面下,暂停 Timer 计数功能				
		0: 在 SWD 调试界面下, Timer 正常计数功能				
		调试时, Timer0 计数功能配置				
0	TIM0	1: 在 SWD 调试界面下,暂停 Timer 计数功能				
		0: 在 SWD 调试界面下,Timer 正常计数功能				



26 器件电子签名

电子签名存放在闪存存储器模块的系统存储区域,可以通过 SWD 或者 CPU 读取。它包含的芯片识别信息在出厂时编写,用户固件或者外部设备可以读取电子签名,用以自动匹配不同配置的 HC32Fxxx / HC32Lxxx 微控制器。

26.1 产品唯一身份标识(UID)寄存器(80位)

唯一身份标识符典型应用场景:

- 用作序列号
- 在对内部 Flash 进行编程前将 UID 与软件加密原语和协议结合使用时用作安全 密钥以提高 Flash 中代码的安全性
- 激活安全自举过程等

80 位的唯一设备标识符提供了一个对于任何设备和任何上下文都唯一的参考号码。用户永远不能改变这些位。80 位的唯一设备标识符也可以以单字节/半字/字等不同方式读取,然后使用自定义算法连接起来。

基址: 0x0010 0E74

偏移地址	44.44	UID Bit(80bit)						
個物地址	描述	7 6 5 4 3 2 1 0						
0	X Coordinate on the wafer	UID[7:0]						
1	Rev ID	UID[15:8]						
2	固定值 FFH	Reserved						
3	固定值 FFH	Reserved						
4	固定值 00H	UID[23:16]						
5	固定值 00H	UID[31:24]						
6	Wafer Number	UID[39:32]						
7	Y Coordinate on the wafer	UID[47:40]						
8		UID[55:48]						
9	Wafen Let Number	UID[63:56]						
10	Wafer Lot Number	UID[71:64]						
11		UID[79:72]						



26.2 产品型号寄存器

 $0x0010\ 0C60\sim0x0010\ 0C6F$ 存储了产品型号的 ASCII 码。如产品型号不足 16 字节,则以 0x00 进行填充。

例: 484333324C3133364B38544100000000 所代表的产品型号为 HC32L136K8TA。

26.3 FLASH 容量寄存器

基地址: 0x0010 0C70

31 30 29 28 27 26 25 24 23 22 21 20 19 18 17	28 27 26 25 24 23 22 21 20 19 18	19	20	21	22	23	24	25	26	27	28	29	30	31
--	----------------------------------	----	----	----	----	----	----	----	----	----	----	----	----	----

							Flas	shSize[3	31:16]						
								R							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

FlashSize[15:0]
R

位	标记	功能描述
31:0	FlashSize	产品内置 Flash 的容量,以字节为单位
		0x00008000 代表 Flash 容量为 32K Byte



26.4 RAM 容量寄存器

基地址: 0x0010 0C74

31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16

							Rar	nSize[3	1:16]						
								R							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

RamS	ize[15:0]
	R

位	标记	功能描述
31:0	RamSize	产品内置 RAM 的容量,以字节为单位
		0x00000800 代表 RAM 容量为 2K Byte

26.5 管脚数量寄存器

基地址: 0x0010 0C7A

15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0

PinCount[15:0]	
R	

位	标记	功能描述
15:0	PinCount	产品管脚的数量,以只为单位
		0x0020 代表产品管脚数量为 32