

بنيان حاسوب (1)

د. خولة العلي

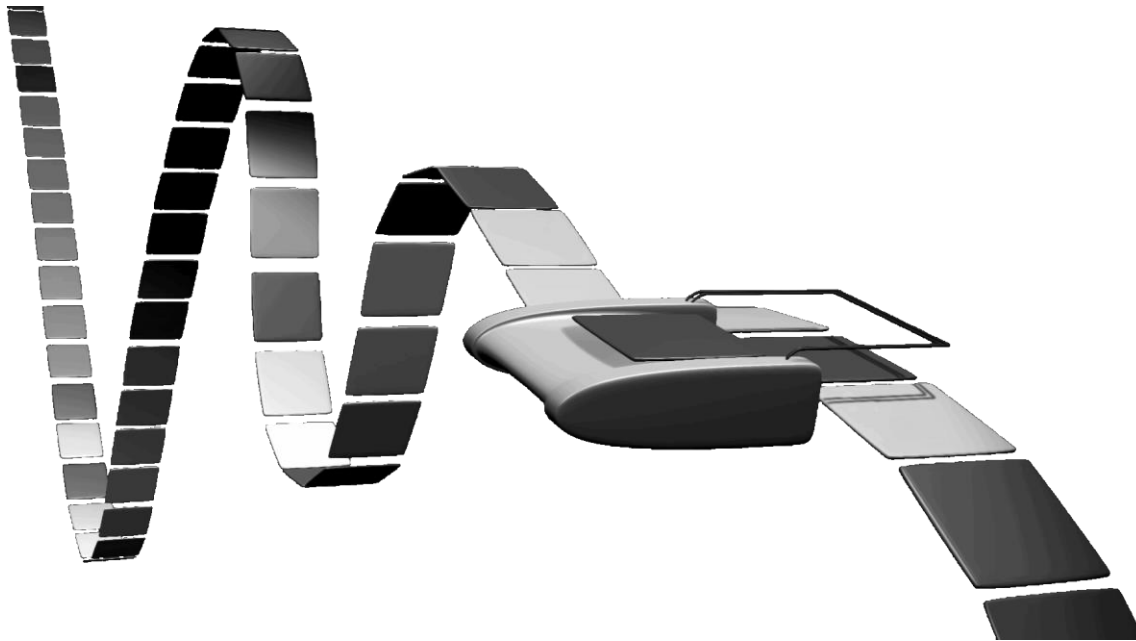
اسم المادة: بنيان الحواسيب 1

- مفردات المادة:
- مفاهيم عامة (لمحة تاريخية- تعاريف أساسية- البنى المختلفة للحواسيب)
- مؤشرات حساب أداء الحواسيب
- بنية وحدة المعالجة المركزية CPU (البنية الداخلية- ممر المعطيات)
- برمجة المعالج الصغري
- الذاكرة (البنية الداخلية- الأنواع- الأنواع المتقدمة)
- الذاكرة الخابية (البنية الداخلية- الأداء)
- طرق تبادل المعلومات مع الدخل/الخرج (التقصي- المقاطعة- النفاذ المباشر)
- أمثلة عن الدخل/الخرج

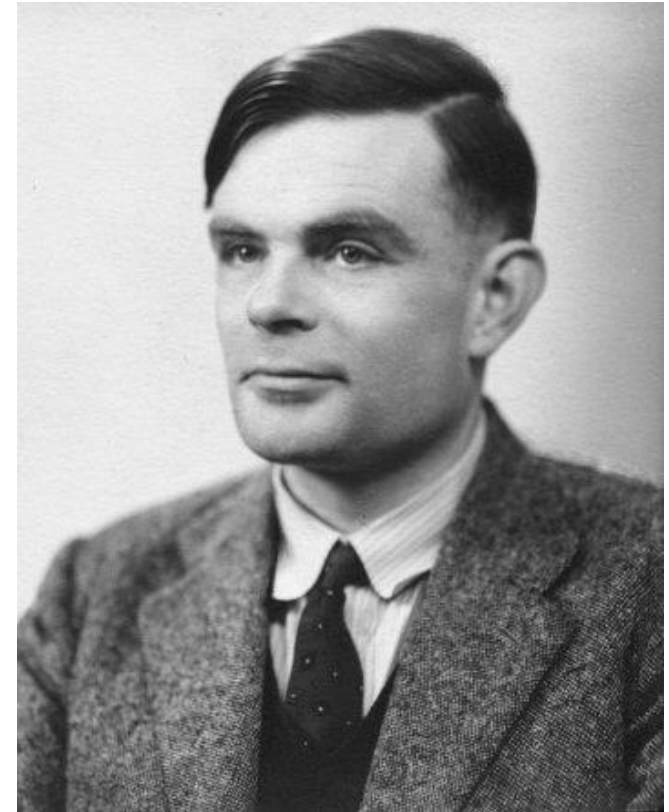
لمحة تاريخية ...

• الحواسيب الميكانيكية

- آلة باسكال (1642) : + ، -
- آلة ليبنتز (1673) : + ، - ، * ، / ، الجذر التربيعي
- آلة باباج (1822) : طُوِّرت من قبله للآلة التحليلية – استخدم فيها بطاقات مثقبة – جمع خلال 1 ثانية وضرب خلال 1 دقيقة



Turing Machine 1936



Alan Turing

= abstract model for CPU that can simulate any algorithm

a CPU that can simulate any algorithm, a Turing Machine. You will build a CPU and understand it and its organization

لمحة تاريخية ...

الحواسيب الالكترونية

- الصمامات الالكترونية 1936 + آلة تورينغ
- حاسوب ENIAC (1945) - أول حاسوب رقمي عام الاستخدام
 - 18000 صمام - 30 طن - 150 قدم مربع - 140 كيلو واط
 - 5000 عملية جمع - 300 عملية ضرب بالثانية - يعمل بالنظام العشري
 - كل رقم ممثل بحلقة من عشرة صمامات مفرغة وفي أي لحظة كان صمام واحد بحالة وصل (ON) ويمثل أحد أرقام العشرة - احتوى 20 مراكما كل واحد يخزن عشرة أرقام
 - برمجته يدوية بمبدلات و توصيل كابلات - عمل لعام 1955 حيث تم فكّه
- حاسوب EDVAC (1952) ذي برامج مخزنة
- اكتشاف الترانزستور 1948
 - حاسوب IBM 7090 (1960)
- تطوير الدارات المتكاملة 1964
 - أول حاسوب شخصي 1965 - الحاسوب IBM 360 (1970)
- تطوير المعالجات الصغيرة 1971
 - الحواسيب الشخصية IBM (1978)
- تقنيات الذكاء الصناعي (تعرف الصوت والصورة ...)

بعض الصور...



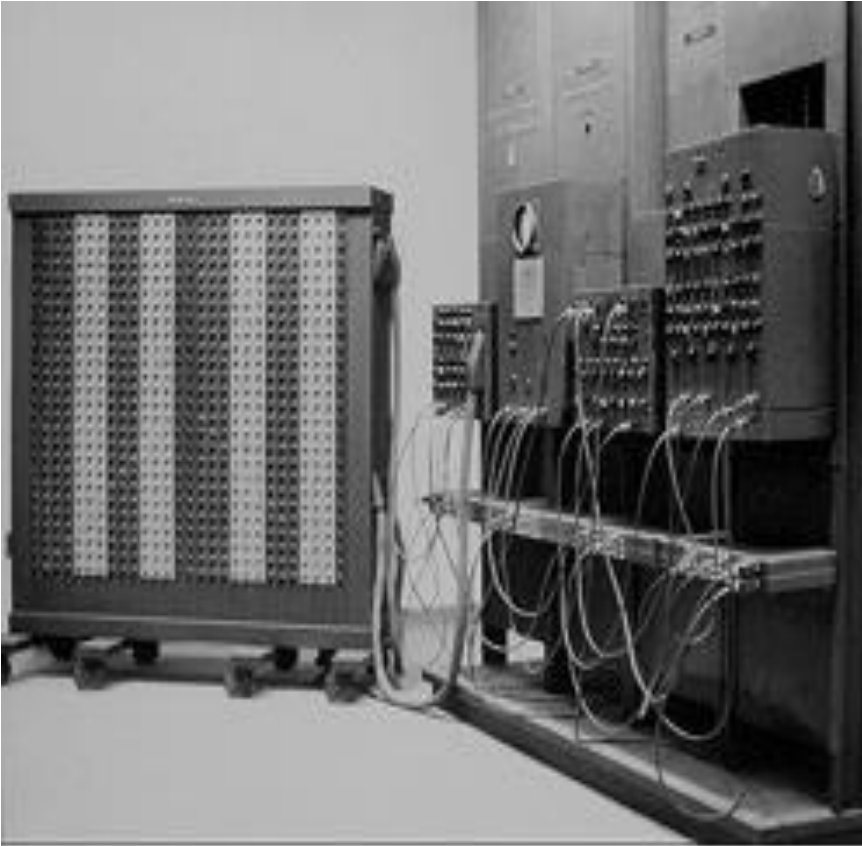
حواسيب الجيل الثاني - ترانزستور



آلة باباج



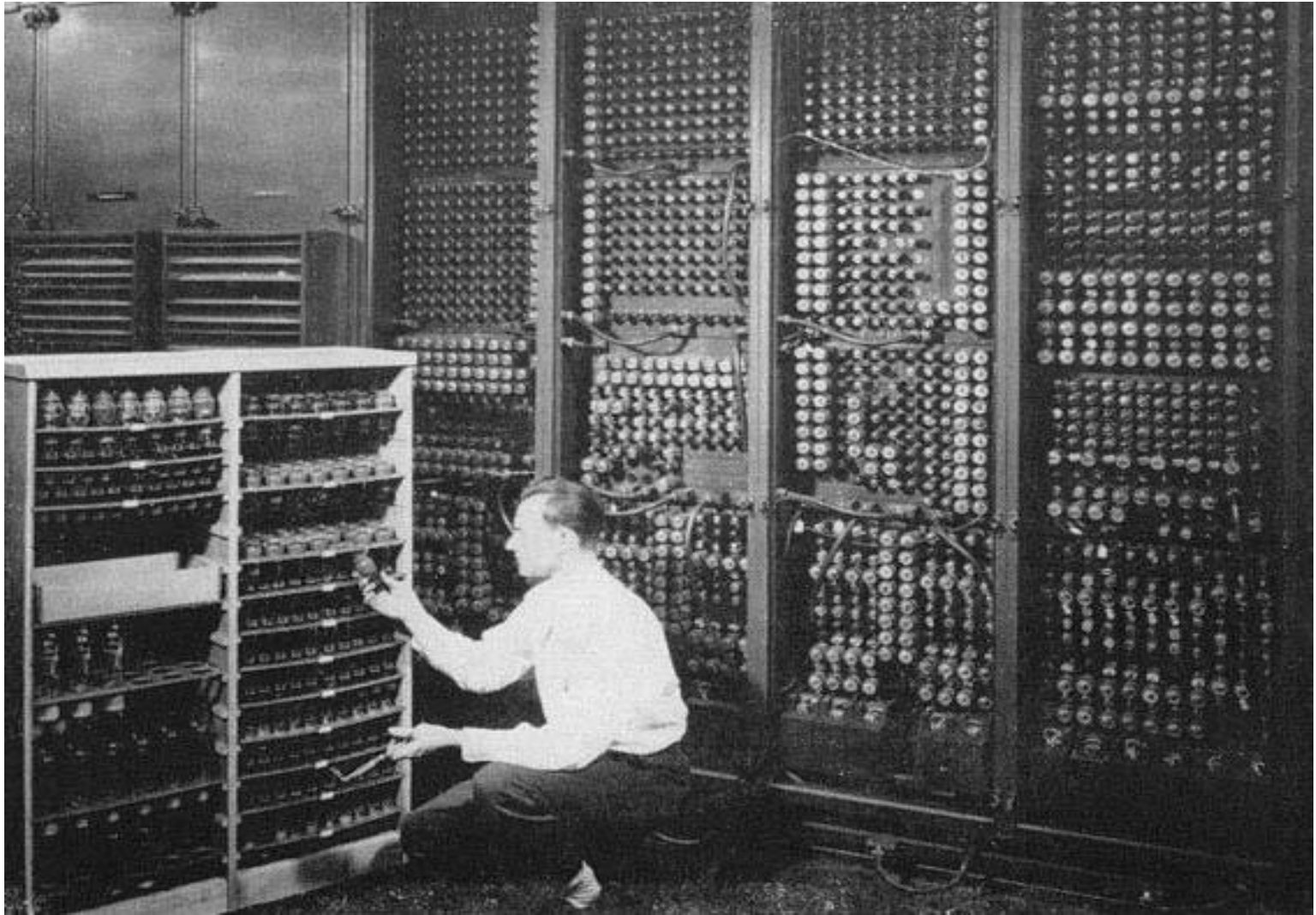
بعض الصور...



The ENIAC Today



Eniac (Electronic Numerical Integrator and computer)



بعض الصور...



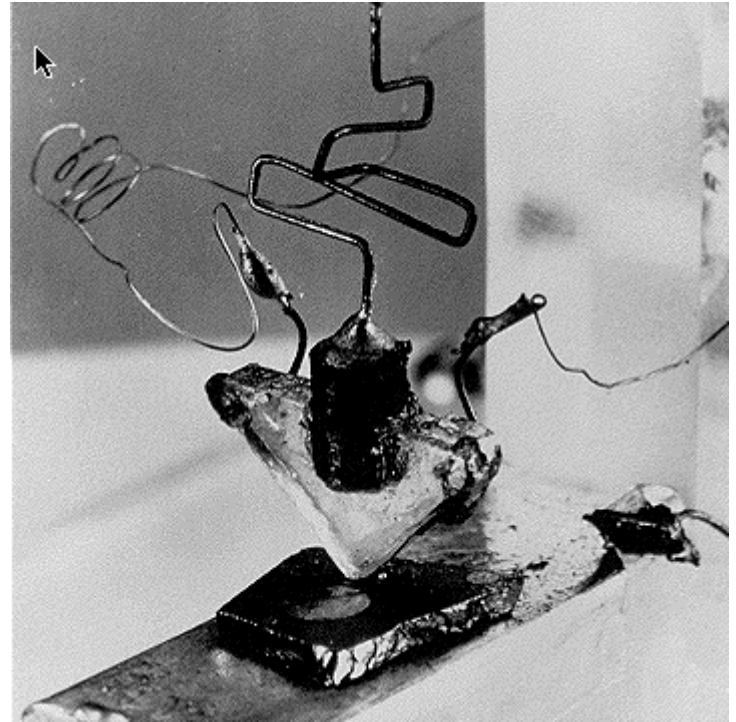
Where did it begin?

Electrical Switch ●

On/Off ●

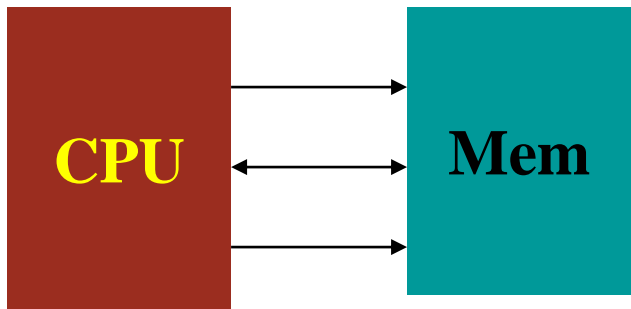
Binary ●

Transistor ●



The first transistor on a workbench
at AT&T Bell Labs in 1947

بنيان الحاسوب



- قانونا فون نويمان (1948)
- تنفيذ تتابعي
- الفصل بين المعالجة والذاكرة
- مراحل تنفيذ التعليمات

Fig. 2.16 Transistor (*left*),
IC (*right*)



Fig. 2.17 TTL 7408
2 input AND gate

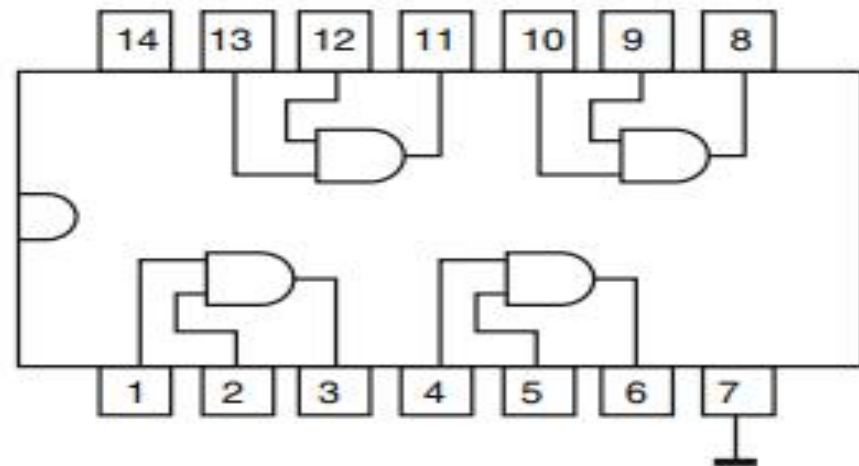
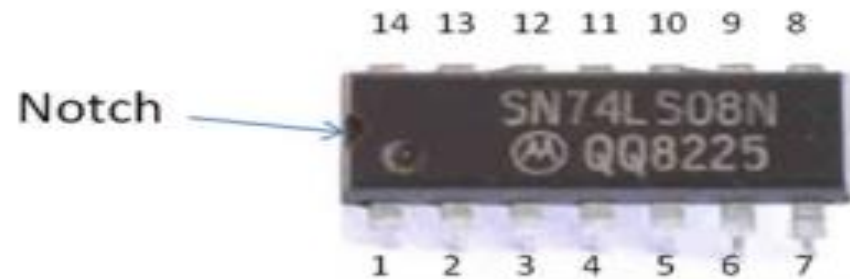
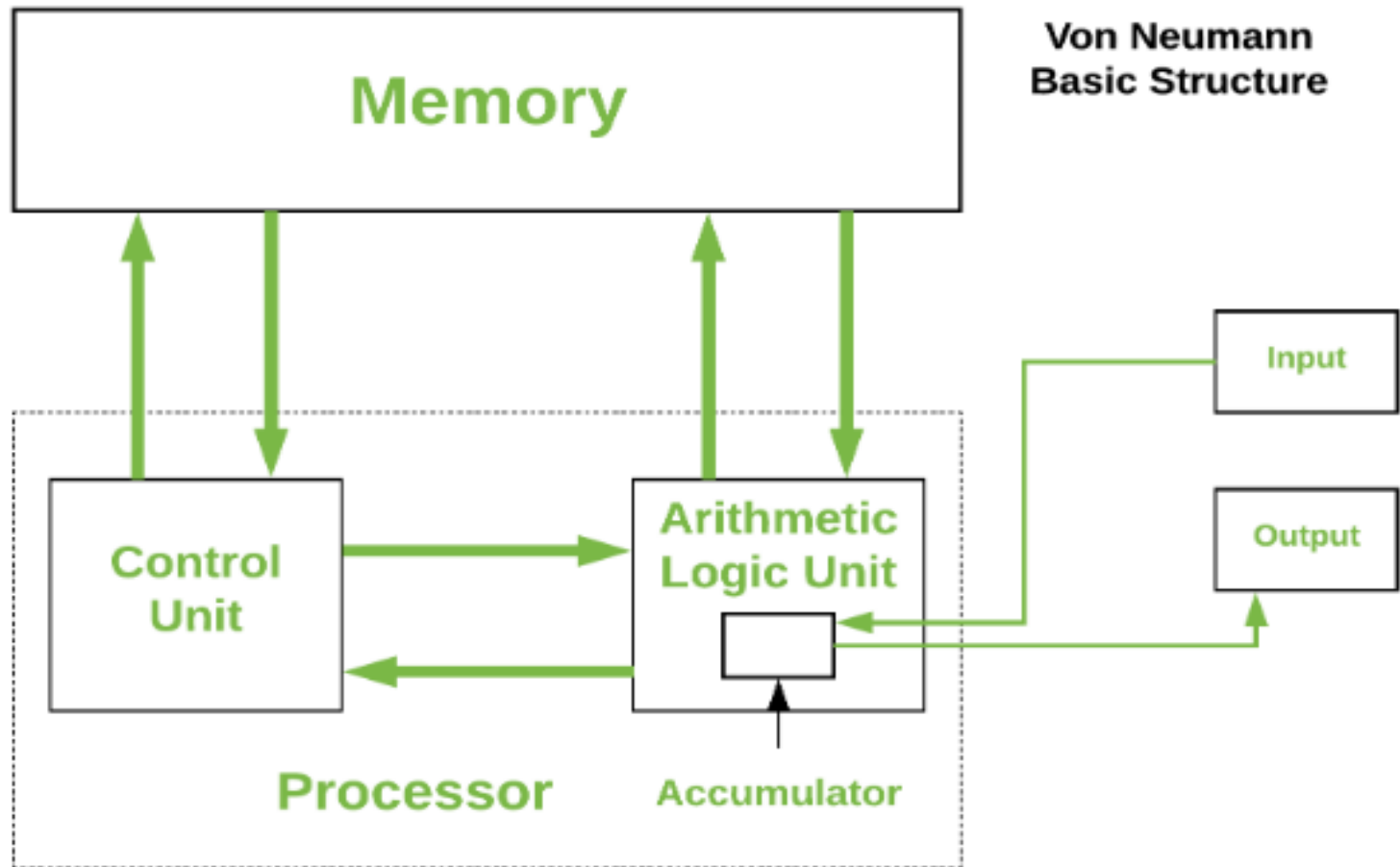


Fig. 2.18 74LS08 pins

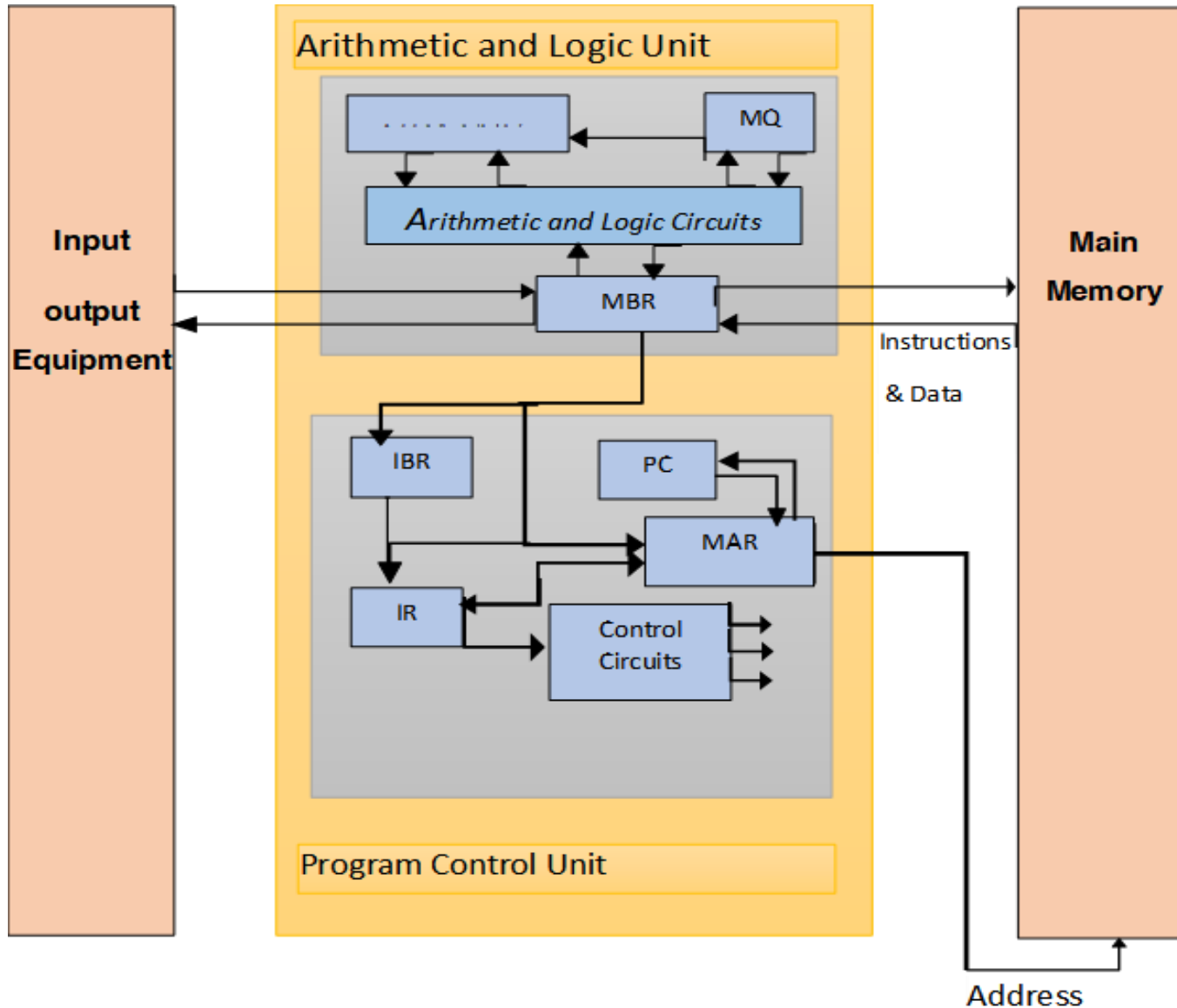




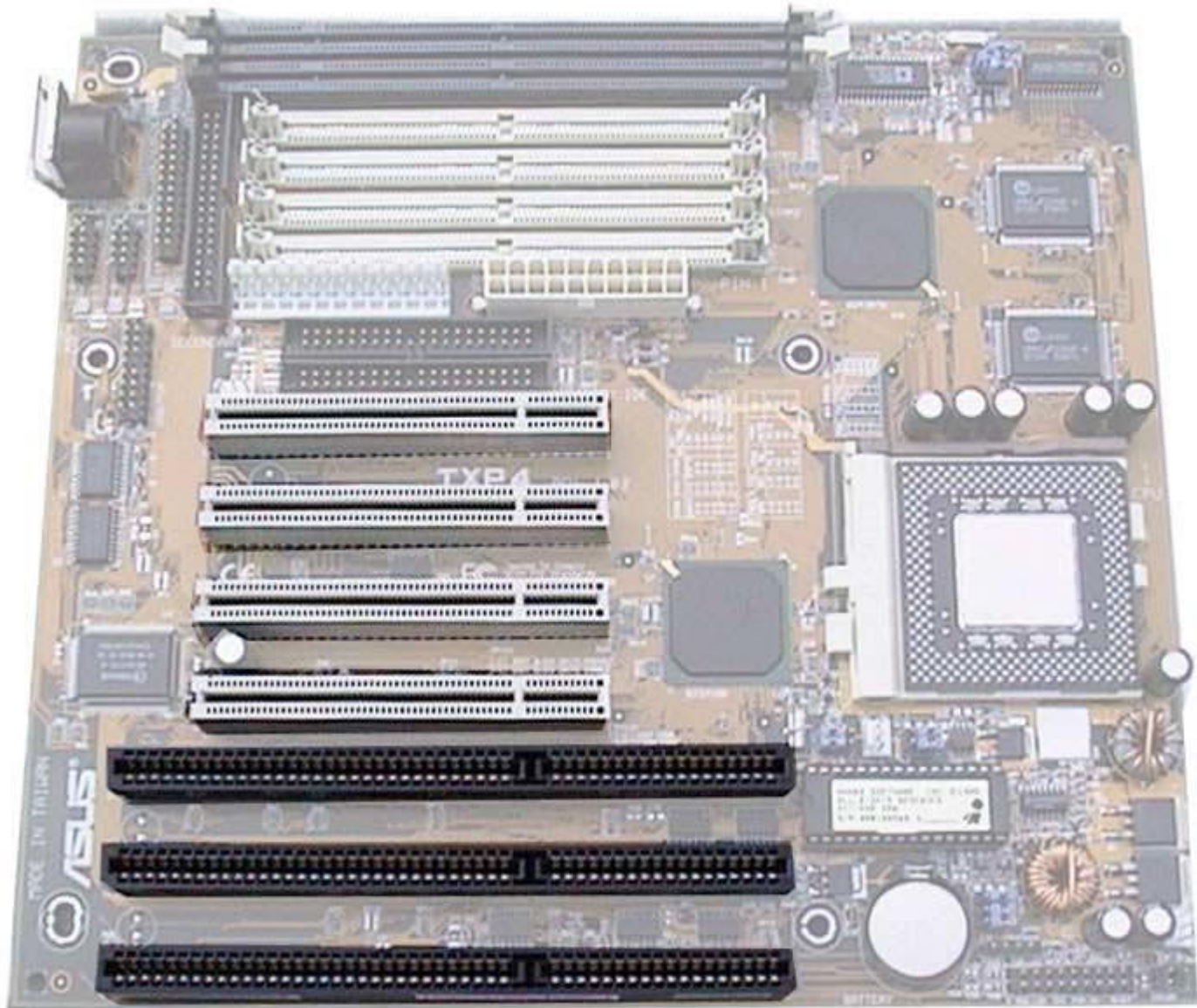
It is also known as **IAS** computer and is having three basic units:

1. The Central Processing Unit (CPU)
2. The Main Memory Unit
3. The Input/Output Device

البنية العامة للحاسب وفقاً لمعهد الدراسات المتقدمة IAS

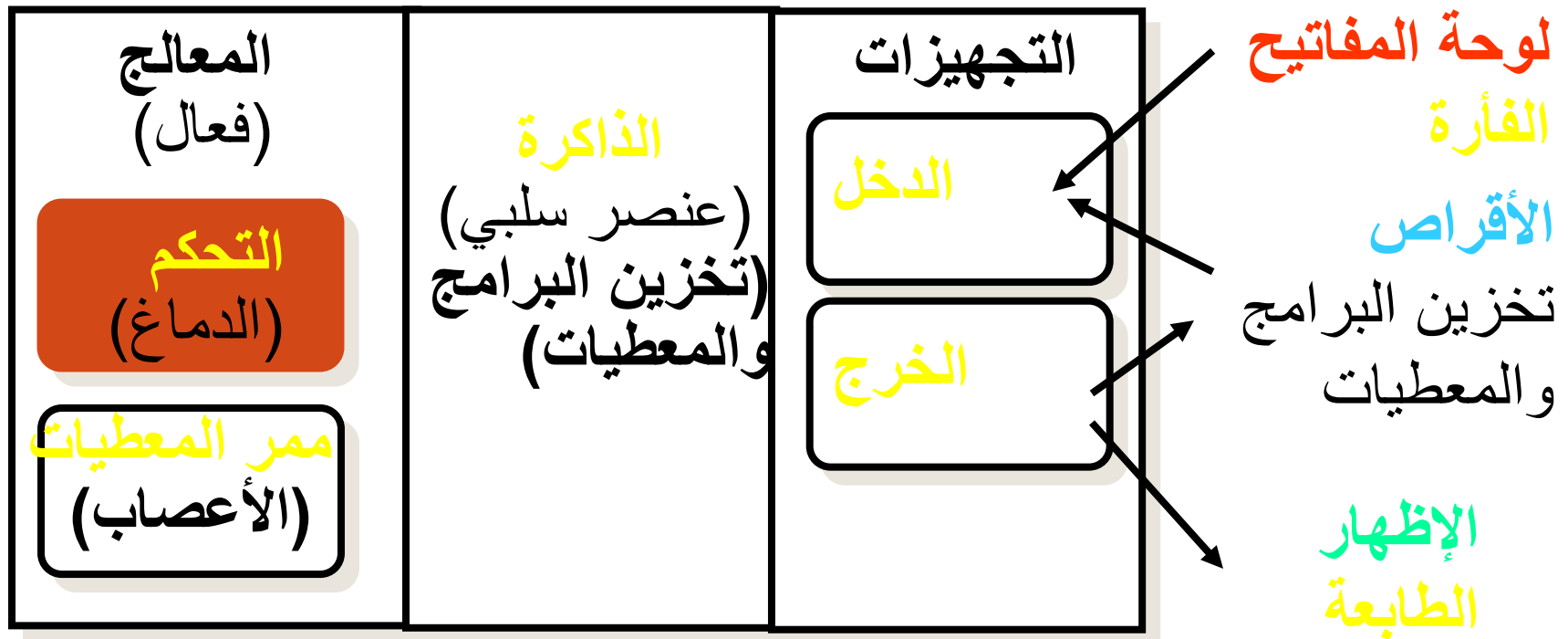


البطاقة الأم

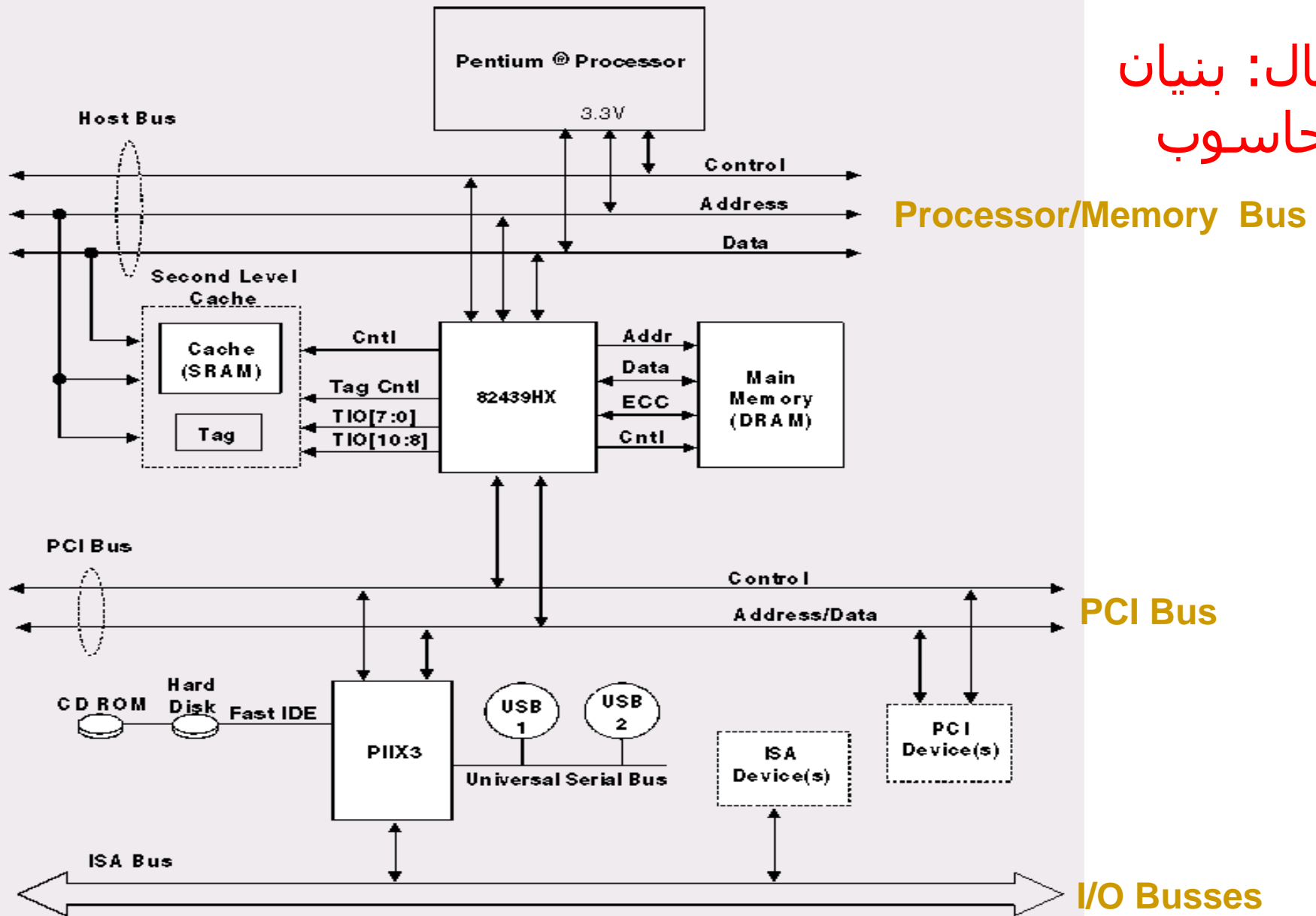


مكونات الحاسوب الأساسية

الحاسوب



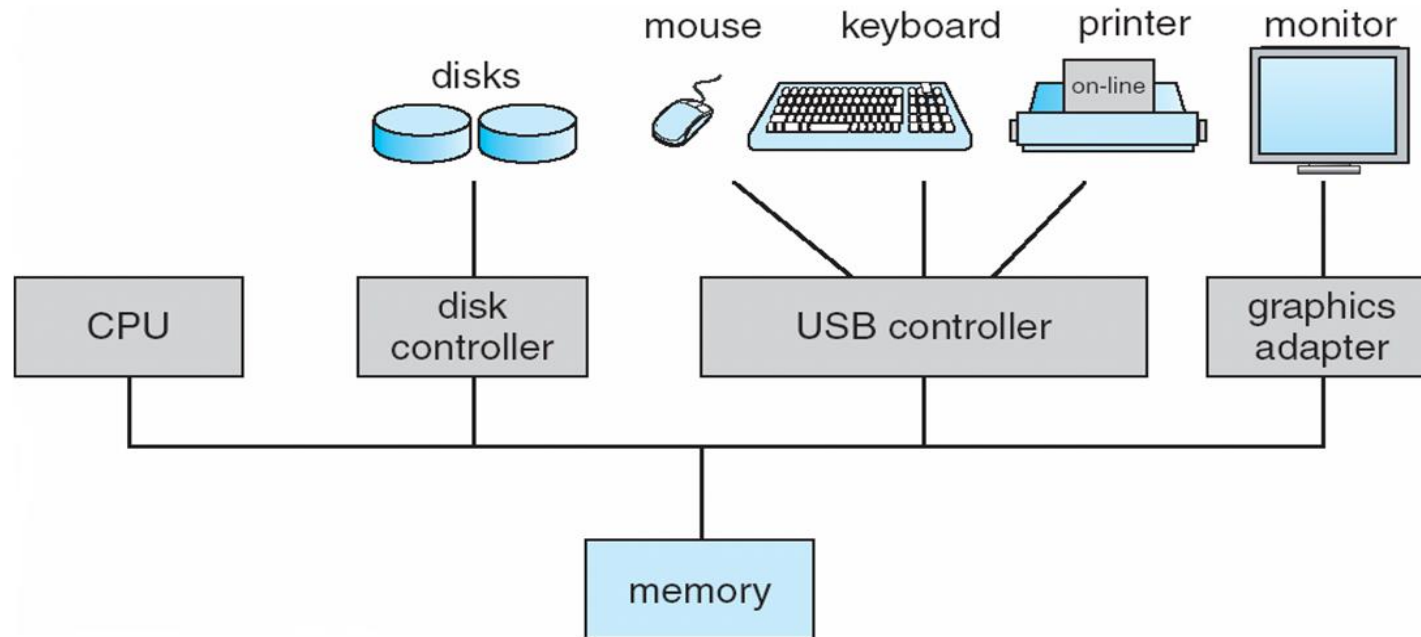
مثال: بنیان الحاسوب



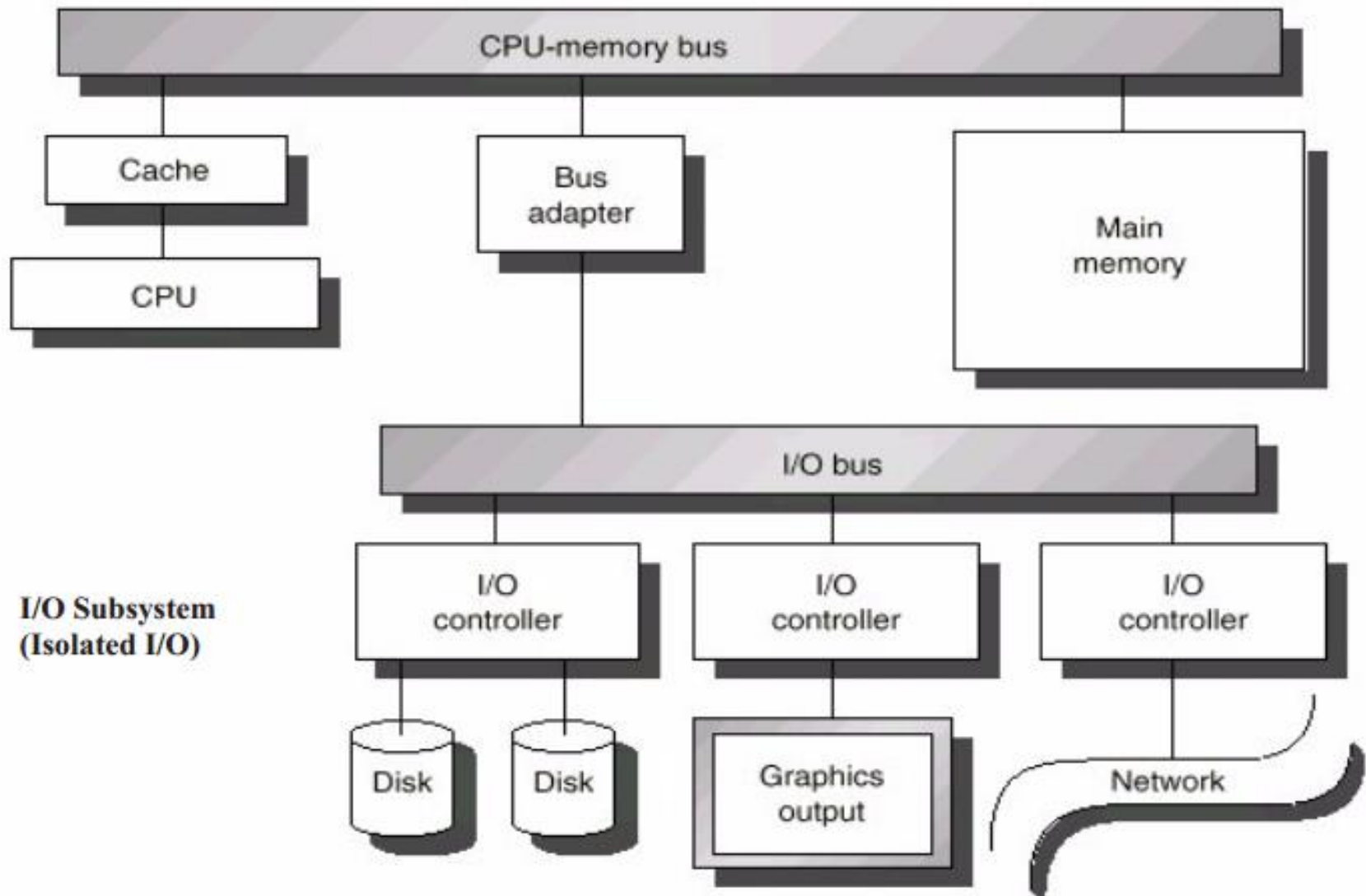
Computer System Organization

one or more CPUs, device controllers connect through common bus
providing access to shared memory

Concurrent execution of CPUs and devices competing for memory cycles



Typical System Architecture



مكونات الحاسوب الأساسية

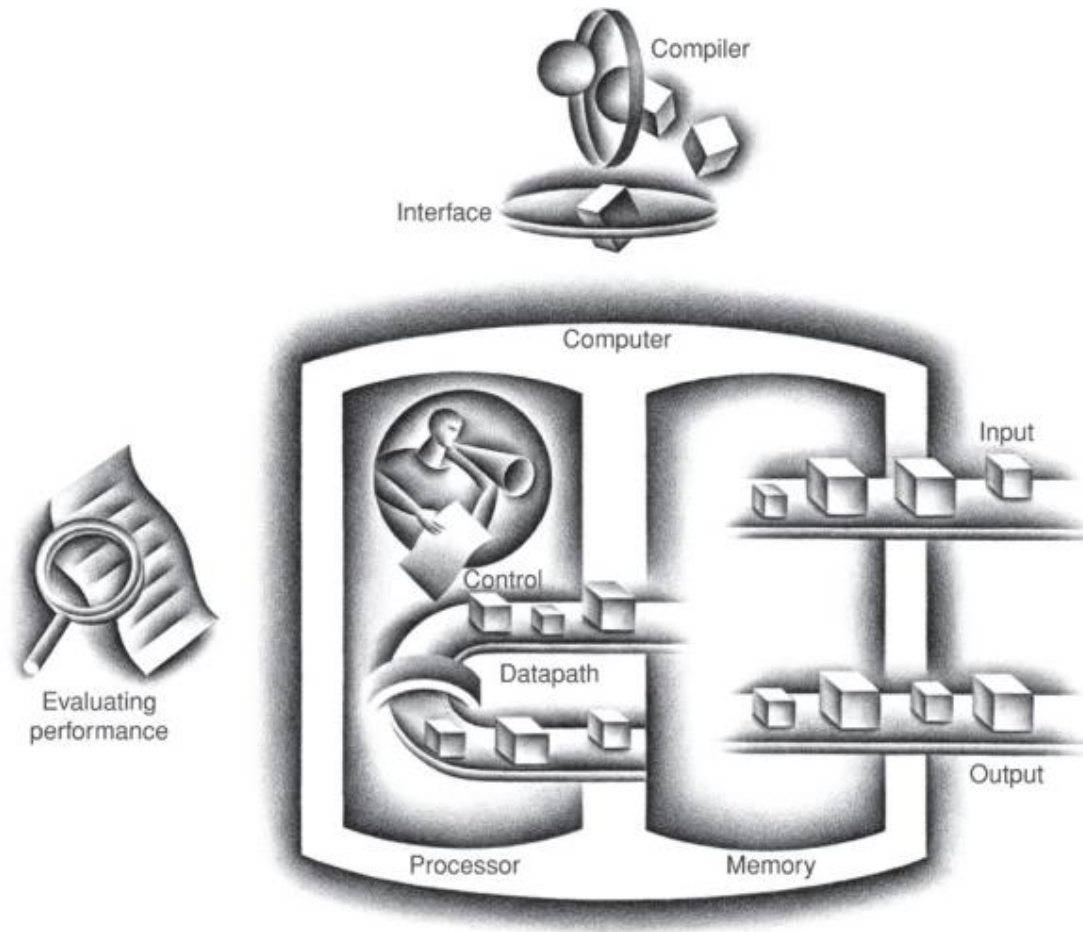


FIGURE 1 The organization of a computer, showing the five classic components.

المكونات الأساسية للحاسوب

Basic Components of Computer

1- Processor (CPU): المعالج

2- Main Memory : تحمل المعطيات على شكل ترميز (hold data in code)

3- I/O modules or interface وتسمى أيضاً:

(I/O controllers, I/O channels, I/O processors)

يحتوي Hardware على مسجلات تدعى I/O ports التي تنقل المعطيات بين الـ CPU و الأجهزة الملحقة مثل:

- Secondary Memory Devices (hard disks, etc...) : أجهزة الذاكرة الثانوية

- Keyboard, Display... etc.

- Communications Equipment

4- System interconnection (Buses) : تربط بين المعالج و الذاكرة و الـ I/O modules
(Communication among Processors, Memory, and I/O modules)

لدينا مصطلحين أساسيين وهما:

Architecture: وهي سمات الحاسوب التي تهم المبرمج أو ال *compiler* .

ويقصد به "شو بدنا نعمل" مثل ال *ISA* التي تخبر ال *CPU* ماذا يجب أن يفعل (تعليمة الجمع للجمع والضرب للضرب و....) و تقنية العنونة .

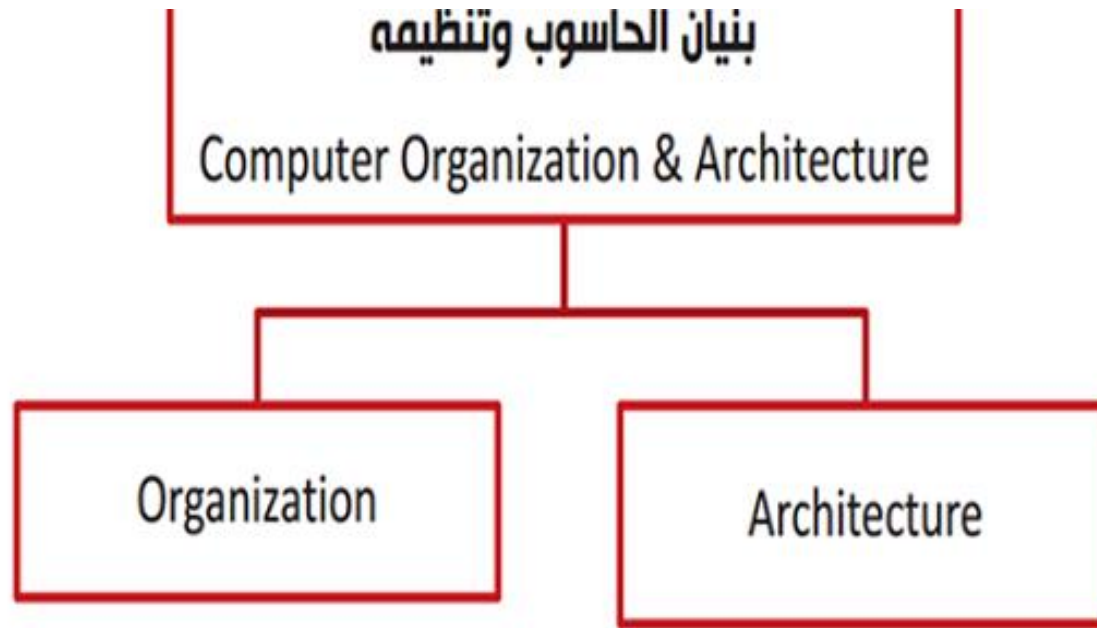
Organization: وهو "كيف سنعمل وما هي الطريقة لذلك" مثل تعليمة الضرب كيف يمكن أن أصنع لها التنفيذ المناسب.

عندما نتكلم عن تصميم الحاسوب يجب ان نتكلم عن 3 أساسيات:

Hardware, Software, Instruction set

A different definition of computer architecture is built on four basic viewpoints. These are the structure, the organization, the implementation, and the performance.

- The structure defines the interconnection of various hardware components
- The organization defines the dynamic interplay and management of the various components
- the implementation defines the detailed design of hardware components
- the performance specifies the behavior of the computer system



بنیان الحاسوب : Computer Architecture

هي المواصفات المتعلقة بالنظام الحاسوبي الظاهرة بالنسبة للمبرمج.

أو: هي المواصفات التي تؤثر على التنفيذ المنطقي للبرنامج مثل (مجموعة التعليمات، عدد البتات اللازمة لتمثيل المعطيات، آلية الإدخال و الإخراج، طرق العنوان).

هي الوحدات التي تشكل النظام الحاسوبي "CPU, Memory, I/O unit" والتوصيل بينهما Bus والتي تحقق مواصفات بنيوية معينة.

أي أن المواصفات التنظيمية تشمل تفاصيل العتاديات Hardware التي تكون شفافة بالنسبة للمبرمج مثل:

شفافة: أي لا يهتم بها المبرمج عند كتابته لبرنامج

- إشارة التحكم.
- واجهات الترابط Interface بين الحاسوب و الطرفيات Peripherals.
- تقانة الذاكرة المستخدمة.

مثال على فكرتي التنظيم والبنيان:

- إن كتابة إحدى تعليمات الجمع أو الطرح أو الضرب أو القسمة وغيرها من العمليات هي مسألة بنيوية.
- فمثلا تعليمة كتابة تعليمة الضرب هي مسألة بنيوية - أما تحقيق هذه العملية عن طريق ضارب (multiplier) أو دائرة الجامع (Adder) هي مسألة تنظيمية.
- إن القرار التنظيمي يتبع للسرعة والتكلفة والحجم الفيزيائي والاستخدام المتكرر للعملية.

profound effect on computer architecture

- Moore's Law is the observation that the number maximum of transistors in an integrated circuit doubles approximately every two years.

Dennard scaling refers to the reduction of MOS supply voltage in concert with the scaling of feature transistors get smaller, their sizes, so that as power density stays roughly constant.

- In 1974 Robert Dennard observed that power density was constant for a given as you increased the area of silicon even number of transistors because of smaller dimensions of each transistor.

- Remarkably, transistors could go faster but use less power.
- Dennard scaling ended around 2004 because current and voltage couldn't keep dropping and still maintain the dependability of integrated circuits.
- This change forced the microprocessor industry to use multiple efficient processors or cores instead of a single inefficient processor.

تطور المعالجات حسب التسلسل التاريخي:

- بدأ تصنيع المعالجات بشكل بدائي في عام 1632 وكانت عبارة عن آلات ميكانيكية لأنه الكهرباء لم تكن مكتشفة وأغلب الآلات الميكانيكية كانت تقوم بعمليات بسيطة، كانت الأحاد والعشرات عبارة عن دولاب أو عجلات ثم أصبحت بشكل آلي، بعد ذلك تم إكتشاف الكهرباء . استمر هذا العمل 1935 حيث بدأت المعالجات الإلكترونية
- العالم جون فون نيومين ([John von Neumann](#)) وضع أساساً مبدأ عمل الحواسيب وبدأ باستخدام ما يسمى النظام الثنائي (Binary System) أي يجب أن ترمز الأعداد العشرية بأصفار ووحدات حتى يستطيع الحاسوب التعامل معها.
- مثال توضيحي: عندما يتحدث الإنسان في الميكروفون فإنه ينتج إشارة تماثلية Analog حتى يتم معالجتها يجب أن يتم تحويلها إلى إشارة رقمية Digital Signal لكي تحول لاحقاً إلى مجموعة من الأصفار والوحدات، والمسؤول عن هذه العملية هو كرت الصوت Sound Card.

تطور الحاسوب و أدائه (أجياله)

Generation	Dates	Technology	Principal new product
1	1950 -1959	Vacuum tubes	Commercial electronic computer
2	1960 - 1968	Transistors	Cheaper computer
3	1969 -1977	Integrated circuit	minicomputer
4	1978 - ?	LSI and VLSI	Personal computers and workstation

Table 1.2 Computer Generations

Generation	Approximate Dates	Technology	Typical Speed (operations per second)
1	1946–1957	Vacuum tube	40,000
2	1957–1964	Transistor	200,000
3	1965–1971	Small- and medium-scale integration	1,000,000
4	1972–1977	Large scale integration	10,000,000
5	1978–1991	Very large scale integration	100,000,000
6	1991–	Ultra large scale integration	>1,000,000,000

إن تطور المعالجات كان مترافقاً مع تطور الدارات المتكاملة Integrated Circuits

Transistors Count on a Single Chip	Integration Type	No.
10 → 99 Transistor	SSI (Small Scale Integration)	1
100 → 999 Transistor	MSI (Medium Scale Integration)	2
1000 → 9999 Transistor	LSI (Large Scale Integration)	3
10000 → 99999 Transistor	VLSI (Very Large-Scale Integration)	4
More than 100000 Transistors	ULSI (Ultra Large-Scale Integration)	5

مثال: إن كرت الشاشة الذي اصدرته Nvidia [Nvidia TITAN V](#) يحتوي على 21.1 بليون ترانزستور ويمكن أن يقوم بإجراء 110 تريليون عملية في الثانية الواحدة !

TABLE 1.2 Numbers of Devices per Chip

Integration	Technology	Typical number of devices	Typical functions
SSI	Bipolar	10–20	Gates and flip-flops
MSI	Bipolar & MOS	50–100	Adders & counters
LSI	Bipolar & MOS	100–10,000	ROM & RAM
VLSI	CMOS (mostly)	10,000–5,000,000	Processors
WSI	CMOS	>5,000,000	DSP & special purposes

SSI, small-scale integration; MSI, medium-scale integration; LSI, large-scale integration; VLSI, very large-scale integration; WSI, wafer-scale integration.

لنفترض أن كل التعليمات التي سيتم تنفيذها تكون مكونة من نفس عدد المراحل ولتكن المراحل التالية:

1- IF : Instruction Fetch (جلب التعليمات)

2- ID : Instruction decoding (فك ترميز التعليمات)

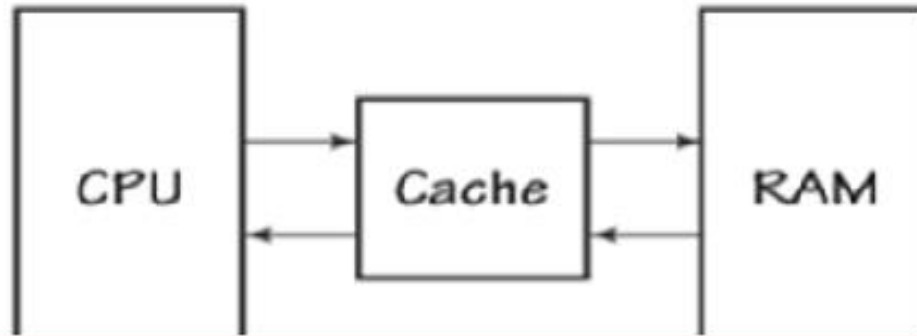
3- OF : Operand Fetch (جلب المعاملات)

4- IE : Instruction Execute (تنفيذ العملية)

5- WB : Write back (الكتابة في الذاكرة)

- وهنا نرمز ب K لعدد المراحل و N لعدد التعليمات
- مهما كانت تقنية التوارد لا يمكن سوى تنفيذ تعليمة واحدة .

الذاكرة Cache هي تعد - تجاوزاً - كوسيط بين ذاكرة RAM والمعالج CPU يوضع داخلها المعلومات التي يطلبها المعالج بشكل متكرر حيث تنتقل المعطيات من الـ RAM إلى المعالج على شكل كتل Blocks سيتم تفصيل طريقة عملها في مادة البنيان ٢



ما هو الحدث الذي أثر على العالم وزاد في شعبية الحواسيب والمعالجات؟

- عام 1984 أطلقت Microsoft نظام التشغيل DOS (Disk Operating System) تلى ذلك ظهور عدة إصدارات منه إلى أن ظهر نظام Windows
- عام 1995 أطلقت شركة Microsoft نظام التشغيل Windows 95، حيث كان أول نظام تشغيل قادر على تشغيل الوسائط المتعددة Multi - Media كالصور ومقاطع الفيديو،

الخصائص التي تميز معالج عن آخر:

7 - سرعة المعالج

2 - حجم الذاكرة التي يستطيع عنوانها

3 - عرض مسجلات هذا المعالج

4 - عرض ممر المعطيات *Data Bus Width*

Intel Microprocessors

معالجات Intel

معالجات شركة Intel حسب تاريخ التصنيع، نوردها لكم في هذا الجدول مع التركيز على معالج Intel 8088.

قد يتبادر إلى ذهننا السؤال الآتي: لماذا اعتمدت شركة Intel اسم Pentium لسلسلة معالجاتها وتوقفت عن التسمية بسلسلة الأرقام 80XX؟ طبقاً للقانون الأمريكي الساري في تلك الحقبة من الزمن فإن أي منتج معرف بسلسلة من الأرقام لا يعتبر حكراً على الشركة المصنعة أي يمكن لأي شركة أخرى أن تصنع نفس المنتج دون أي عقوبات.

اسم المعالج	سنة الصنع	سرعة ال Clock	خطوط العنونة	خطوط المعطيات	عدد الترانزستورات	أقصى ذاكرة قابلة للعنونة	ملاحظات
Intel 4004	1971	740 kHz	4-bit Address Bus	4 – bit Data Bus	2300	640 Bytes	
Intel 8008	1972	500 kHz	14-bit Address Bus	8 –bit Data Bus	3500	16 KB	
Intel 8080	1974	2 MHz	16-bit Address Bus	8-bit Data Bus	4500	64 KB	
Intel 8085	1976	3 MHz	16-bit Address Bus	8-bit Data Bus	6500	64 KB	
Intel 8086	1978	5-10 MHz	20-bit Address Bus	16-bit Data Bus	29,000	1 MB	
Intel 8088	1979	4.77-8 MHz	20-bit Address Bus	16-bit Data Bus	29,000	1 MB	
Intel 80186	1982	6-25 MHz	20-bit Address Bus	16-bit Data Bus	55,000	1 MB	إدخال مفهوم الذاكرة الافتراضية
Intel 80286	1982	6-16 MHz	24-bit Address Bus	16-bit Data Bus	134,000	16 MB	
Intel 80386	1985	16-33 MHz	32-bit Address Bus	32-bit Data Bus	275,000	4 GB	
Intel 80486	1989	25-50 MHz	–32-bit Address Bus	32-bit Data Bus	1.2 Million	4 GB	إضافة ذاكرة كاش وتقنية pipelining
Intel 80586 (Pentium I)	1993	60-66 MHz	32-bit Address Bus	64-bit Data Bus	3.1 Million	4 GB	

تم بناء المعالج 8086 من وحدتين:

1. وحدة واجهة النقل (Bus Interface Unit) BU.
2. وحدة التنفيذ (Execution Unit) EU.

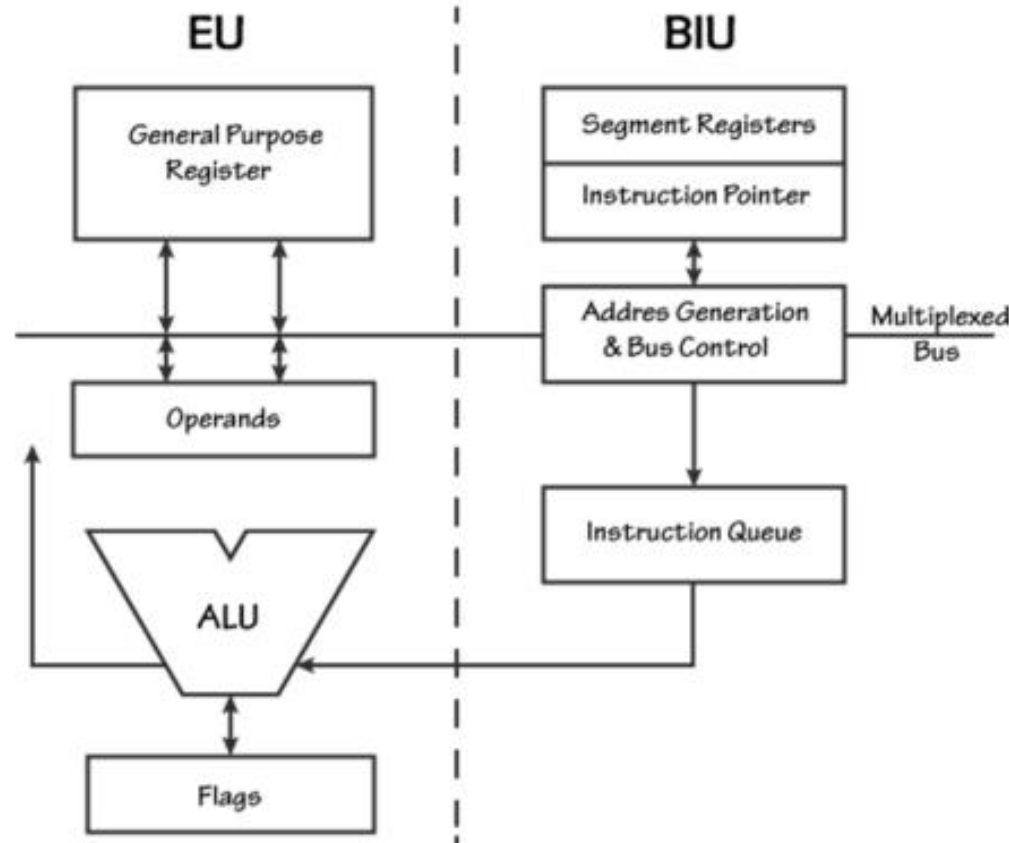
تتلخص المهمة الأساسية للمعالج 8086 في تنفيذ تعليمات البرنامج واحدة تلو الأخرى حيث يمكن تلخيص دورة التعليم بالخطوات التالية:

1. نقل التعليم من الذاكرة إلى المعالج (Fetch).
2. قراءة المعاملات المشاركة في تنفيذ التعليم إن لزم الأمر (Read).
3. تنفيذ العملية المتضمنة في التعليم على المعاملات (Execute).
4. تخزين نتائج التنفيذ في المكان المخصص (Write).

(1) وحدة التنفيذ EU (Execution Unit):

تتكون مما يلي:

- وحدة الحساب والمنطق ذات 16 خانة ثنائية حيث تقوم بتنفيذ العمليات الحسابية والمنطقية المختلفة على المعاملات.
- مسجلات الأغراض العامة كل منها طوله 16 خانة ثنائية وتستخدم لتخزين المعاملات والنتائج بشكل مؤقت.
- مسجل الرايات Flag Register.



(2) وحدة ملائمة الممر BIU (Bus Interface Unit):

تتكون مما يلي:

مسجلات المؤشرات Pointer and Index Registers.

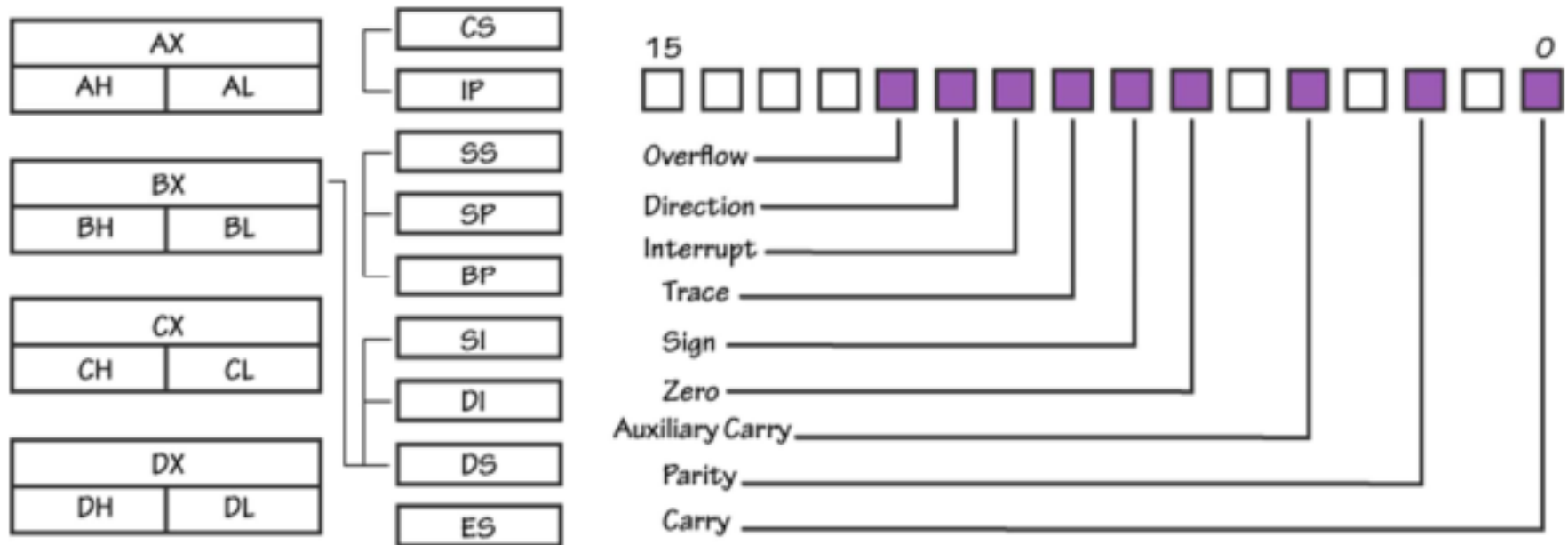
مسجلات المعطيات Data Registers.

مؤشر التعليم و مسجل الرايات

مسجلات المقاطع Segment Registers.

Instruction Pointer and Flags

جميع المسجلات في المعالج 8086 بطول 16 بت ويمكن تصنيفها كالتالي:



1. مسجلات عامة:

تتألف من أربعة مسجلات هي : (AX,BX,CX,DX) بطول 16 بت.
يمكن أن يتم التعامل مع كل مسجل ككل أو كمسجلين أدنى Low و أعلى High كل واحد بطول 8 بت، حيث يقسم AX إلى مسجلين AL,AH وكذلك باقي المسجلات.

2. مسجلات العنوان:

وهي تستخدم عند التعامل مع الذاكرة، ويوضع فيها عنوان الحجرة المراد التعامل معها.

مثال:

- MOV BL, [0300H]
- MOV BL, [SI] • يمكن أن نضع في المسجل SI القيمة 0300H ثم نكتب

تتألف هذه المجموعة من ثلاثة مسجلات ينضم إليها المسجل العام BX لتصبح أربعة مسجلات وتقسم إلى مجموعتين:

1) مسجلات الفهرسة Index وتتألف من مسجلين:

(a) SI (Source Index): مسجل المصدر (المنبع). (b) DI (Destination Index): مسجل الهدف (المستقر).

2) مسجلات الأساس أو القاعدة (Base) وتتألف من مسجلين:

(a) BP (Base Pointer): مؤشر القاعدة أو الأساس. (b) BX (Base Register): مسجل القاعدة أو الأساس.

3) مسجلات المقاطع Segment:

وظيفتها تحويل العنوان من 16 بت إلى عنوان فعال Active بطول 20 بت.

و نعلم أننا نضع في الذاكرة إحدى القيم التالية:

- | | |
|---|---|
| (a) البرنامج: ويدخل إلى الذاكرة بشيفرة لغة الآلة Code. | (b) المعطيات (Data): وهي الأرقام التي تجرى عليها العمليات أو النتائج. |
| (c) المكسدس (Stack): وهي معطيات وعناوين تستخدم من قبل المعالج لضمان تسلسل تنفيذ التعليمات (عند المقاطعة مثلاً أو تنفيذ تعليمات المناداة Call) ويمكن للمبرمج الوصول إلى منطقة التكديس (باستخدام تعليمات ...Push, Pop). | |

لذلك قسمت مجموعة مسجلات المناطق بحيث يكون لكل منطقة من المناطق الثلاثة السابقة مسجل يعتني بها وهي:

- | | |
|--|--|
| 1. المسجل CS (Code Segment): وهو المسؤول عن منطقة البرامج. | 2. المسجل DS (Data Segment): وهو المسؤول عن منطقة المعطيات. |
| 3. المسجل SS (Stack Segment): وهو المسؤول هم منطقة المكس. | 4. المسجل ES (Extra Segment): وهو المسؤول عن المنطقة الإضافية. |

(4) مؤشر التكديس SP (Stack Pointer):

وهو المسؤول عن تحديد عنوان منطقة التكديس.

(5) مؤشر التعليم IP (Instruction Pointer):

ويشير إلى عنوان التعليم التي ستنفذ.

(6) مسجل الأعلام F (Flag):

وهو مسجل حالة وكل خانة فيه مسؤولة عن مراقبة حالة ما وفي حال حدوثها تصبح 1 و عند عدم حدوثها تصبح 0.

العنونة Addressing:

- المعالج 8086 يستطيع التعامل في أي لحظة زمنية مع أربع مقاطع مختلفة، لكي يقوم بهذه المهمة فإنه يحتوي على أربع مسجلات مقاطع (CS, DS, SS, ES) حيث يحتوي كل منها على عنوان بداية القطاع المناسب.
- لكل حجم الذاكرة الرئيسية التي يستطيع المعالج عنونها قد تصل إلى 1 ميغا بايت، أي يلزمنا لعنونة كل موقع في الذاكرة عنوان طوله 20 بت، لكن طول كل من مسجلات المقاطع هو 16 بت بالتالي لا نستطيع تخزين عناوين الذاكرة الرئيسية لذلك لابد من تقسيم العنوان إلى جزئين.
- عنوان المقطع Segment Address الذي يخزن في مسجلات المقاطع، طول هذا العنوان 16 بت.
- الإزاحة Offset أي بُعد الموقع المراد الوصول إليه من بداية القطاع، طول الإزاحة يساوي 16 بت، يخزن مقدار الإزاحة في أحد المسجلات المؤشرة، طول القطاع الواحد لا يتجاوز 64 كيلو بايت.

يمكن كتابة عنوان أي موقع على شكل:

$$\text{Physical Address} = \text{Segment Address} \times 10H + \text{Offset} \quad \text{إزاحة : مقطع}$$

طريقة مبسطة هي إضافة صفر على يمين عنوان المقطع و جمع الناتج مع مقدار الإزاحة.

أمثلة:

احسب العنوان الفيزيائي إذا علمت أن مقدار الإزاحة 50H و عنوان المقطع 3572H:

الحل:

العنوان الفيزيائي = عنوان المقطع * 16 + مقدار الإزاحة.

$$\begin{aligned} &= 3572H * 16 + 50H \\ &= 35720H + 50 \\ &= 35770H \end{aligned}$$

ملاحظة هامة:

$$.10 [\text{Hexadecimal}] = 16 [\text{Decimal}]$$

الطرق الأساسية والمهمة في العنونة:

- Instant Addressing.
- Direct Addressing.
- Indirect Addressing.
- Addressing Using Registers.

- العنونة الفورية.
- العنونة المباشرة.
- العنونة غير المباشرة.
- العنونة باستخدام المسجلات.

TABLE 2.1 Instruction Classification

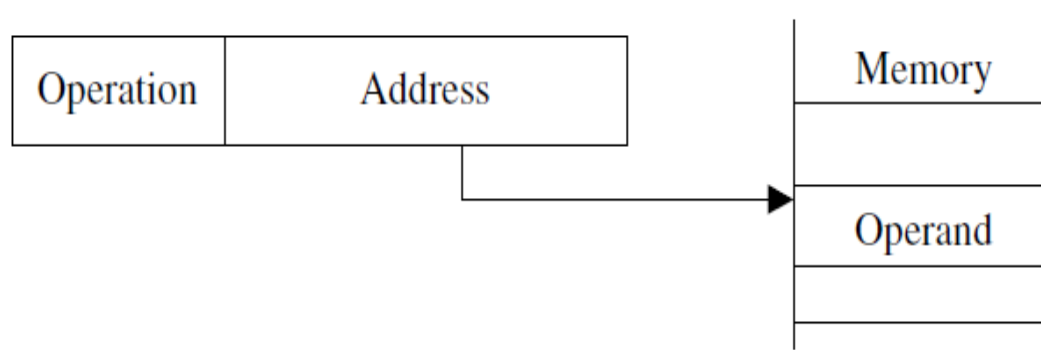
Instruction class	Example
Three-address	<i>ADD R₁,R₂,R₃</i> <i>ADD A,B,C</i>
Two-address	<i>ADD R₁,R₂</i> <i>ADD A,B</i>
One-and-half-address	<i>ADD B,R₁</i>
One-address	<i>ADD R₁</i>
Zero-address	<i>ADD (SP)+, (SP)</i>

2.2.1. Immediate Mode

According to this addressing mode, the value of the operand is (immediately) available in the instruction itself. Consider, for example, the case of loading the decimal value 1000 into a register R_i . This operation can be performed using an instruction such as the following: *LOAD #1000, R_i*. In this instruction, the operation to be performed is to load a value into a register. The source operand is (immediately) given as 1000, and the destination is the register R_i . It should be noted that in order to indi-

2.2.2. Direct (Absolute) Mode

According to this addressing mode, the address of the memory location that holds the operand is included in the instruction. Consider, for example, the case of loading the value of the operand stored in memory location 1000 into register R_i . This operation can be performed using an instruction such as *LOAD* 1000, R_i . In this instruction, the source operand is the value stored in the memory location whose address is 1000, and the destination is the register R_i . Note that the value 1000 is not prefixed with any special characters, indicating that it is the (direct or absolute) address of the source operand. Figure 2.6 shows an illustration of the direct addressing mode. For



2.2.3. Indirect Mode

In the indirect mode, what is included in the instruction is not the address of the operand, but rather a name of a register or a memory location that holds the (effective) address of the operand. In order to indicate the use of indirection in the instruction, it is customary to include the name of the register or the memory location in parentheses. Consider, for example, the instruction *LOAD* (1000), R_i . This instruction has the memory location 1000 enclosed in parentheses, thus indicating indirection. The meaning of this instruction is to load register R_i with the contents of the memory location whose address is stored at memory address 1000. Because indirection can be made through either a register or a memory location, therefore, we can identify two types of indirect addressing. These are *register indirect addressing*, if a register is used to hold the address of the operand, and *memory indirect addressing*, if a memory location is used to hold the address of the operand. The two types are illustrated in Figure 2.7.

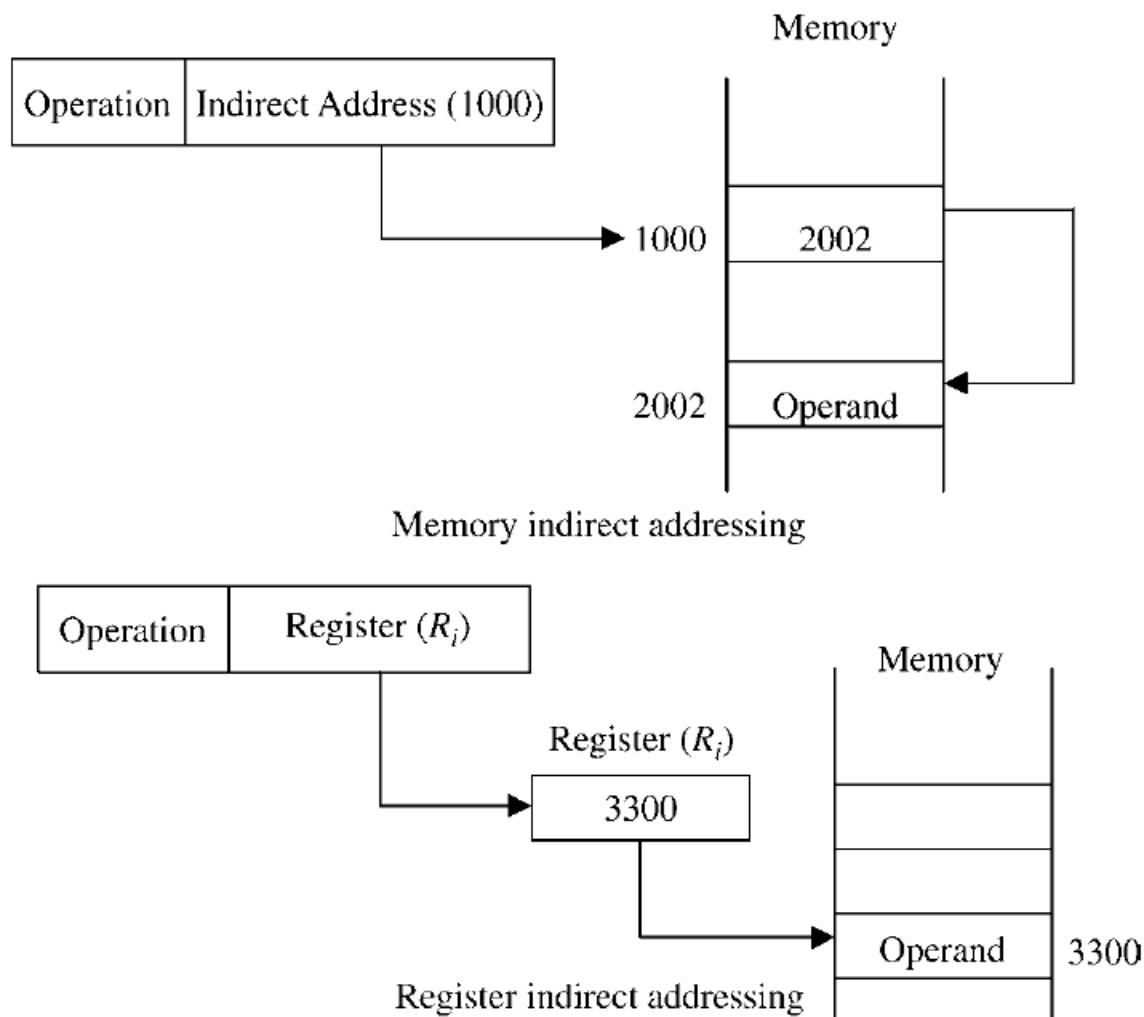


Figure 2.7 Illustration of the indirect addressing mode

2.2.4. Indexed Mode

In this addressing mode, the address of the operand is obtained by adding a constant to the content of a register, called the *index register*. Consider, for example, the instruction *LOAD* $X(R_{ind}), R_i$. This instruction loads register R_i with the contents of the memory location whose address is the sum of the contents of register R_{ind} and the value X . Index addressing is indicated in the instruction by including the name of the index register in parentheses and using the symbol X to indicate the constant to be added. Figure 2.8 illustrates indexed addressing. As can be seen, indexing requires an additional level of complexity over register indirect addressing.

TABLE 2.2 Summary of Addressing Modes

Addressing mode	Definition	Example	Operation
Immediate	Value of operand is included in the instruction	<i>load #1000, R_i</i>	$R_i \leftarrow 1000$
Direct (Absolute)	Address of operand is included in the instruction	<i>load 1000, R_i</i>	$R_i \leftarrow M[1000]$
Register indirect	Operand is in a memory location whose address is in the register specified in the instruction	<i>load (R_j), R_i</i>	$R_i \leftarrow M[R_j]$
Memory indirect	Operand is in a memory location whose address is in the memory location specified in the instruction	<i>load (1000), R_i</i>	$R_i \leftarrow M[1000]$
Indexed	Address of operand is the sum of an index value and the contents of an index register	<i>load X(R_{ind}), R_i</i>	$R_i \leftarrow M[R_{ind} + X]$
Relative	Address of operand is the sum of an index value and the contents of the program counter	<i>load X(PC), R_i</i>	$R_i \leftarrow M[PC + X]$
Autoincrement	Address of operand is in a register whose value is incremented after fetching the operand	<i>load (R_{auto})+, R_i</i>	$R_i \leftarrow M[R_{auto}]$ $R_{auto} \leftarrow R_{auto} + 1$
Autodecrement	Address of operand is in a register whose value is decremented before fetching the operand	<i>load - (R_{auto}), R_i</i>	$R_{auto} \leftarrow R_{auto} - 1$ $R_i \leftarrow M[R_{auto}]$

- يقدّم العديد من صانعي الحواسيب عائلة من النماذج الحاسوبية، جميعها لها نفس البنيان ولكنها تختلف في التنظيم.
- يكون للنماذج المختلفة في العائلة سعر مختلف وميزات أداء مختلفة.
- يمكن للبنيان أن يعيش سنين عديدة، إلا أن تنظيّمه يمكن أن يتغير مع تغير التقنية.
- مثال جليّ لهاتين الظاهرتين نجد بنيان النظام (System/370) لشركة IBM. إن هذا البنيان قد أُنتج أولاً عام 1970 وتضمن عدداً من النماذج و يمكن للمستخدم ذي المتطلبات المتواضعة أن يشتري نموذجاً أرخص وأبطأ، وإذا تزايدت متطلباته فبالإمكان ترقية حاسوبه إلى نموذج أعلى وأسرع دون أن يضطر لأن يتخلى عن البرمجيات المطوّرة.
- قدمت شركة IBM على مرّ السنين عدة نماذج جديدة بتقانة محسّنة لتحل محل النماذج القديمة، فقدمت للمستخدم سرعة أعلى، أو كلفة أقل، أو كلاهما. احتفظت النماذج الأحدث بالبنيان ذاته وبذلك جرت حماية استثمار الزبون في البرمجيات.
- بقي البنيان 370, مع بعض التحسينات التي طرأت عليه, حياً إلى اليوم, وهو يمثل خط إنتاج الحواسيب الرئيسة لشركة IBM.

- تكون العلاقة بين التنظيم والبنيان وثيقة في صنف الأنظمة المسماة حواسيب صغريّة. لا تؤثر التغيرات في التقانة على التنظيم فقط، بل إنها تؤدي أيضاً إلى تقديم بنى أغنى وأقوى.
- الحاجة إلى التوافق بين جيل سابق وجيل لاحق أقل في هذه الآلات الأصغر. وهكذا فإنه يوجد تفاعل أكثر بين قرارات التصميم التنظيمية والبنائية و كمثال مثير للاهتمام نذكر الحاسوب ذا مجموعة التعليمات الموجزة (RISC) بغية تحقيق مواصفات بنائية محددة, فإن المعالجة المعمقة للتنظيم تتطلب أيضاً التدقيق في تفاصيل البنيان.
- لا يمكن تغيير بنية الحاسوب لملاءمة الوظيفة المطلوبة إلا بالقدر اليسير ويعود ذلك إلى أن الحواسيب بطبيعتها عامة الاستخدام. ولذا. فأي تخصص في الوظيفة سيحدث في مرحلة البرمجة لا في مرحلة التصميم.

- بالنسبة إلى الوصف فنحن أمام خيارين: إما أن نبدأ من القاعدة ونبني صعوداً حتى نصل إلى الوصف الكامل، أو نبدأ من القمة ونحلل النظام إلى أجزائه الفرعية. تقترح الدلائل المستقاة من عدد من الحقول بأن الطريقة التنازلية هي الأوضح والأكثر فعالية [WEIN75].

- سنوصف نظام الحاسوب تنازلياً. فنبدأ بالمكونات الرئيسية لنظام الحاسوب، نصف بنيتها ووظيفتها، إلى أن نصل إلى الطبقات الدنيا في التراتبية.

الحاسوب- البنية والوظيفة

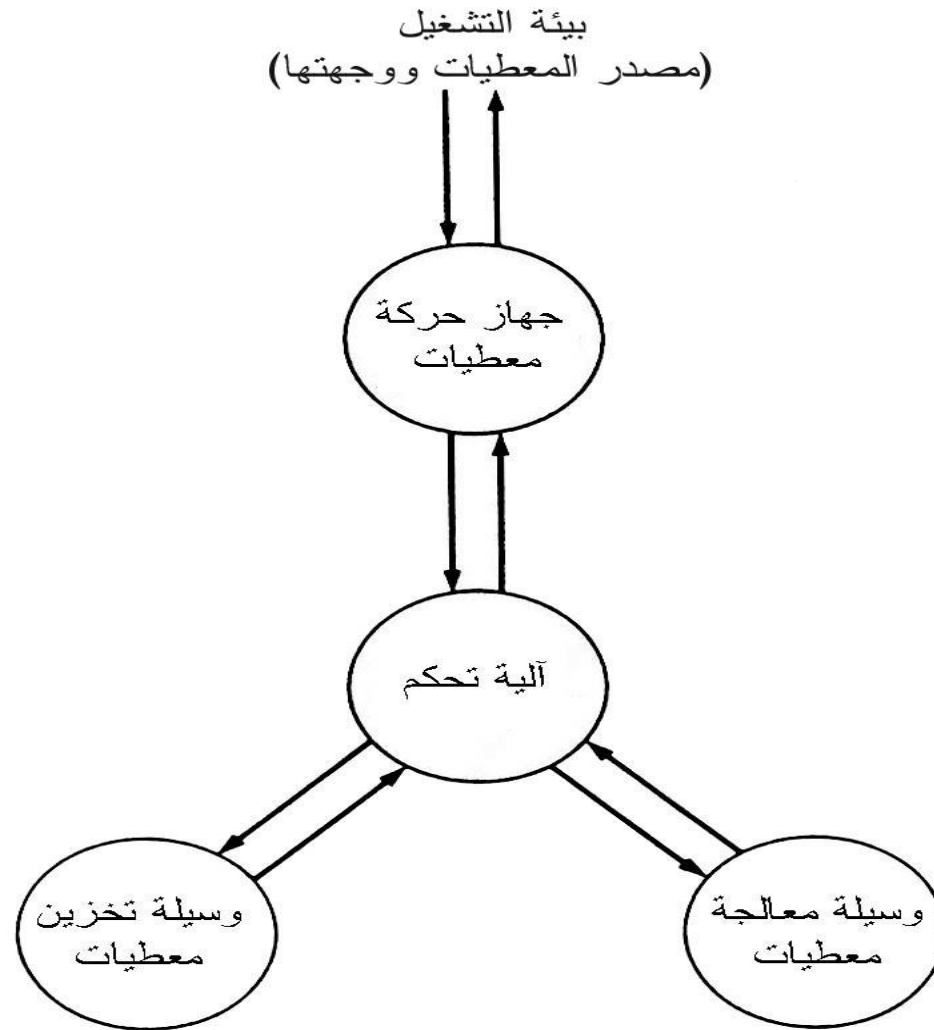
- إن الطبيعة التراتبية للأنظمة المعقدة ضرورية للتصميم والوصف معاً.
- يحتاج المصمم فقط إلى التعامل مع مستوى محدّد من النظام في لحظة ما. ويتألف النظام، في كل مستوى، من مجموعة من المكونات والعلاقات المتبادلة بينها. ويعتمد سلوك كل مستوى فقط على توصيف مبسط ومجرّد للنظام عند المستوى التالي الأدنى.
- الحاسوب هو نظام تراتبي معقد يحتوي على ملايين المكونات الإلكترونية الأساسية.
- النظام التراتبي هو مجموعة من الأنظمة الفرعية المترابطة، وكل منها، بدوره، تراتبي في بنيته إلى أن نصل إلى المستوى الأخفض لنظام فرعي ابتدائي.
- يُعنى المصمم، في كل مستوى، بالبنية والوظيفة:
- **البنية (Structure):** هي الطريقة التي تترابط فيها المكونات مع بعضها.
- **الوظيفة (Function):** هي عمل كل مكون منفرداً بوصفه جزءاً من البنية.

• الوظيفة Function

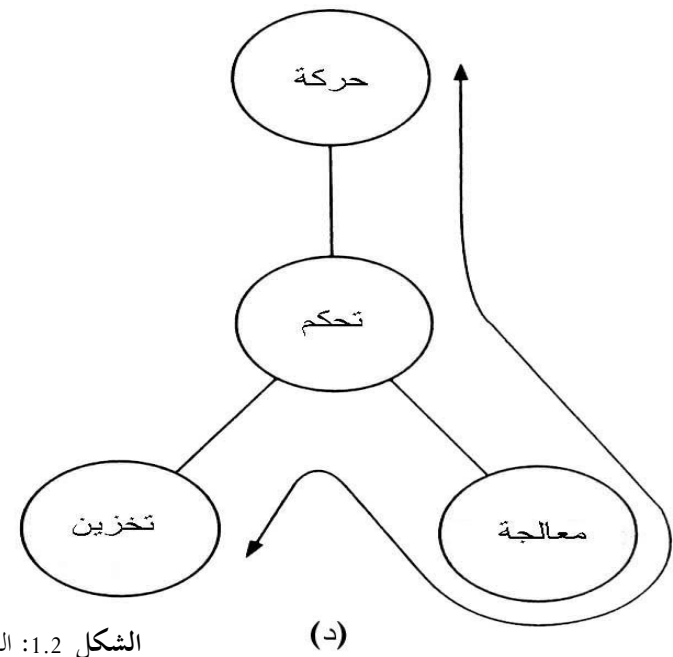
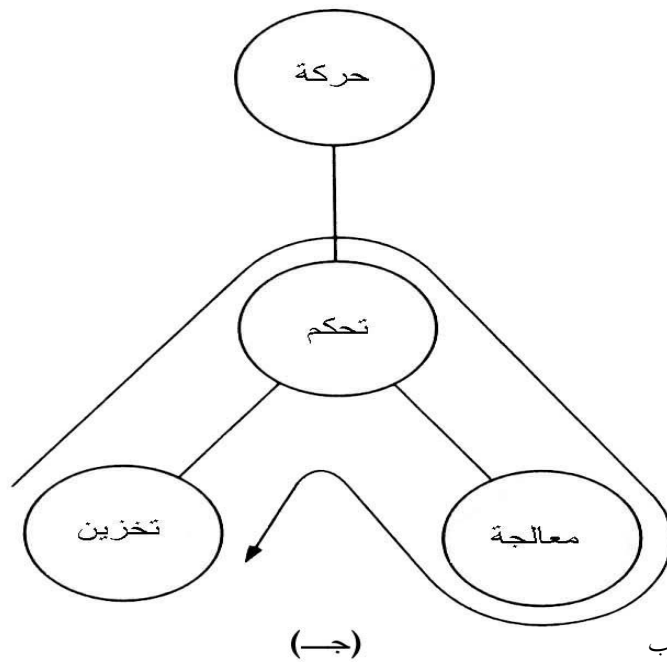
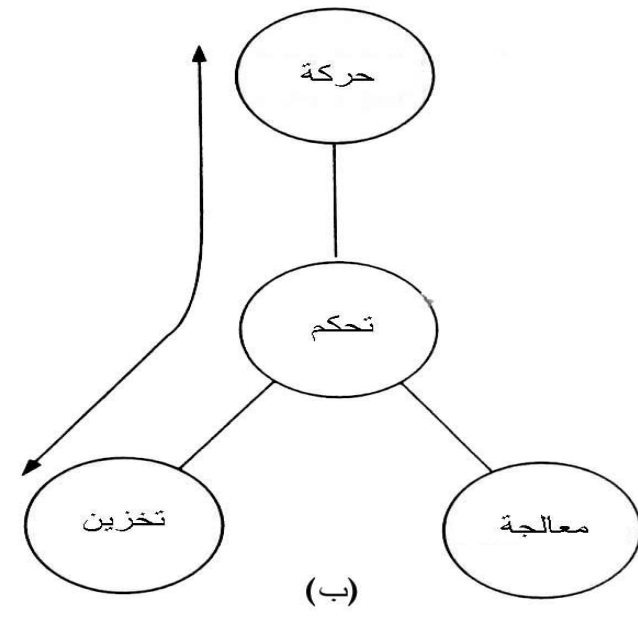
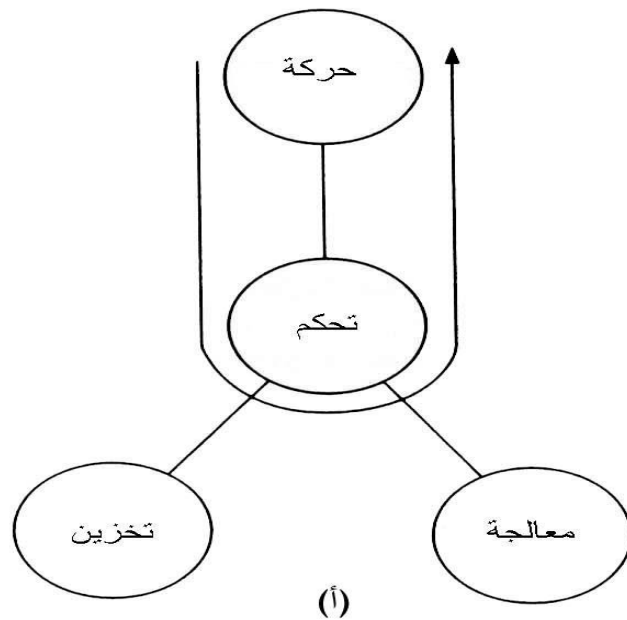
إن بنية الحاسوب ووظيفته هما، من حيث المبدأ، بسيطتان. نجد في الشكل 1.1 توضيحاً للوظائف الأساسية التي يمكن أن ينجزها الحاسوب. وبعبارة عامة، للحاسوب أربعة وظائف فقط:

- معالجة المعطيات Data Processing،
- تخزين المعطيات Data Storage،
- تحريك (أو نقل) المعطيات Data Movement،
- التحكم Control.

وبالطبع يجب أن يكون الحاسوب قادراً على أن يعالج المعطيات. يمكن أن تأخذ المعطيات أشكالاً متنوعة، ويمكن أن تختلف متطلبات المعالجة تفاوتاً واسعاً. ومع ذلك، سنرى أن هناك طرائق وأنماطاً محدودة لمعالجة المعطيات.



الشكل 1.1: تصوّر وظيفي للحاسوب



الشكل 1.2: العمليات الممكنة للحاسوب

يبين الشكل 1.2 انواع العمليات الأربعة الممكنة.

- يمكن أن يعمل الحاسوب كجهاز تحريك معطيات (الشكل 1.2 أ)، وهو، بكل بساطة، ينقل المعطيات من طرفية واحدة أو من خط اتصالات إلى آخر.
- ويمكن أن يعمل أيضاً كجهاز تخزين معطيات (الشكل 1.2 ب)، لمعلومات منقولة من البيئة الخارجية لتخزينها^{1,2} في الحاسوب عملية القراءة والعكس بالعكس عملية الكتابة
- يبين المخططان الأخيران عمليات تتضمن معالجة معطيات قبل تخزينها (الشكل 1.2 ج) أو على الطريق بين التخزين والبيئة الخارجية (الشكل 1.2 د).

المكوّنات البنيوية الرئيسية للحاسوب

Major components are processor, memory, I/O

وبعض وسائل التوصيل البيني لجميع هذه المكوّنات.

● **وحدة المعالجة المركزية (Central Processing Unit, CPU):**

تتحكم في عمل الحاسوب وتنجز وظائف معالجة المعطيات. ويشار إليها غالباً ببساطة بالمعالج.

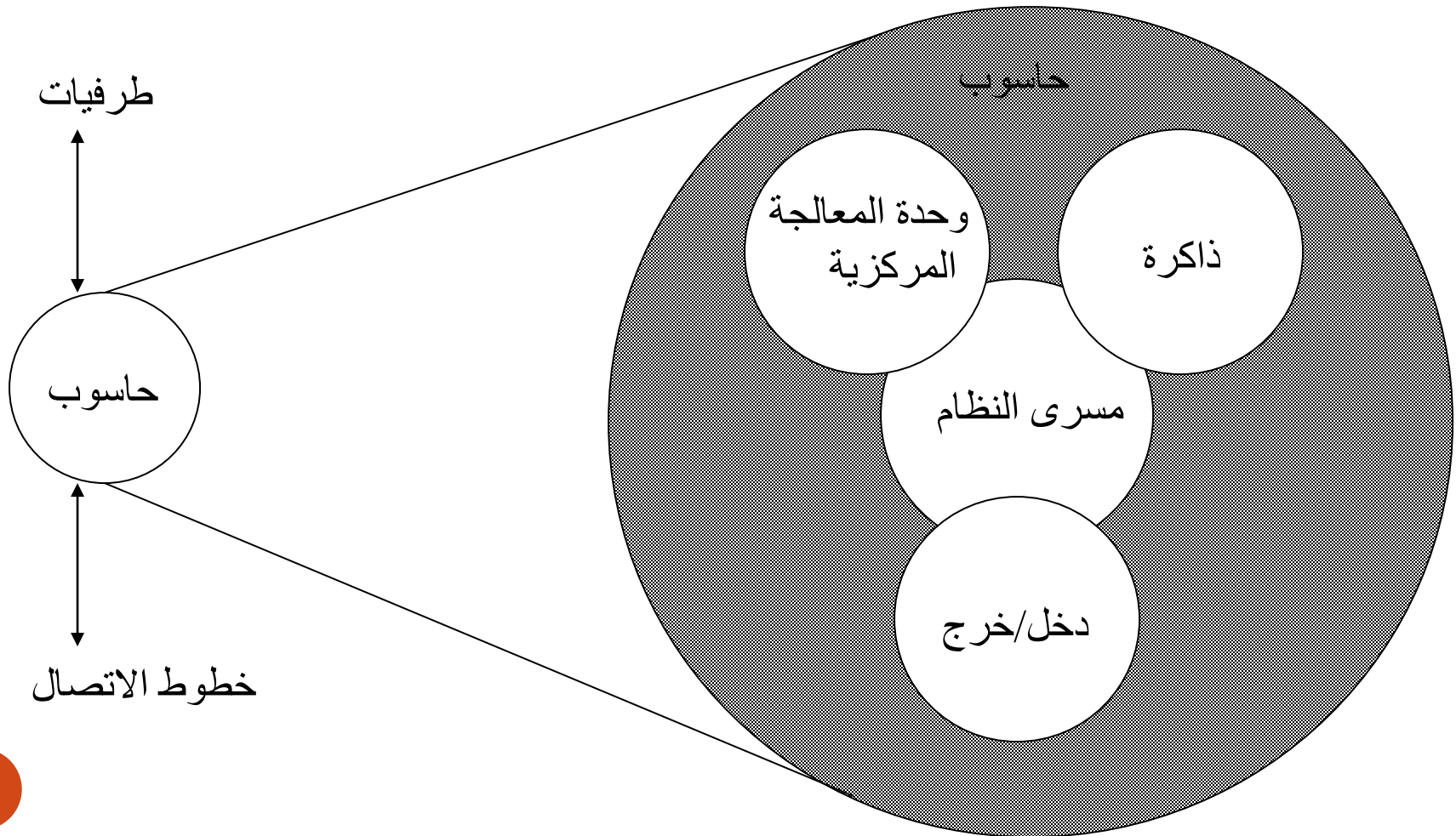
● **الذاكرة الرئيسية (Main Memory):** تخزن المعطيات.

● **وحدة الدخل/الخرج (Input/Output, I/O):** تحرك المعطيات بين الحاسوب وبيئته الخارجية.

● **الترباط البيني للنظام:** وهي آلية تحقق الاتصال بين المعالج والذاكرة الرئيسية ووحدة الدخل والخرج.

قد يحوي الحاسوب مكوّناً واحداً أو أكثر من كل من المكوّنات المذكورة سابقاً

بنية المستوى الأعلى



العناصر الرئيسية لوحدة المعالجة المركزية

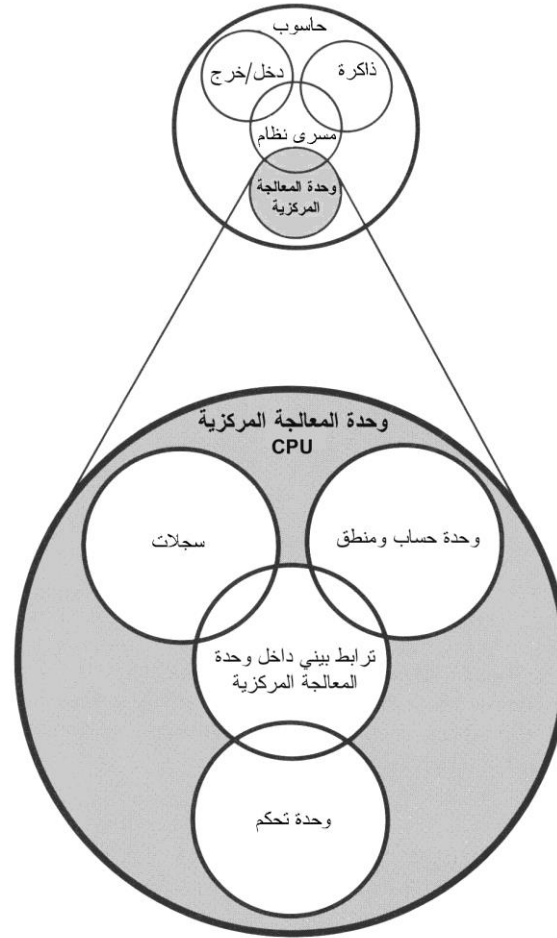
Major components are control unit, registers, ALU, and instruction execution unit

- تتألف وحدة المعالجة المركزية (CPU)، بدورها، من وحدة تحكم ووحدة حساب ومنطق (ALU) وسجلات داخلية ووحدة تنفيذ التعليمات ووسائل التوصيل البيني.
- تقوم وحدة التحكم ضمن نظام الحاسوب بإدارة موارده وتنسق أداء أجزائه الوظيفية وفق هذه التعليمات

المكوّنات البنوية الرئيسية لـ CPU

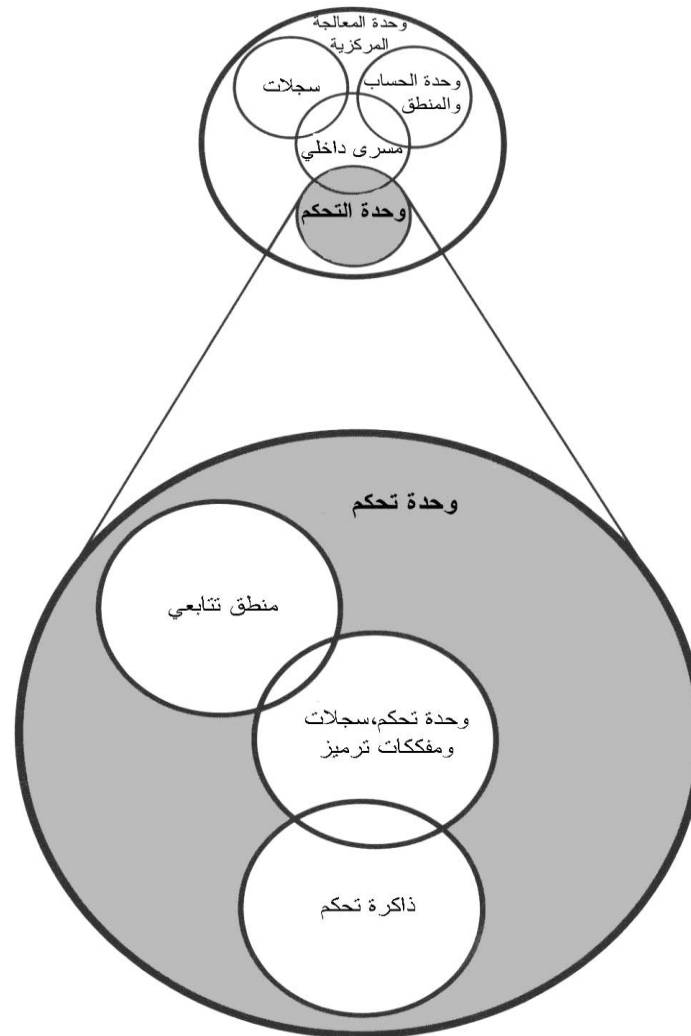
- **وحدة التحكم (Control Unit, CU):** وتتحكم في عمل وحدة المعالجة المركزية ومن ثمّ الحاسوب.
- **وحدة الحساب والمنطق (Arithmetic Logic Unit, ALU):** وتُنفّذ وظائف معالجة معطيات الحاسوب.
- **السجلات (Registers):** وتقدم تخزيناً داخلياً لوحدة المعالجة المركزية.
- **الترابط البيني لوحدة المعالجة المركزية (CPU Interconnection):** وهي آلية تحقق الاتصال بين وحدة التحكم، ووحدة الحساب والمنطق ، والسجلات.

بنية وحدة المعالجة المركزية - Structure - The CPU



وحدة التحكم - Control unit

Major components are control memory, microinstruction sequencing logic , and registers.



What is a Bus?

A communication pathway connecting two or more devices -

Usually broadcast -

Often grouped

A number of channels in one bus

e.g. 32 bit data bus is 32 separate single bit channels

Power lines may not be shown Carries data

Remember that there is no difference between “data” and “instruction” at this level

Width is a key determinant of performance

8, 16, 32, 64 bit

مساري النظام System Buses

يتألف الحاسوب, في المستوى الأعلى, من مكّونات رئيسية هي المعالج والذاكرة ووحدة الدخل/الخرج. أما السلوك الوظيفي للنظام فيشمل تبادل إشارات المعطيات والتحكم بين هذه المكّونات و ضمنها. ولتحقيق هذا التبادل ينبغي توصيل هذه المكّونات بينياً. لدينا ثلاثة أنواع للـ Data path تربط كل المكونات الأساسية للحاسوب بعضها ببعض .

1-Control lines:

مسؤولة من نقل إشارات التحكم

2-Address lines:

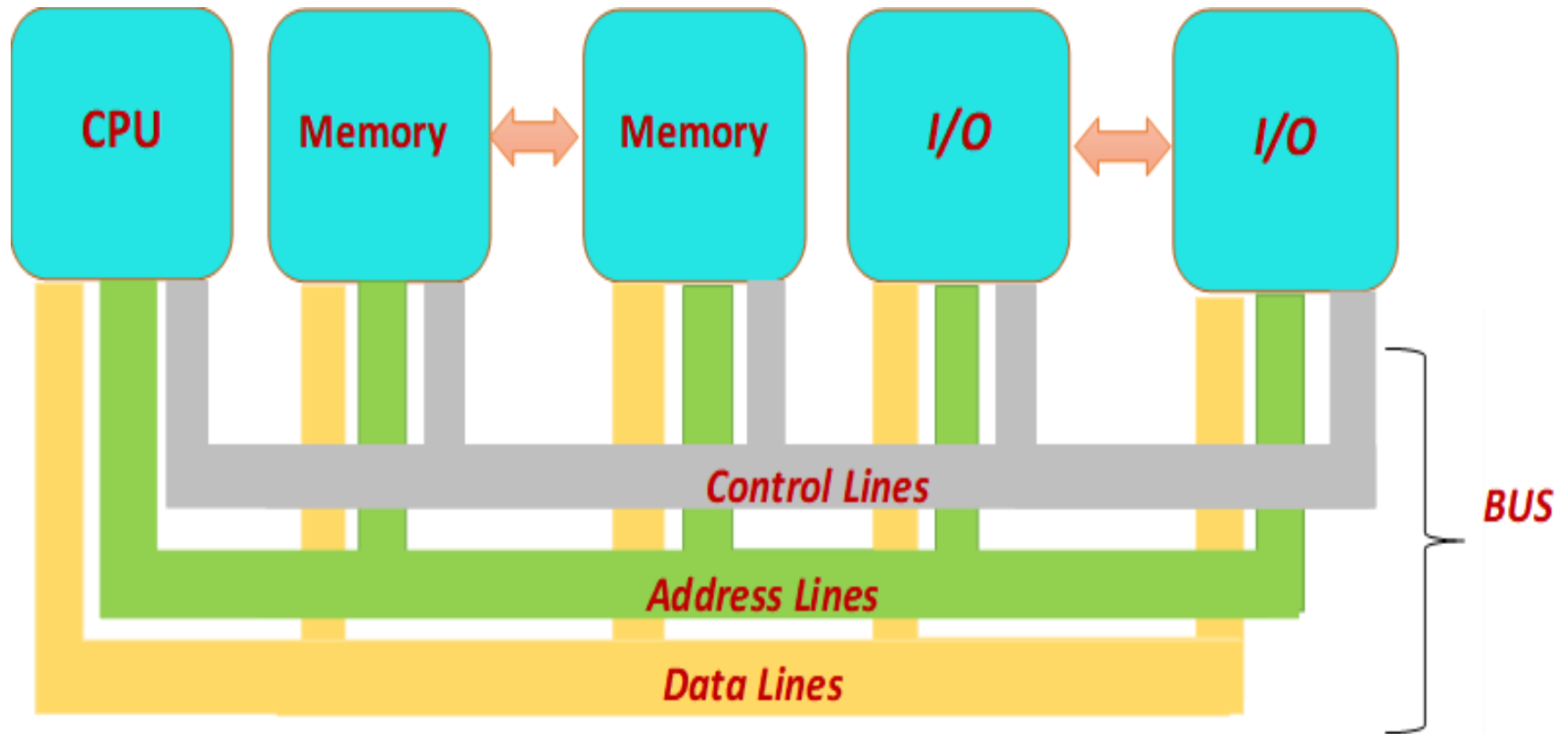
مسؤولة عن نقل إشارات العناوين

3-Data lines: مسؤولة عن نقل إشارات البيانات

المساري Buses

	الشبكات	القناة	مسرى النظام
الاستخدام	الحواسيب	التجهيزات	الدارات
المسافة	>1000 m	10 - 100 m	0.1 m
عرض الحزمة	10 - 1000 Mb/s	40 - 1000 Mb/s	320 - 2000+ Mb/s
التأخير	مرتفعة (1ms)	متوسطة	منخفضة
الموثوقية	منخفضة Extensive CRC	متوسطة Byte Parity	مرتفعة Byte Parity

أنواع الـ Data path



المراجع

Patterson – Hennesey, Computer Organization and Design, 2006

Willam Stallings, computer organization and architecture, 10th, 2016

Patterson-Hennesey, computer architecture A Quantitative Approach
Sixth Edition, 2019

Willam Stallings, computer organization and architecture, 5th, 2000

" بنيان الحواسيب والمعالجات الصغيرة " – د. نور الدين شيخ عبيد ود. نوار العوا (جامعة دمشق)