

## 7. PREKIDAČKE KARAKTERISTIKE BIPOLARNIH TRANZISTORA

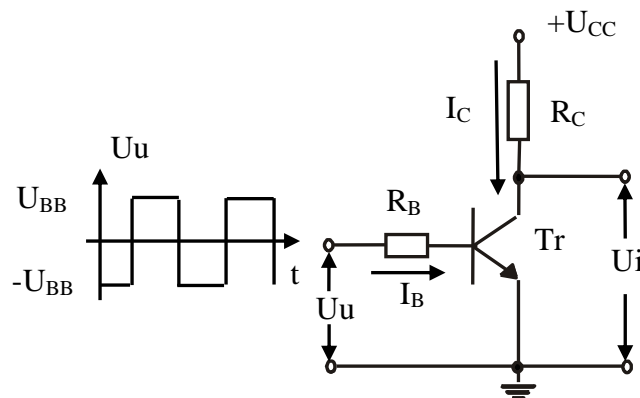
### BIPOLARNI TRANZISTOR KAO PREKIDAČKI ELEMENAT

U impulsnim i diitalnim kolima i sistemima tranzistor se koristi kao prekidač. Kada funkcioniše kao prekidač tranzistor se pobuđuje velikim signalima. U takvom režimu rada tranzistor se može nalaziti u jednom od dva stacionarna ili statička stanja:

- režim neprovođenja, kada je tranzistor isključen (prekidač otvoren, vrlo velika otpornost, približno beskonačno velika otpornost),
- režim provođenja, kada je tranzistor uključen (prekidač zatvoren, vrlo mala otpornost, približno nulta otpornost).

Pri pobuđivanju ulaznim signalima tranzistor prelazi iz jednog u drugo statičko stanje. Taj režim funkcionisanja se naziva prelaznim režimom. On se odnosi na proces uključivanja i isključivanja tranzistora, a u toku toga tranzistor prolazi kroz aktivni režim.

Osnovni spoj bipolarnog tranzistora kao prekidačkog kola prikazan je na sljedećoj slici.



Iako su mogući i postoje i spojevi bipolarnog tranzistora sa zajedničkom bazom i sa zajedničkim kolektorom, u praksi se najčešće koristi spoj sa zajedničkim emiterom. Zbog toga ćemo ovdje obradivati (koristiti) samo spoj sa zajedničkim emiterom. Zbog boljih njihovih karakteristika u prekidačkim kolima se uglavnom koriste bipolarni tranzistiri NPN tipa.

#### Radni režim tranzistora

Radna prava ovog prekidačkog kola se određuje iz jednačine:

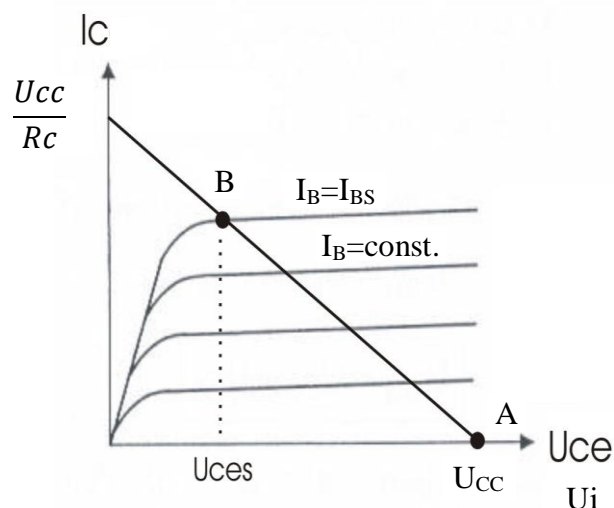
$$U_{CE} = U_i = U_{CC} - R_C I_C$$

i dobija se da je radna prava data sa:

$$I_C = \frac{U_{CC} - U_{CE}}{R_C} = \frac{U_{CC} - U_i}{R_C}.$$

Postoje dvije statičke radne tačke, u zavisnosti od veličine ulaznog napona, tj. od toga da li je tranzistor uključen ili isključen.

- Ako je tranzistor isključen ( $U_u = -U_{BB}$ ), onda je  $I_C \approx 0$  pa je ( $U_i \approx U_{CC}$ ), a to je statička radna tačka označena sa A na izlaznoj karakteristici na sljedećoj slici.
- Ako je tranzistor uključen ( $U_u = U_{BB}$ ), onda je on u zasićenju pa je ( $U_{izl} \approx U_{ces}$ ), tj. (0,1V – 0,3V), a to je statička radna tačka označena sa B na izlaznoj karakteristici na sljedećoj slici.



Prema tome, dvije statičke ili ustaljene radne tačke su označene sa A i B. Izlazni napon se može dobiti iz jednačine radne prave.

U statičkoj radnoj tački B tranzistor je uključen i u zasićenju, izlazni napon  $U_i$  ima malu vrijednost,  $U_i = U_{CES}$ , to je kolektorski napon tranzistora u zasićenju. Kako tada teče najveća struja kroz tranzistor ova radna tačka odgovara stanju zatvorenog prekidača.

U statičkoj radnoj tački A tranzistor je isključen, bazna i kolektorska struja tranzistora je jednaka nuli, pa je izlazni napon  $U_i$  jednak  $U_i = U_{CC}$ . Kako tada ne teče struja kroz tranzistor ova radna tačka odgovara stanju otvorenog prekidača.

Da bi tranzistor bio u radnoj tački B ulazni napon treba da bude pozitivan i toliko veliki da obezbjedi da oba PN spoja tranzistora budu direktno polarizovana i da struja baze bude dovoljno velika da tranzistor dovede u režim zasićenja (veća ili jednaka vrijednosti  $I_{BS}$  prikazanoj na prethodnoj slici).

Da bi tranzistor bio u radnoj tački A ulazni napon treba da bude negativan da bi emitterski PN spoj (spoj baza-emiter) bio inverzno polarizovan i da bi tranzistor bio isključen.

Proces prebacivanja tranzistora iz jednog u drugo statičko stanje predstavlja prelazni režim u toku koga se tranzistor nalazi u aktivnom režimu rada.

### Parametri tranzistora u zasićenju

Kada se dovodi pozitivni ulazni napon ( $U_u = U_{BB}$ ) PN spoj BE je direktno polarizovan, a tranzistor je uključen. Zavisno od vrijednosti struje baze  $I_B$  tranzistor će biti u aktivnom režimu ili u zasićenju.

Ako je tranzistor u aktivnoj oblasti onda vrijedi jednačina:

$$I_C = \beta I_B.$$

Tada se može pisati da je napon  $U_{BC}$

$$U_{BC} = U_{BE} - U_{CC} + I_C R_C$$

$$U_{BC} = U_{BE} - U_{CC} + \beta I_B R_C$$

Da bi tranzistor bio u zasićenju potrebno je da i njegov PN spoj BC bude direktno polarizovan i provodan, odnosno treba da bude

$$U_{BC} \geq U_{BCT},$$

tj. treba biti:

$$U_{BE} - U_{CC} + \beta I_B R_C \geq U_{BCT},$$

gdje je  $U_{BCT}$  napon praga PN spoja BC.

Iz ove jednačine se dobiva da će tranzistor biti u zasićenju ako je struja baze:

$$I_B \geq \frac{U_{CC} - (U_{BE} - U_{BCT})}{\beta R_C}.$$

Napon  $U_{BE} - U_{BCT} = U_{CES}$ , pa treba biti:

$$I_B \geq \frac{U_{CC} - U_{CES}}{\beta R_C}.$$

Kada je tranzistor u zasićenju njegova kolektorska struja je:

$$I_C = I_{CES} = \frac{U_{CC} - U_{CES}}{R_C}.$$

Na granici aktivnog područja i zasićenja je  $I_C = \beta I_B$ , odnosno  $I_{CS} = \beta I_{BS}$ , pa je odatle:

$$I_{BS} = \frac{I_{CS}}{\beta}.$$

To je potrebna struja baze da dovede tranzistor na granicu aktivnog područja i zasićenja, tj.

$$I_{BS} = \frac{U_{CC} - U_{CES}}{\beta R_C}.$$

Ako je  $I_B \geq I_{BS}$  tranzistor je u zasićenju, ako je  $I_B < I_{BS}$  tranzistor je u aktivnom području, a  $I_{BS}$  je:

$$I_{BS} = \frac{I_{CS}}{\beta} = \frac{U_{CC} - U_{CES}}{\beta R_C}.$$

Kada je tranzistor uključen on mora biti u zasićenju, ako radi kao prekidač, i u najnepovoljnijem slučaju, pa se uslov zasićenja tranzistora piše u obliku:

$$I_{BS} \geq I_{BSmax},$$

gdje je

$$I_{BSmax} = \frac{U_{CC} - U_{CES}}{\beta_{min} R_C}.$$

Onda je uslov zasićenja tranzistora konačno dat sa:

$$I_{BS} \geq \frac{U_{CC} - U_{CES}}{\beta_{min} R_C}.$$

Vidi se da se ovdje uzima  $\beta_{min}$  jer se koeficijent  $\beta$  tranzistora mijenja u funkciji temperature i funkciji struje emitera ili kolektora.

U praksi se koristi parametar koji definiše stepen zasićenja tranzistora

$$N = \frac{I_B}{I_{BS}} \geq 1.$$

To je koeficijent zasićenja tranzistora. U praktičnim primjenama N se kreće od 1,5 do 5.

Za konkretan prekidački spoj tranzistora prikazan na prethodnoj slici je:

$$I_B = \frac{U_{BB} - U_{BES}}{R_B}, I_{CS} = \frac{U_{CC} - U_{CES}}{R_C}.$$

Uslov zasićenja tranzistora je

$$I_B \geq \frac{I_{CS}}{\beta_{\min}},$$

pa slijedi da je

$$\frac{U_{BB} - U_{BES}}{R_B} \geq \frac{U_{CC} - U_{CES}}{\beta_{\min} R_C},$$

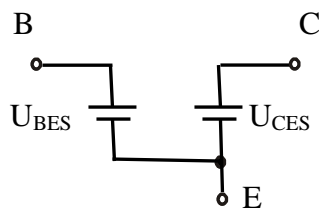
odnosno

$$R_B \leq \beta_{\min} R_C \frac{U_{BB} - U_{BES}}{U_{CC} - U_{CES}}.$$

Poslednji izraz definiše uslov zasićenja, odnosno kako treba odrediti vrijednost otpornosti  $R_B$  da bi tranzistor bio u zasićenju.

U zasićenju tranzistora se praktično mogu zanemariti otpornost baze i otpornost kolektora, a direktno polarizovani PN spojevi se mogu zamijeniti odgovarajućim naponskim generatorima, kolektorski sa  $U_{CES}$ , a emitterski sa  $U_{BES}$ .

Onda je ekvivalentna šema tranzistora u zasićenju prikazana na sljedećoj slici.



Napon  $U_{BES}$  je napon  $U_{BE}$  kad je tranzistor u zasićenju. Kod Si bipolarnih tranzistora taj napon je vrijednosti 0,6V do 0,7V, tj.  $U_{BES} \approx 0,7$  V. Napon  $U_{CES}$  je napon  $U_{CE}$  kad je tranzistor u zasićenju. Kod Si bipolarnih tranzistora taj napon je 0,1V do 0,3V, tj.  $U_{CES} \approx 0,2$  V.

### Parametri tranzistora u isključenom stanju

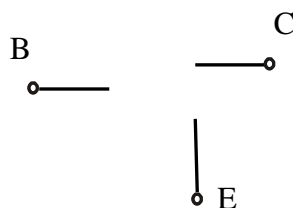
U takvom stanju oba PN spoja tranzistora su inverzno polarizovana i tranzistor je isključen. Tada je  $U_{BE} < 0$  i  $U_{BC} < 0$ . Obično se na ulaz dovodi negativan ulazni napon  $U_u = -U_{BB}$ . Ako se na ulaz dovede takav negativan napon  $-U_{BB}$ , onda je

$$U_{BE} = -U_{BB} < 0,$$

$$U_{BC} = -U_{BB} - U_{CC} < 0.$$

Oba PN spoja su inverzno polarizovana. U tranzistoru postoje samo inverzne struje PN spojeva. Te struje su vrlo male u odnosu na struje kad je tranzistor uključen. Mogu biti reda nA do reda  $\mu A$ , pa se mogu praktično zanemariti, tako da se u ekvivalentnoj šemi i emitterski i kolektorski PN spoj mogu predstaviti kao prekidi.

Onda je ekvivalentna šema tranzistora u isključenom stanju prikazana na sljedećoj slici.

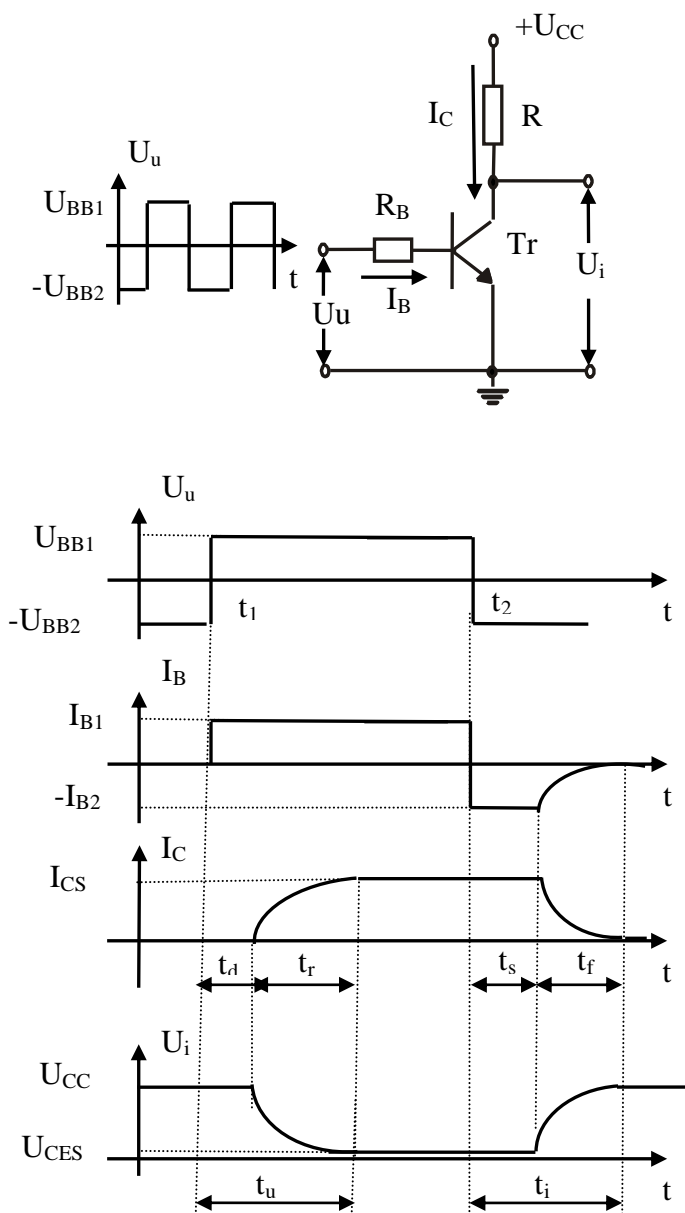


Praktično se može tako uzeti i uzima se iako postoje inverzne struje  $I_{CB0}$  ili  $I_{CE0}$  čije su vrijednosti praktično zanemarljive.

## PRELAZNI REŽIM BIPOLARNOG TRANZISTORA (DINAMIČKI PARAMETRI BIPOLARNOG TRANZISTORA)

Kada funkcioniše kao prekidač tranzistor se ne uključuje niti isključuje trenutno, već pri promjeni statičkih stanja prolazi kroz prelazni režim.

Posmatrajmo šta se dešava u tranzistoru kad se pobuđuje impulsnim signalima velikih vrijednosti, tj. kad funkcioniše kao prekidač. Šema tranzistora kao prekidača i odgovarajući naponski i strujni oblici su prikazani na sljedećoj slici.



Ovdje je sa  $t_u$  označeno vrijeme uključivanja tranzistora, a sa  $t_i$  je označeno vrijeme isključivanja tranzistora.

Vrijeme uključivanja tranzistora  $t_u$  se sastoji od dva vremenska intervala:

$$t_u = t_d + t_r,$$

gdje je  $t_d$  vrijeme kašnjenja početka uključivanja tranzistora, a  $t_r$  je vrijeme porasta struje kolektora.

Vrijeme isključivanja tranzistora  $t_i$  se sastoji takodje od dva vremenska intervala:

$$t_i = t_s + t_f,$$

gdje je  $t_s$  vrijeme zadržavanja struje kolektora (vrijeme tzv. storidž efekta, engl. storage effect), a  $t_f$  je vrijeme opadanja struje kolektora.

Minimalni period ulaznog signala je  $T_{\min} = t_u + t_i$ . Period ulaznog pobudnog signala mora biti veći od  $T_{\min}$ .

Struja baze pri uključivanju tranzistora (kada se na ulaz dovede  $U_u = U_{BB1}$ ) je:

$$I_{B1} = \frac{U_{BB1} - U_{BE}}{R_B}.$$

### Vrijeme kašnjenja početka uključivanja tranzistora $t_d$

Pri uključivanju tranzistora u trenutku  $t_1$  se dovodi pozitivan signal na ulaz, tj.  $U_u = U_{BB1}$ . Međutim, tranzistor se ne uključuje trenutno. Do trenutka  $t_1$  oba PN spoja su inverzno polarizovana. Inverzno polarizovani PN spojevi se ponašaju kao kondenzatori ( $C_e$  i  $C_c$ ).  $C_e$  je kapacitivnost inverzno polarizovanog emitorskog PN spoja BE, a  $C_c$  je kapacitivnost inverzno polarizovanog kolektorskog PN spoja BC. Te kapacitivnosti usporavaju proces uključivanja tranzistora.

Vrijeme kašnjenja početka uključivanja tranzistora  $t_d$  se sastoji iz dva vremenska intervala:

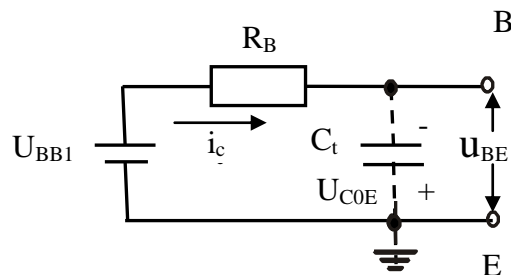
$$t_d = t_{d1} + t_{d2},$$

gdje je  $t_{d1}$  vrijeme potrebno za početak uključivanja tranzistora, a  $t_{d2}$  je vrijeme potrebno da počne da teče struja kolektora.

Da bi se tranzistor počeo uključivati potrebno je da bude  $U_{BE} > U_{BET}$ . Tek tada se pojavljuje struja baze i počinje da raste struja kolektora. Vrijeme kašnjenja početka uključivanja tranzistora je posljedica punjenja kapacitivnosti  $C_e$  i  $C_c$ . One su paralelno vezane, pa je njihova ekvivalentna vrijednost

$$C_t = C_e + C_c.$$

Za vrijeme  $t_{d1}$  koje je potrebno za početak uključivanja tranzistora ekvivalentna šema je prikazana na sljedećoj slici:



Promjena napona između B i E je data se:

$$u_{BE}(t) = U_{BB1} - i_c R_B,$$

gdje je struja kondenzatora  $i_c$  jednaka:

$$i_C(t) = \frac{U_{BB1} - U_{COE}}{R_B} \cdot e^{-\frac{t}{C_t R_B}},$$

pa je:

$$u_{BE}(t) = U_{BB1} - (U_{BB1} + U_{COE}) \cdot e^{-\frac{t}{C_t R_B}}.$$

Početni napon  $U_{COE}$  na ekvivalentnoj kapacitivnosti  $C_t$  je:

$$U_{COE} = U_{BB2},$$

a ekvivalentna kapacitivnost  $C_t$  je:

$$C_t = C_e + C_c.$$

Iz uslova uključivanja emitorskog PN spoja, tj. iz uslova:

$$u_{BE}(t_{d1}) = U_{BET},$$

dobiva se da je vrijeme  $t_{d1}$  potrebno za početak uključivanja tranzistora jednako:

$$t_{d1} = C_t R_B \ln \frac{U_{BB1} + |U_{BB2}|}{U_{BB1} - U_{BET}}.$$

Vrijeme  $t_{d2}$  je vrijeme potrebno za prolazak nosilaca elektriciteta od baze do kolektora, nakon uključivanja PN spoja BE. To vrijeme zavisi od karakteristika tranzistora i praktično iznosi:

$$t_{d2} \approx 0,22\tau_\alpha.$$

Ovdje je  $\tau_\alpha$  tzv. vremenska konstanta nosilaca elektriciteta u području baze za tranzistor u spoju sa ZB, odnosno tzv. vremenska konstanta tranzistora u spoju sa ZB. Ona zavisi od širine baze tranzistora i drugih tehnoloških parametara tranzistora.

U praksi je

$$t_{d2} \ll t_{d1},$$

te se  $t_{d2}$  zanemaruje, pa se uzima da je praktično:

$$t_d = t_{d1}.$$

### Vrijeme porasta struje kolektora $t_r$

Nakon što se PN spoj BE direktno polarizuje počinje da teče struja kolektora i ona se povećava (raste). Struja kolektora teži ka struji  $\beta \cdot I_{B1}$ . Tranzistor sada prvo prolazi kroz aktivno područje rada. Struja kolektora tada eksponencijalno raste od vrijednosti 0 do vrijednosti  $\beta \cdot I_{B1}$  kojoj teži.

Može se pokazati, ali nećemo to dokazivati, da je promjena struje kolektora tada data sa:

$$i_C(t) = \beta I_{B1} \left( 1 - e^{-\frac{t}{\tau_{\beta ekv}}} \right)$$

gdje je

$$\tau_{\beta ekv} = \tau_\beta + (\beta + 1)C_C R_C,$$

a

$$\tau_\beta = 1,22(\beta + 1)\tau_\alpha$$

je vremenska konstanta tranzistora u spoju sa zajedničkim emiterom.

Preko člana

$$(\beta + 1)C_C R_C$$

se uzima u obzir uticaj kolektorske kapacitivnosti  $C_c$  jer je kolektorski PN spoj inverzno polarizovan.

Kad tranzistor dođe u zasićenje ovaj interval  $t_r$  se završava. Struja kolektora se ne može više mijenjati. Onda se, iz uslova

$$i_c(t_r) = I_{CS} = \frac{U_{CC} - U_{CES}}{R_C}$$

i jednačine za struju  $i_c(t)$ , dobiva da je vrijednost za  $t_r$  data sa

$$t_r = \tau_{\beta_{ekv}} \ln \frac{\beta I_{B1}}{\beta I_{B1} - I_{CS}},$$

ili

$$t_r = \tau_{\beta_{ekv}} \ln \frac{I_{B1}}{I_{B1} - I_{BS}},$$

gdje je

$$I_{BS} = \frac{I_{CS}}{\beta}.$$

Ili se još može pisati:

$$t_r = \tau_{\beta_{ekv}} \ln \frac{1}{1 - \frac{1}{N}},$$

gdje je  $N$  koeficijent zasićenja tranzistora.

Iz ovog poslednjeg izraza se vidi da što je veći koeficijent zasićenja  $N$  tranzistora vrijeme  $t_r$  će biti manje.

### Vrijeme zadržavanja $t_s$

Pri isključivanju tranzistora u trenutku  $t_2$  se dovodi negativan signal na ulaz, tj.  $U_u = -U_{BB2}$ . Medjutim, tranzistor se ne isključuje trenutno. Za vrijeme  $t_s$  zadržava se ista vrijednost struje kolektora  $I_{CS}$  kao kad je tranzistor u zasićenju. Za vrijeme  $t_s$  dolazi do raščišćavanja viška nagomilanog naboja u području baze. Tek nakon toga tranzistor dolazi u aktivni režim i struja kolektora počinje da opada.

Kada je tranzistor u zasićenju oba PN spoja su mu direktno polazirovana. Tada u području baze dolazi do nagomilavanja naboja, koji je proporcionalan koncentraciji sporednih nosilaca emitovanih iz kolektora u bazu.

Kada se na ulaz dovede negativan napon emitterski PN spoj, zbog nagomilanog naboja, još uvijek se ponaša kao mala otpornost, približno kao kratak spoj, tako da u kolu baze tada teče struja

$$I_{B2} \approx \frac{U_{BB2}}{R_B}.$$

Tada dolazi do raščišćavanja nagomilanog naboja u području baze. Tek kada se to završi počinje da se smanjuje struja kolektora.

Može se pokazati (nećemo to dokazivati) da je  $t_s$  dato sa:

$$t_s = \tau_{\beta} \ln \frac{I_{B1} + I_{B2}}{I_{BS} + I_{B2}}.$$

Vidi se da će  $t_s$  biti manje što je veća negativna struja  $-I_{B2}$  koja vrši raščišćavanje naboja u području baze.



Pošto je za vrijeme  $t_s$  kolektorski PN spoj direktno polarizovan ne postoji kolektorska kapacitivnost  $C_c$  i nema nikakvog njenog uticaja na vremensku konstantu ni na vrijeme  $t_s$ .

### Vrijeme opadanja struje kolektora $t_f$

Sada je tranzistor u aktivnoj oblasti. PN spoj BE je direktno polarizovan, a PN spoj BC je inverzno polarizovan. Zbog inverzne polarizacije PN spoja BC uzima se opet u obzir kapacitivnost  $C_c$  inverzno polarizovanog kolektorskog PN spoja.

Može se pokazati (nećemo to izvoditi ni dokazivati) da je promjena struje kolektora u tom intervalu data sa:

$$i_C(t) = \beta(I_{B2} + I_{BS}) \cdot e^{-\frac{t}{\tau_{\beta kv}}} - \beta I_{B2}.$$

Iz uslova da struja kolektora prestane da teče, tj. Iz uslova

$$i_C(t_f) = 0$$

dobiva se da je:

$$t_f = \tau_{\beta kv} \ln \frac{I_{B2} + I_{BS}}{I_{B2}} = \tau_{\beta kv} \ln \left( 1 + \frac{I_{BS}}{I_{B2}} \right).$$

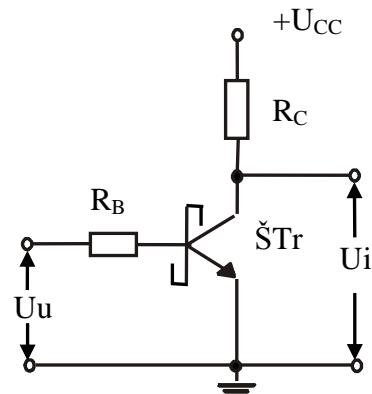
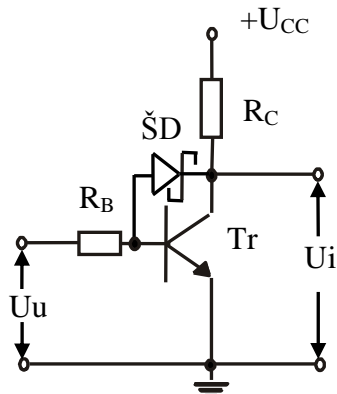
Iz prethodnog izraza se vidi da je vrijeme  $t_f$  kraće što je veća negativna struja  $-I_{B2}$  s kojom se tranzistor isključuje.

### Nezasićeni prekidači

Da bi se povećala brzina funkcionisanja tranzistora kao prekidača, odnosno da bi se smanjilo vrijeme trajanja prelaznih režima tranzistora, u praksi se često koriste rješenja koja sprečavaju odlazak tranzistora u zasićenje. U tom slučaju je  $t_s = 0$ , a može se koristiti i veća struja  $I_{B1}$ , odnosno veći napon  $U_{BB1}$ , tako da se smanje i vremena  $t_d$  i  $t_r$ . U praksi se najčešće, naročito kod integrisanih kola, koristi rješenje sa Šotkijevom diodom postavljenom između baze i kolektora tranzistora. Šotkijeva dioda i standardni bipolarni tranzistor povezani na taj način čine takozvani Šotkijev tranzistor.

Na sljedećoj slici su prikazani spoj standardnog bipolarnog tranzistora i Šotkijeve diode, te simbol Šotkijevog tranzistora.

Ovakvi prekidači ne idu u zasićenje pa se nazivaju nezasićeni prekidači. Opšte karakteristike takvih prekidača su velika brzina funkcionisanja, ali i povećana potrošnja energije.



Šotkijeva dioda ima manji napon praga uključivanja (napon praga od 0,3V do 0,4V) nego standardna Si dioda (kod koje je napon praga uključivanja od 0,6V do 0,7 V). Zbog toga se, kada je tranzistor uključen prvo uključi Šotkijeva dioda, prije nego što se uključi PN spoj baza-kolektor. Na Šotkijevoj diodi je tada napon 0,3V do 0,4 V. To nije dovoljno da se uključi PN dioda BC. Zbog toga se ne uključuje PN spoj BC i tranzistor ne odlazi u zasićenje. Zato nema nagomilavanja nosilaca u područiju baze, nema efekta zadržavanja i  $t_s = 0$ . Jedino je nešto povećan izlazni napon za nizak nivo u odnosu na slučaj kada je tranzistor u zasićenju. Taj napon je nešto veći je od  $U_{CES}$  i iznosi 0,3V do 0,4 V.

Svi ovi prekidači mijenjaju fazu izlaznog signala u odnosu na ulazni napon, pa se zbog toga nazivaju invertorima.