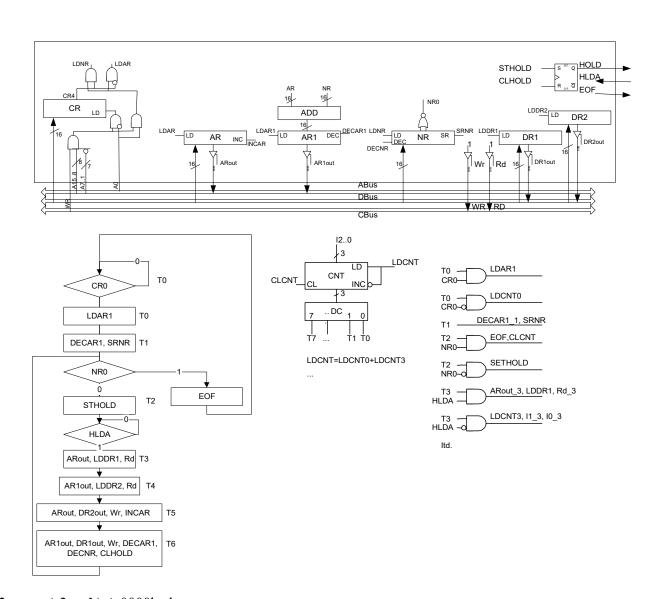


Elektrotehnički fakultet u Beogradu Katedra za računarsku tehniku i informatiku

25. Februar 2000 (Jan'00)

Pismeni ispit iz Arhitekture računara, Oktobar II 1999. Rešenja zadataka

1.



- **3. a)** 2 **b)** A 0000h obe.
 - c) F000, A 0000, A 0001, A 0003, B 0000, B 0001, B 0003, F001, F003
 - d) F000, A 0000, A 0001, B 0000, B 0001, B 0003, A 0003, F001, F003
 - e) F000, B 0000, B 0001, A 0000, A 0001, A 0003, B 0003, F001, F003

2. a)

Šta?	Početna adresa [h]	Poslednja adresa [h]
Ulazno-izlazni adresni prostor	C0 0000	FF FFFF
Adresni prostor rezervisan za RAM	00 0000	9F FFFF
Adresni prostor rezervisan za ROM	A0 0000	BF FFFF
Fizička RAM memorija	00 0000	5F FFFF
Fizička ROM memorija	B0 0000	BF FFFF

- **b)** 12 modula (A20..0, D15..0, fc, rd, wr, DC3/8)
- c) 2 modula (A19..0, D15..0, fc, rd)

d)

AddressBus	DataBus	BusCycleType	komentar
00 0000	A000	MRd	Dohvatanje instrukcije LOAD R1, 0
00 0001	0000	MRd	
00 0002	0000	MRd	
00 0000	A000	MRd	Dohvatanje operanda
00 0003	E004	MRd	Dohvatanje instrukcije STORE PC(F000), R1
00 0004	F000	MRd	
FF F005	A000	IOWr	Izvršenje instrukcije STORE; upis u IO adr. pr.
00 0005	E028	MRd	Dohvatanje instrukcije STORE (9h), R1
00 0006	0000	MRd	
00 0007	0009	MRd	
00 0009	0050	MRd	Dohvatanje adrese operanda
A000 00	0000	MRd	
50 0000	A000	MWr	Izvršenje instrukcije STORE; upis u M adr. pr.

e)

Ú fazi izvršenja instrukcija STORE inicira upis u memoriju. Međutim, odredišna adresa BF 0000 pripada opsegu adresa koje pripadaju fizičkoj ROM memoriji iz koje se može samo čitati. ROM memorija neće generisati FC signal, tako da procesor ne može da završi ciklus upisa na magistrali i ostaje blokiran. Da bi se to sprečilo potrebno je dodati jedno kolo koje će prepoznati da je došlo do upisa u ROM memoriju (dovoljno je dvoulazno I kolo, na čije ulaze dolaze WR i signal sa adresnog dekodera koji je aktivan za adrese rezervisane za ROM memoriju) i generisati FC. Isti signal se može voditi i na ulaz za prekide, da bi se izvršila prekidana rutina koja će signalizirati nedozvoljen upis u ROM memoriju.

4. Glavni program: LOAD #Fh ; initilize input OUT FF00h LOAD #3 LOAD #0 OUT FF30h STORE MSem0 LOAD #1000h Wait2: LOAD MSem2 STORE MAdr0 CMP #1 STORE MAdr1 JNZ Wait2 LOAD #100h HALT STORE MCnt0 STORE MCnt1 LOAD #5 OUT FF10h Prekidna rutine: LOAD #1 DMA1Int: LOAD #0 OUT FF20h STORE FF30h IN FF21h Lcheck: STORE FF00h AND #10h INC JZ LCheck STORE MSem2 INTD RTI LOAD MAdr1 SUB MAdr0 Per0Int: LOAD MAdr1 JL LAdd SUB MAdr0 IN FF22h JL Lput STORE (MAdr1) IN FF22h JMP Skip ADD (MAdr1) Ladd: IN FF22h STORE (MAdr1) ADD (MAdr1) JMP LCon Skip: INC MAdr1 Lput: IN FF22h INTE STORE (MAdr0) DEC MCnt1 Lcon: INC MAdr0 JNZ Lcheck DEC MCnt0 CLA JNZ Back0 OUT FF20h LOAD #0 OUT FF10h ; . . . ;stop PER0 Wait1: LOAD MSem0 INC AND #1 STORE MSem0 JZ Wait1 Back0: RTI ; initilize output LOAD #1000h OUT FF04h LOAD #100h STORE FF03h CLASTORE MSem2

II način: Bafer se na početku obriše, a onda se umesto smeštanja u bafer uvek radi sabiranje.

b)

	Zahtev za prekid	Zahtev za magistralu
PER0	256	-
PER1	-	-
PER2	-	-
DMA2	1	256