Предмет: Архитектура рачунара
Вежба: Механизам прекида
Група: 0
Датум и време:
Име и презиме:
Број индекса:
1. Процесор поседује 3 улаза за спољашње маскирајуће прекиде intr<31>, чији су нивои приоритета 3, 2 и 1, респективно, док је ниво приоритета главног програма 0. Захтев истог нивоа приоритета се не прихвата. У регистру IMR ( <i>Interrupt Mask Register</i> ) јединица на биту <i>i</i> значи да је дозвољен прекид са линије intr <i>i</i> . У току извршавања инструкције SUB R1, R2, R3 по линији intr1 стиже захтев за прекид. Да ли ће захтев бити прихваћен уколико су IMR<31>=111, PSWI=1, PSWL<10>=00?
а) да
b) зависи од резултата извршавања инструкције SUB
с) зависи од вредности IVTP
d) не
2. Адресни простор неког рачунара је 64КВ, а адресирање је бајтовско. Периферији PER2 придружен је улаз 1 у IV табели, а IVTP=0. На којој адреси у меморији (у IV табели) се налази адреса прекидне рутине за периферију PER2?
a) 0002h
b) 0001h
c) 0003h
d) 0004h
3. Адресни простор неког рачунара је 64KB, а адресирање је бајтовско (магистрала података је 8-битна). Периферије након прихватања inta сигнала процесору шаљу произвољан 6-битни број улаза у табели прекидних рутина по линијама DBUS<50>. Колика је величина табеле прекидних рутина?
а) 128 бајта
b) 64 баjта
с) 32 бајта
d) 256 баjта