



## SEVEN SEGMENT DISPLAY

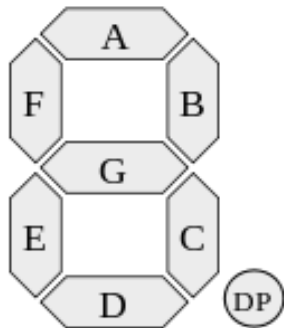
### 1. PARAMETRİK BASİT İŞLEM BİRİMİ

Bu bölümde, dördüncü haftada yaptığımız “bib3” modülünü girdi sayılarının uzunlukları parametrik olacak şekilde geliştirmeniz istenmektedir. Bir başka deyişle, tasarlayacağınız yeni işlem birimi modülünde, işleme alınacak sayıların genişliği 3 bit yerine devreyi oluştururken belirleyebileceğiniz bir parametreye bağlı olmalıdır. Çıkış sinyalinin uzunluğu da girişlere bağlı olarak artırılacaktır.

- **[Gerçekleştirme]:** “bib3” modülünün üstüne geliştireceğiniz yeni parametrik modüle “bibp” ismini verin. “bibp” modülünün “buyruk” girişinin en anlamlı 3 biti yine işlem türünü belirtecektir. Geriye kalan bitlerin sayısı “UZUNLUK” parametresi ile belirlenecek olup, iki adet “UZUNLUK” bitlik sayının “buyruk” girişinin hangi bitlerine karşılık geldiğine karar vermek size bırakılmıştır. “sonuc” çıkışının uzunluğunun “UZUNLUK” parametresine bağlı olması gerektiğini dikkat edin. “bibp” modülünü Verilog ile davranışsal olarak modelleyin.
- **[Doğrulama]:** Gerçekleştirmiş olduğunuz “bibp” modülünün istenildiği gibi çalıştığından emin olmak için, bu modülü test eden testbench kodunu yazın. “UZUNLUK” parametresini 3 olarak belirleyin, “bib3” modülünde girdilere verdiğiniz değerlerin aynılarını bu testbenchte de kullanın ve iki modülün de aynı sonucu verip vermediğini gözlemleyin. Vivado yazılımını kullanarak modülün simülasyonunu yapıp, karedalga görünümünden (Waveform) modülün işlemlerin sonuçlarını doğru verip vermediğini kontrol edin.
- **[FPGA Kartı ile Deneme]:** “bib3” modülünü kullanarak yazmış olduğunuz uygulamayı, “bibp” modülünü kullanarak yazın. Yazmış olduğunuz uygulamanızın adına “FPGAbibp” adını verin ve 4 değerinde bir parametre belirleyerek bu parametreyi kullanarak bitlerinizi ayarlayın. En az sayıda Switch ve LED kullanmanız gerekmektedir. Uygulamanız için bir Bitstream üretin. FPGA’in Switch’leri yardımıyla girişlere istediğiniz değerleri verin, işlemi seçmek için uygun butona basın. LED’lerin seçtiğiniz değer ve işlemler sonucunda doğru bir şekilde ikilik tabanda yandığını gözlemleyin.

### 2. BİNARY CODED DECİMAL (BCD) TO SEVEN SEGMENT DISPLAY

Bu bölümde, **Seven Segment Display kontrolcü modülleri** tasarlayıp, bu modülleri Verilog dili ile Davranışsal Modelleme (Behavioral Modeling) yaparak gerçekleştirmeniz istenmektedir.



Yandaki şekilde bir Seven Segment Display aygıtı gösterilmiştir. Bu aygıtın girişleri (A, B, C, D, E, F, G, DP) aktive edildiğinde (bizim uygulamamızda, bu girişlere **mantık-0 verildiğinde**) girişlerin karşılık geldikleri LED ışıklar yanmaktadır. Bu ışıklar belli bir düzende yakılarak rakamlar ve harfler ifade edilir. Seven Segment Display’i özellikle eski dijital saatlerden hatırlayabilirsiniz.

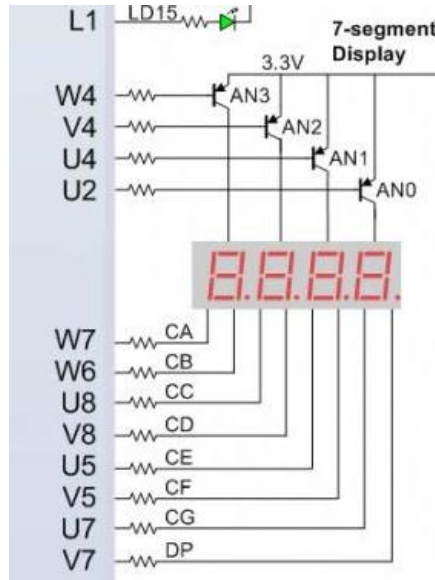
Bu uygulamada Seven Segment Display ile ilgili çeşitli modülleri gerçekleştireceksiniz.



## BİL264L - Mantıksal Devre Tasarımı Laboratuvarı

### Lab 5

- **[Gerçekleştirme]:** BCD formatındaki bir sayıyı Seven Segment Display'e dönüştüren bir modül gerçekleştirmeniz isteniyor. Modülünüz 4 bitlik BCD sayıyı Seven Segment Display üzerinde görselleştirecektir. Sizden istenen bu modülü, Verilog ile davranışsal düzeyde gerçekleyin. Modülünüze "BCDto7SD" adını verin. Modülünüzün, 4 bitlik "bcd" isminde BCD sayı girişi ve her biri Seven Segment Display aygıtının bir LED'ine karşılık gelen 8 adet 1 bitlik çıkışları olacaktır. Çıkışlar yukarıdaki Seven Segment Display aygıtında gösterildiği şekilde isimlendirilmelidir. Bu uygulama için "DP" çıkışı kullanılmayacağından bu çıkışa her zaman mantık-0 sürmelisiniz.
- **[Doğrulama]:** Gerçekleştirmiş olduğunuz "BCDto7SD" modülünün girdi olan BCD sayısı için doğru çıkışlara mantık-1 değerini verdiğiinden emin olmak için, bu modülü test eden "tb\_BCDto7SD" testbench kodunu yazın. Vivado yazılımını kullanarak modülün simülasyonunu yapıp, karedalga (Waveform) görünümünden modülün doğru çalıştığını kontrol edin.
- **[FPGA Kartı ile Deneme]:** Derste kullandığımız FPGA kartındaki PIN'ler Şekil 2'de gösterilmektedir. {W7, W6, U8, V8, U5, V5, U7, V7} PIN'leri, Seven Segment Display bölümünde Şekil 2'deki {A, B, C, D, E, F, G, DP} girişlerine denk gelmektedir. Bu PIN'ler, BASYS 3 kartında bulunan tüm Seven Segment Displayler için ortaktır. Bu nedenle, Seven Segment Display ile ifade etmek istediğiniz bir sayı, o anda aktif olan tüm displaylerde görünecektir.  
Yine Şekil 2'de görülen {W4, V4, U4, U2} PIN'leri, o anda hangi Seven Segment Display Aygıt(lar)ının aktif olduğunu belirtmek için kullanılır. Örneğin, en sağdaki Seven Segment Aygıtını çalıştırmak için U2 PIN'ini aktifleştirmemiz gerekir.



Şekil 2: BASYS 3 bordu için Seven Segment Display PIN Diyagramı.

Simülasyon yaparak doğru çalıştığından emin olduğunuz "BCDto7SD" modülünü kullanarak, aşağıda belirtilen maddeleri sağlayan "FPGA\_BCDto7SD" isimli bir uygulama yazın. Uygulamanızda,

- 4 bitlik "bcd" girişi, 4 bitlik "an" çıkışı, 7 bitlik "segment" çıkışı ve 1 bitlik "dp" çıkışı bulunmalıdır.
- BCD sayısını FPGA kartınızda en sağdaki 4 Switch'e göre ayarlayın.
- "BCDto7SD" modülü için yazdığınız Verilog kodunda, Seven Segment Display girişlerine



## BİL264L - Mantıksal Devre Tasarımı Laboratuvarı

### Lab 5

mantık-1 vererek girişlerin karşılık geldiği değerleri gözlemliyorduk, fakat BASYS 3 kartında Seven Segment Display LEDleri, ilgili PIN'lere mantık-0 verilerek yakılıyor. Bunun için daha önce yazdığınız modülü değiştirmek yerine, bu modülü, girişleri "BCDto7SD" modülüyle aynı olan, ancak çıkışları yazdığınız modülün çıkışlarının **değilleri** olan "FPGA\_BCDto7SD" isimli yeni bir modül oluşturmanız işinizi kolaylaştıracaktır.

- 3 bitlik "an" çıkışını U2 PIN'ine denk gelen bit 0, diğer bitler 1 olacak şekilde sabitleyin. Böylece sadece en sağdaki Seven Segment Display Aygıtının LED'leri yanacaktır. (Sadece U2 PIN'i 0 değeri ile aktifleştirildiği için)

Uygulamanız için bir Bitstream üretin. FPGA'in Switch'leri yardımıyla Seven Segment Displaylere istediğiniz değerleri verin, displayde görünen sayının sizin girdi olarak verdiğiniz sayıya eşit olduğuna emin olun.

### 3. TOPLAMA İŞLEMİ SONUCUNUN SEVEN SEGMENT DİSPLAY İLE GÖSTERİLMESİ

Bu bölümde 6 bitlik iki ikiye tümleyen formatında sayının toplamını hesaplayan, ve bu toplamı iki basamak şeklinde Seven Segment Display kullanarak gösteren bir modül gerçekleştirmeniz istenmektedir. Negatif sonuçları göstermek için "DP" çıkışına mantık-1 verin. 6 bitlik toplama işlemini daha önceki uygulamalarda gerçekleştirdiğiniz Full Adder ve Half Adder modüllerini kullanarak yapın. Toplama sonucunun Seven Segment Display'de gösterilmesi kısmını ise önceki bölümde gerçekleştirdiğiniz "BCDto7SD" modülünü ve Davranışsal Modelleme yaparak gerçekleştirebilirsiniz.

- **[Gerçekleştirme]:** 6 bitlik iki sayıyı toplayarak, sonucu Seven Segment Display ile gösterecek modüle "Adder7SD" ismini verin. Bu mSevenodül, "sayı1" ve "sayı2" isimlerinde iki adet 6 bitlik giriş sinyali alacaktır. Çıkış sinyalleri ise giriş bölümünde gösterilen Seven Segment Display aygıtı üzerinde yazanlarla aynı isimde olmalıdır. Gerçekleştireceğiniz modül 6 bitlik ikiye tümleyen formatındaki sayıları toplayacağından, sonucu göstermek için iki basamağa ihtiyacınız olacaktır. O yüzden "DP" hariç, tüm çıkış sinyallerini **ikişer** bit olacak şekilde ayarlayın. Yani, A[0] ve B[0] gibi çıkış sinyalleri birinci basamağa aitken, A[1] ve B[1] gibi sinyaller ise ikinci basamağa ait olacaktır.
- **[Doğrulama]:** Gerçekleştirmiş olduğunuz "Adder7SD" modülünün girdi olan BCD sayısı için doğru çıkışlara mantık-1 değerini verdiğinden emin olmak için, bu modülü test eden "tb\_Adder7SD" testbench kodunu yazın. Vivado yazılımını kullanarak modülün simülasyonunu yapıp, karedalga (Waveform) görünümünden modülün doğru çalıştığını kontrol edin.
- **[FPGA Kartı ile Deneme]:** Simülasyon yaparak doğru çalıştığından emin olduğunuz "Adder7SD" modülünü kullanarak aşağıda belirtilen maddeleri sağlayan "FPGA\_Adder7SD" isimli bir uygulama yazınız. Uygulamanızda,
  - İlk 6 bitlik sayıyı FPGA kartınızın en soldaki 6 Switch'e göre ayarlayın.
  - İkinci 6 bitlik sayıyı FPGA kartınızın en sağdaki 6 Switch'e göre ayarlayın.
  - "Adder7SD" modülünün sadece onlar basamağını en sağdaki Seven Segment Display aygıtını kullanarak gösterin. Negatif değerler için "dp" çıkışını da aktifleştirmeyi unutmayın.
  - "Adder7SD" modülünün birler basamağını en soldaki LED'leri ikilik tabanda yakarak gösterin.

Uygulamanız için bir Bitstream üretin. FPGA'in Switch'leri yardımıyla istediğiniz değerleri verin, Seven Segment Display'de yanan sayının sizin girdi olarak verdiğiniz sayıların toplamının onlar basamağına eşit olduğundan emin olun.



## BİL264L - Mantıksal Devre Tasarımı Laboratuvarı

### Lab 5

#### 4. PARAMETRİK RAKAM GÖSTERİCİ

Bu bölümde giriş sinyali olarak verilen sayı parametrik olarak verilen rakam değeri kadar azaltıldığında gelen değeri Seven Segment Display'den gösteren bir modül gerçekleştirmeniz istenmektedir. Örneğin; parametre olarak "2" ve giriş sinyali olarak "4" verildiğinde, "2" rakamı Seven Segment Display çıkışından gösterilmelidir. "0" rakamından küçük sayılar için, rakamlar 9'dan başlayarak tekrar edecektir. Örneğin parametre "5" ve giriş "3" için gösterilecek rakam "8" olmalıdır.

- **[Gerçekleştirme]:** 4 bitlik giriş sinyaline sahip olan ve verilen parametreye göre azalmış rakamı Seven Segment Display'de oluşturan modüle "Param7SD" ismini verin. Bu modülün parametresi "EKSILECEK\_SAYI" isminde olmalıdır. 4 bitlik giriş ise "baslangic\_rakami" ismini verin. Çıkış sinyalleri yine bu föyün Giriş bölümündeki şekilde gösterilen formatta olmalıdır. Bu modülü Verilog ile Davranışsal Modelleme yaparak gerçekleştirin.
- **[Doğrulama]:** Gerçekleştirmiş olduğunuz "Param7SD" modülünün giriş sinyaline ve parametreye göre azaldığında doğru değeri verdiğinden emin olmak için, bu modülü test eden testbench kodunu yazın. Vivado yazılımını kullanarak modülün simülasyonunu yapıp, karedalga (Waveform) görünümünden modülün doğru çalıştığını kontrol edin.
- **[FPGA Kartı ile Deneme]:** Simülasyon yaparak doğru çalıştığından emin olduğunuz "Param7SD" modülünü kullanarak aşağıda belirtilen maddeleri sağlayan "FPGA\_Param7SD" isimli bir uygulama yazınız. Uygulamanızda,
  - EKSILECEK\_SAYI parametresini 4 olarak belirleyin.
  - "baslangic\_rakami" girişini FPGA kartınızın en sağdaki 4 Switch'ini kullanarak ayarlayın.
  - Çıkışı sadece en sağdaki Seven Segment Display Aygıtını kullanarak belirtin.

Uygulamanız için bir Bitstream üretin. FPGA'nın Switch'leri yardımıyla istediğiniz değerleri verin, Seven Segment Display'de yanan sayının, girdi olarak verdiğiniz sayıyı parametre değerini kadar azaltınca denk gelen rakamı gösterdiğini gözlemleyin.