31	27	26	25	24	20	) 19	9	15	14	12	11	7	6	0	
	funct7 rs2				rs1		funct3		rd		opcode		R-type		
imm[11:0]							rs1		funct3		rd		opcode		I-type
	imm[11:5] rs			rs2		rs1		fun	ct3	imm[4:0]		opcode		S-type	
iı	nm[12 10]	):5]			rs2		rs1		fun	ct3	imm[	4:1 11]	opc	ode	SB-type
imm[31:12]									1	rd	opc	ode	U-type		
imm[20 10:1 11 19:12]									]	rd	opc	ode	UJ-type		

## RV32I Base Instruction Set

		imn	n[31:12]	rd	0110111	LUI		
		imn	n[31:12]	rd	0010111	AUIPC		
	imı	m[20 1]	0:1 11 1	9:12]		rd	1101111	JAL
iı	mm[11:	0]		rs1	000	rd	1100111	JALR
imm[12 10]	mm[12 10:5] rs2		rs1	000	imm[4:1 11]	1100011	BEQ	
imm[12 10]	0:5]		rs2	rs1	001	imm[4:1 11]	1100011	BNE
imm[12 10]	0:5]		rs2	rs1	100	imm[4:1 11]	1100011	BLT
imm[12 10]	imm[12 10:5]		rs2	rs1	101	imm[4:1 11]	1100011	BGE
imm[12 10]	imm[12 10:5]		rs2	rs1	110	imm[4:1 11]	1100011	BLTU
imm[12 10]	imm[12 10:5]			rs1	111	imm[4:1 11]	1100011	BGEU
iı	mm[11:	0]		rs1	000	rd	0000011	LB
	mm[11:			rs1	001	rd	0000011	LH
	mm[11:			rs1	010	rd	0000011	LW
	mm[11:			rs1	100	rd	0000011	LBU
iı	mm[11:	0]		rs1	101	rd	0000011	LHU
imm[11:			rs2	rs1	000	imm[4:0]	0100011	SB
imm[11:	5]		rs2	rs1	001	imm[4:0]	0100011	SH
imm[11:			rs2	rs1	010	imm[4:0]	0100011	SW
iı	mm[11:	0]		rs1	000	rd	0010011	ADDI
	mm[11:			rs1	010	rd	0010011	SLTI
	nm[11:			rs1	011	rd	0010011	SLTIU
	mm[11:			rs1	100	rd	0010011	XORI
	mm[11:			rs1	110	rd	0010011	ORI
iı	mm[11:	0]		rs1	111	rd	0010011	ANDI
0000000	)	sh	namt	rs1	001	rd	0010011	SLLI
	0000000		$_{ m namt}$	rs1	101	rd	0010011	SRLI
	0100000		$_{ m namt}$	rs1	101	rd	0010011	SRAI
0000000		1	rs2	rs1	000	rd	0110011	ADD
	0100000			rs1	000	rd	0110011	SUB
	0000000 r			rs1	001	rd	0110011	SLL
	0000000 rs			rs1	010	rd	0110011	SLT
	0000000 rs			rs1	011	rd	0110011	SLTU
	0000000		rs2	rs1	100	rd	0110011	XOR
	0000000		rs2	rs1	101	rd	0110011	SRL
	0100000		rs2	rs1	101	rd	0110011	SRA
	0000000		rs2	rs1	110	rd	0110011	OR
0000000			rs2	rs1	111	rd	0110011	AND
0000	pre		succ	00000	000	00000	0001111	FENCE
	0000 0000		0000	00000	001	00000	0001111	FENCE.I
	000000			00000	000	00000	1110011	ECALL
000	000000	001		00000	000	00000	1110011	EBREAK
	csr			rs1	001	rd	1110011	CSRRW
	csr			rs1	010	rd	1110011	CSRRS
	csr			rs1	011	rd	1110011	CSRRC
	csr			zimm	101	rd	1110011	CSRRWI
	csr			zimm	110	rd	1110011	CSRRSI
	$\operatorname{csr}$			zimm	111	rd	1110011	CSRRCI