



FIGURE 3.16 – Machine à états générant les micro-instructions pour 1) Récupérer l'instruction en RAM (*fetch*) et brancher (*decode*) sur la sous-machine à état d'exécution de l'instruction 2) exécuter l'instruction (*execute*) récupérée en ne considérant ici que les instructions LDAi, LDAd, LDBi, STA, ADDA, JMP et JZA. Les transitions sont empruntées à chaque front montant d'horloge. Ici, chaque état se voit attribuer un code qui permet de savoir quels signaux de contrôle doivent être générés en fonction de la valeur du registre MicroPC. Les signaux de contrôle sont produit par la ROM adressée par le MicroPC. Notez que dans le dernier état du fetch, on peut charger une nouvelle valeur dans le MicroPC tout en incrémentant le registre PC.