

TUTORIAL AULA 5

PROJETO LÓGICO COMBINACIONAL

MULTIPLEXADORES E DECODIFICADORES

Passo 1. Implemente na FPGA um multiplexador de duas entradas, cada uma de 4 bits, e uma saída de 4 bits. Use os *switches* da placa para mapeamento das entradas e os *leds* para mapeamento da saída.

Passo 2. Implemente na FPGA um decodificador binário para 7 segmentos. A entrada deve ser de 4 bits. Use os *switches* da placa para mapeamento da entrada. Use os displays de 7 segmentos para mapeamento das saídas.

Passo 3. Usando uma estrutura de instanciação por componentes, implemente na FPGA a seguinte arquitetura:

