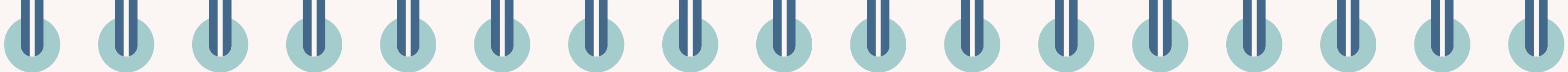




Tutorial

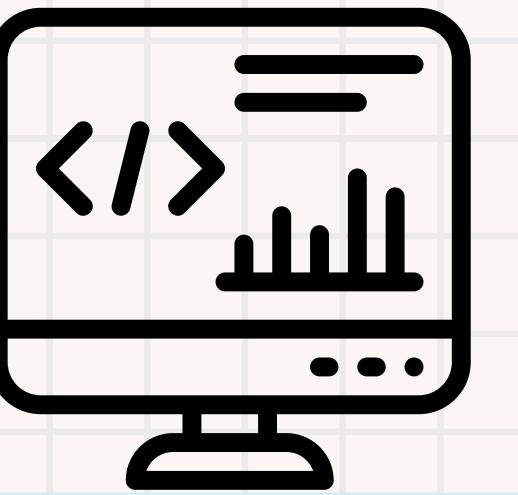
Modulação por FSK

**Laboratórios Didáticos para Ensino de Sistemas de
Comunicação**

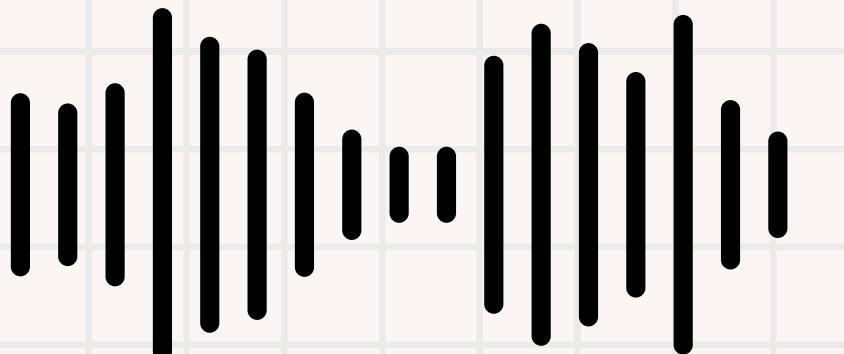


Materiais

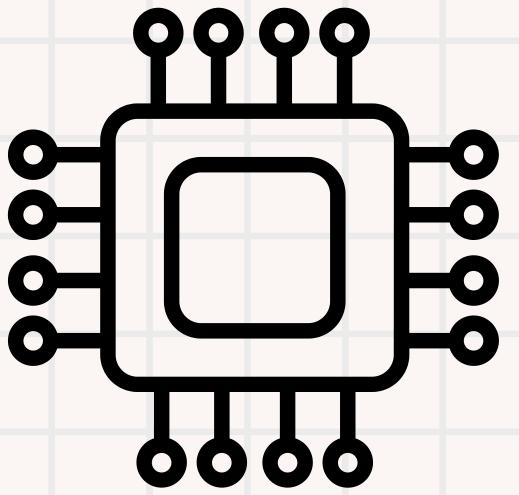
Pré-requisitos



Quartus Prime (Intel/
Altera FPGA)
instalados



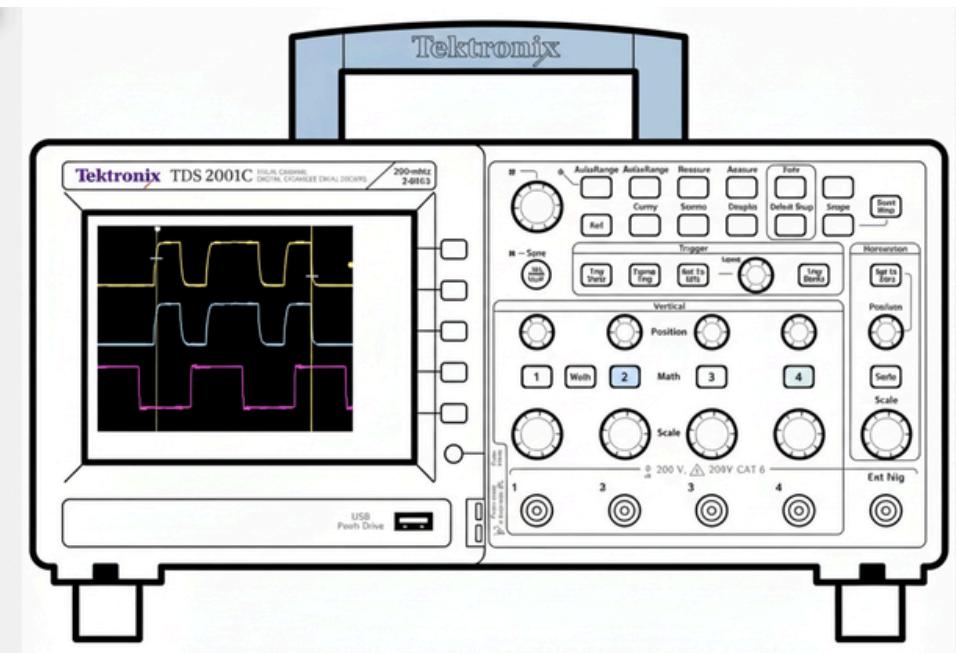
Conceito rápido de
Modulação FSK



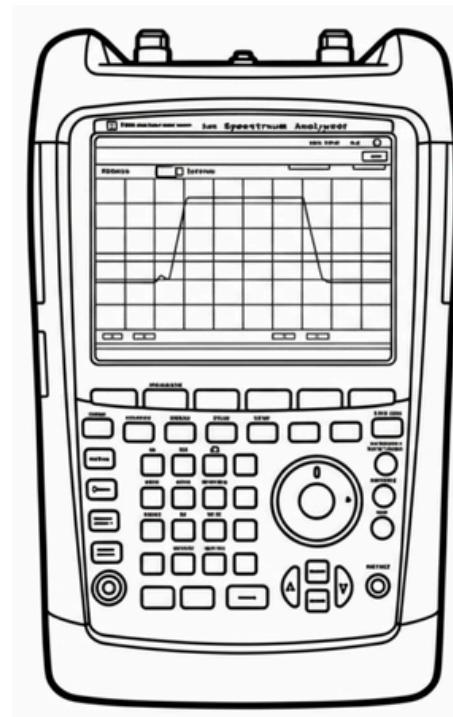
FPGA DE2-115

Materiais

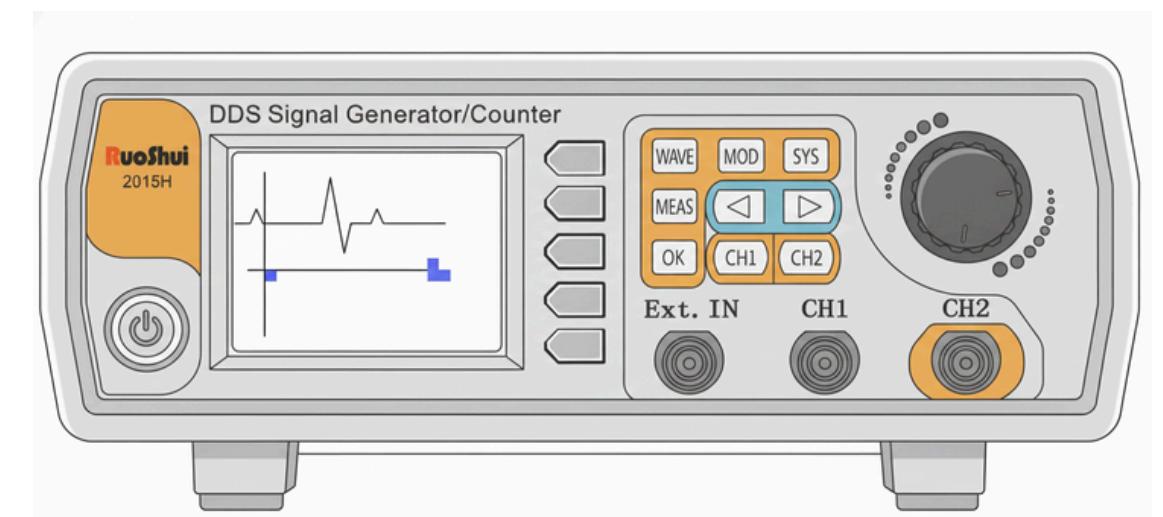
Equipamentos



Osciloscópio



Kit do Analisador
de espectro



Gerador de função



Materiais

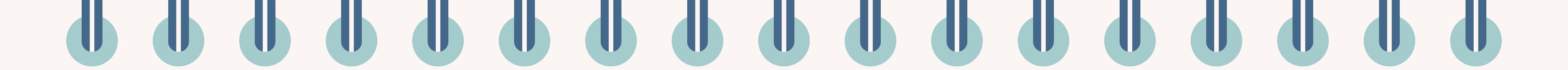
Equipamentos



Jumpers



Ponteiras de
osciloscópio



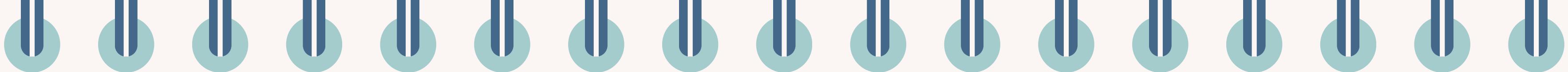
Introdução

QUARTUS

O FSK (Chaveamento de Frequência) é uma técnica de modulação digital que codifica dados variando a frequência de um sinal portador. Essa modulação utiliza frequências distintas para representar os bits: uma frequência alta (f_1) para o bit '1' e uma frequência baixa (f_2) para o bit '0'.

No QUARTUS:

- **Geração do Código FSK:** Criação de um circuito digital que atua como um sintetizador digital de frequência. Este circuito é capaz de alternar sua frequência de saída entre f_1 e f_2 , controlada pelo fluxo de dados binários de entrada.
- **Compilação e Mapeamento:** O código é compilado, sintetizado e mapeado para os recursos lógicos internos da FPGA.
- **Gravação na Placa DE2-115:** O código é carregado na placa DE2-115. Os pinos de saída da FPGA são configurados para gerar o sinal FSK, que estará disponível em um pino físico da placa (como uma saída GPIO).



Introdução

DE2-115 + Analisador de Espectro

- A DE2-115 executa o código VHDL, transformando o bit de controle em um sinal FSK real.
- O sinal de saída é conectado ao Analisador de Espectro para validação:
 - A presença de dois picos de frequência distintos no espectro confirma que a modulação FSK está sendo gerada corretamente.
 - Essa análise permite verificar a qualidade do sinal, como sua largura de banda e a pureza das portadoras.



Desenvolvimento



Passo a Passo



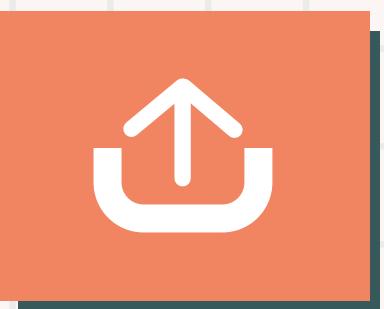


Desenvolvimento

Simulink

Arquivo do projeto

Para facilitar, é disponibilizado arquivo do modelo em QUARTIS no Github:



[Link Download](#)

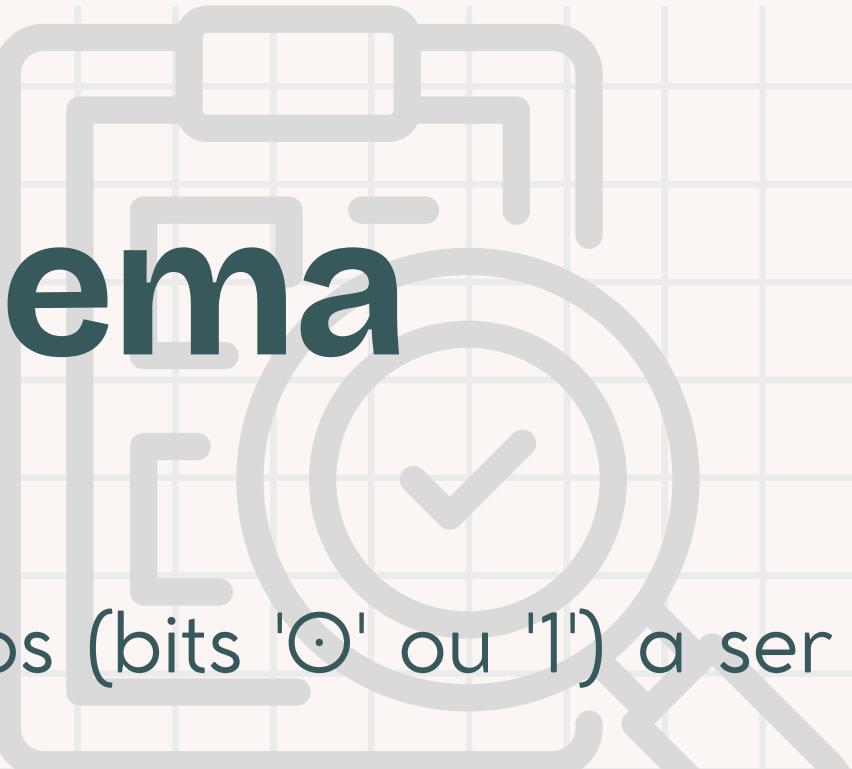


Desenvolvimento

Modulação FSK - Sistema

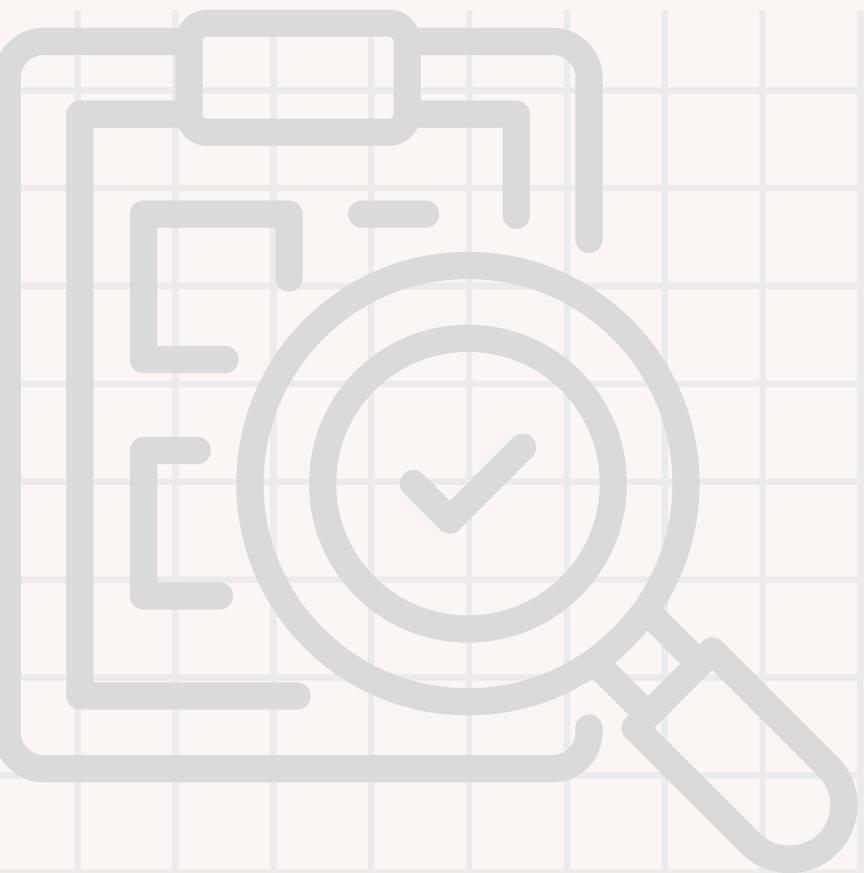
No projeto você já encontra:

- **Fonte de bits (Control):** O pino control atua como a entrada de dados (bits '0' ou '1') a ser modulada.
- **Modulador FSK Digital:** Implementado em VHDL, ele gera duas frequências portadoras distintas (f_1 e f_2).
- **Chaveamento de Frequência:** Baseado no bit de entrada (control), o modulador alterna a saída entre f_1 (para '1') e f_2 (para '0').
- **Sinal Modulado FSK:** O sinal de saída (freq_out) da FPGA na placa DE2-115, contendo as variações de frequência



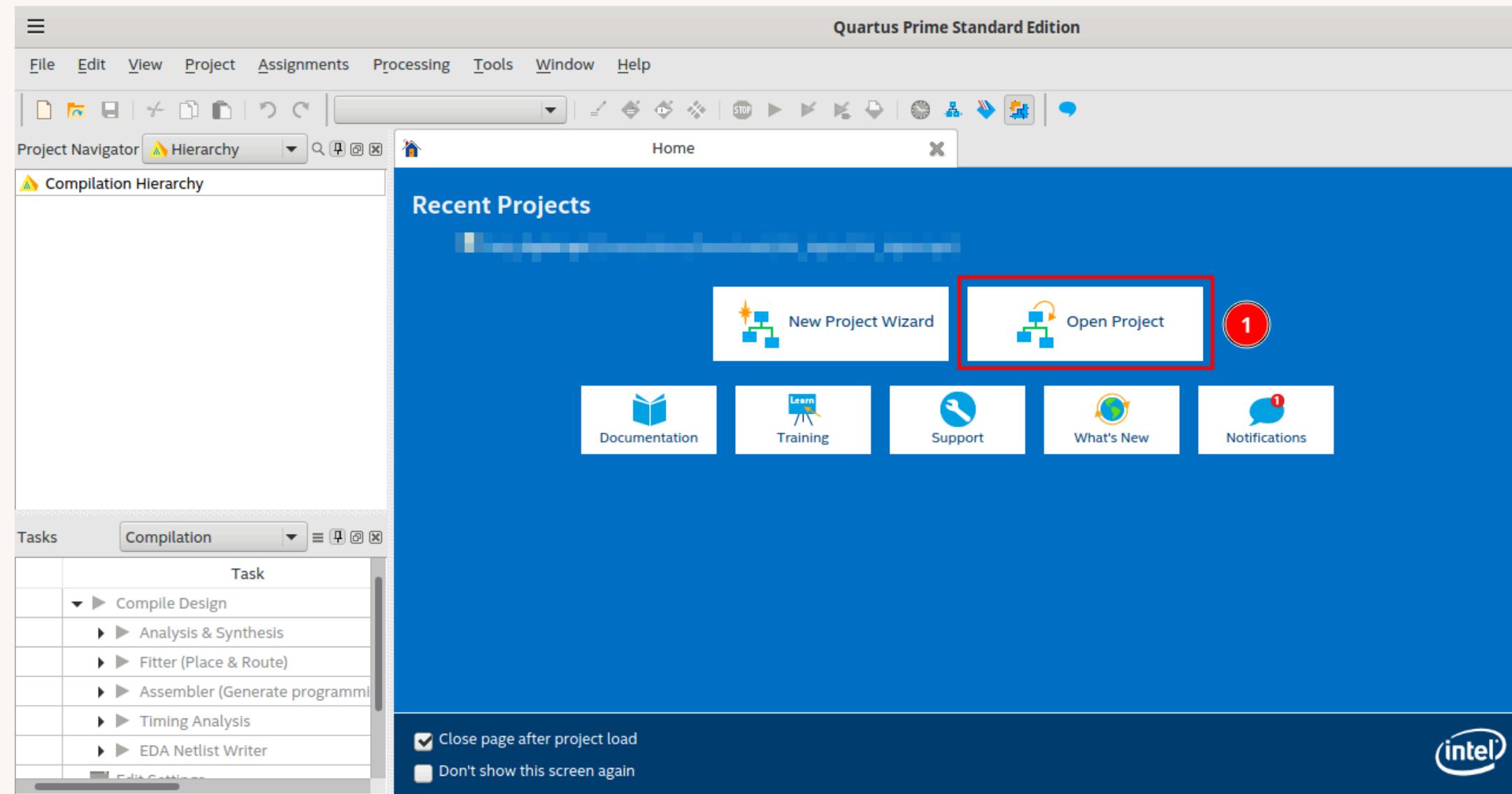


Desenvolvimento



A seguir a demonstração de como usar o QUARTUS...

Desenvolvimento

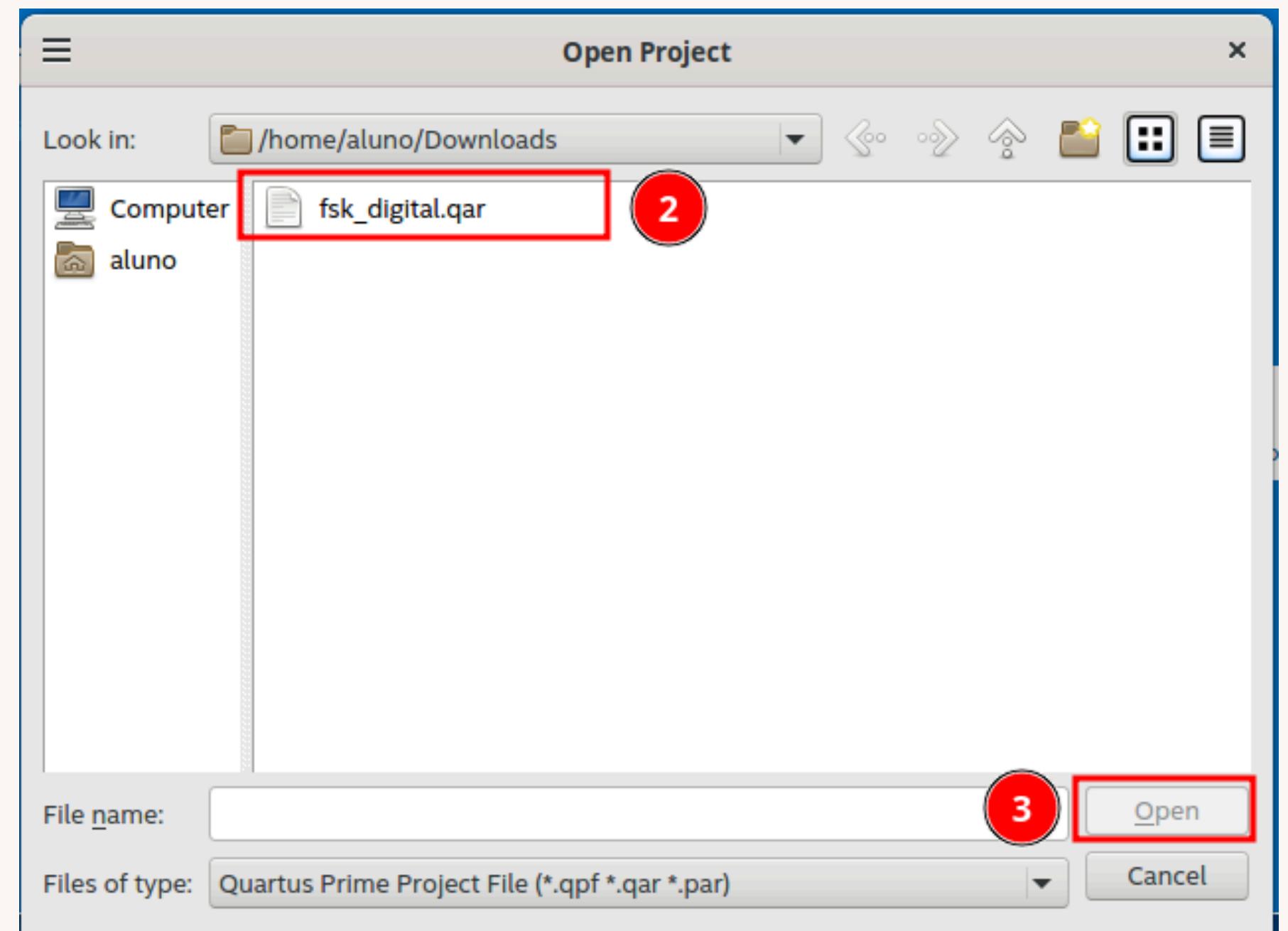


Abra o Quartus

1 - Clique em **Open Project**



Desenvolvimento



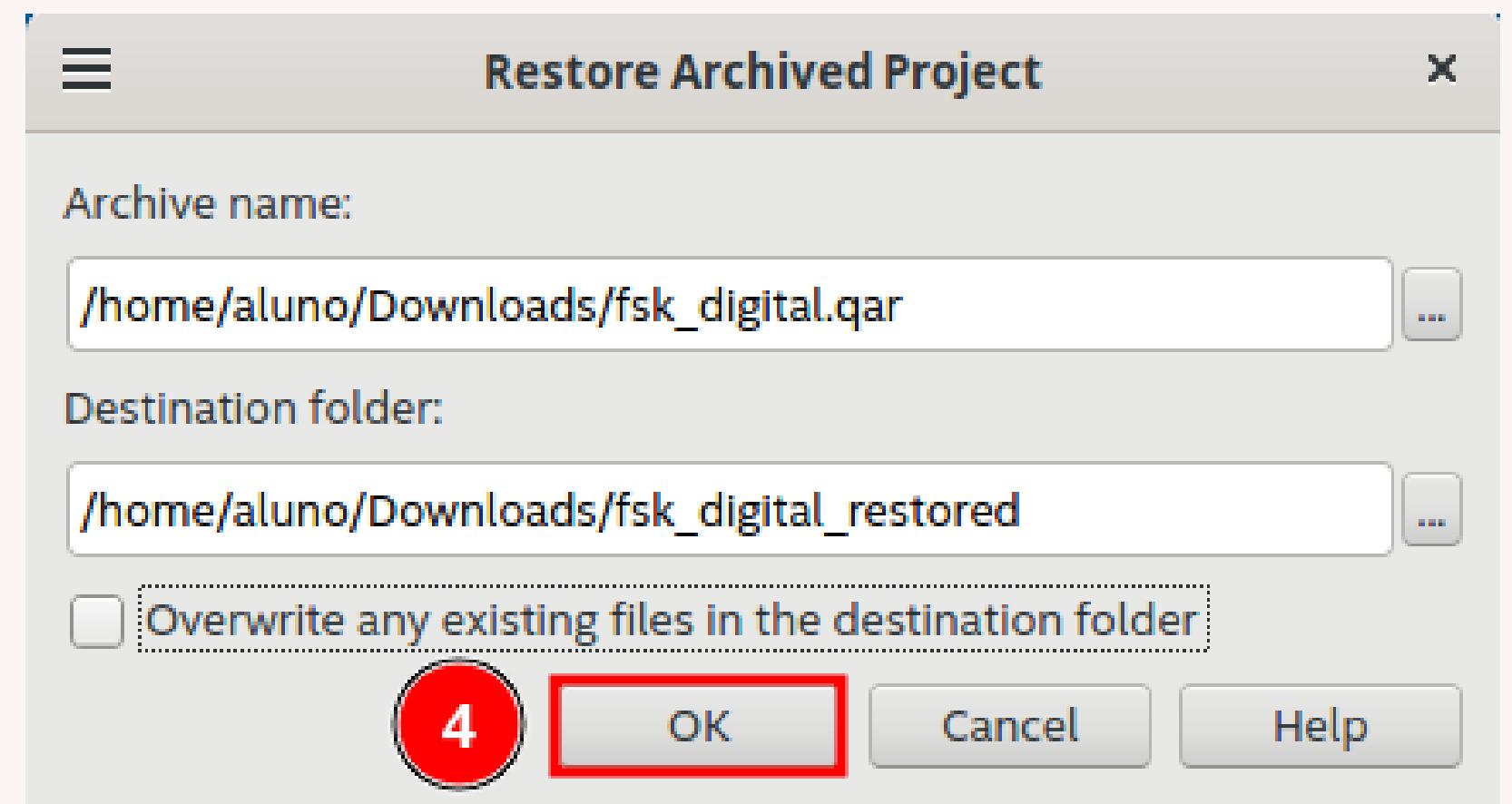
Vá até ao diretório onde foi salvado o arquivo **fsk_digital.qar**

2 - Clique no arquivo

3 - Clique em Open para abri-lo

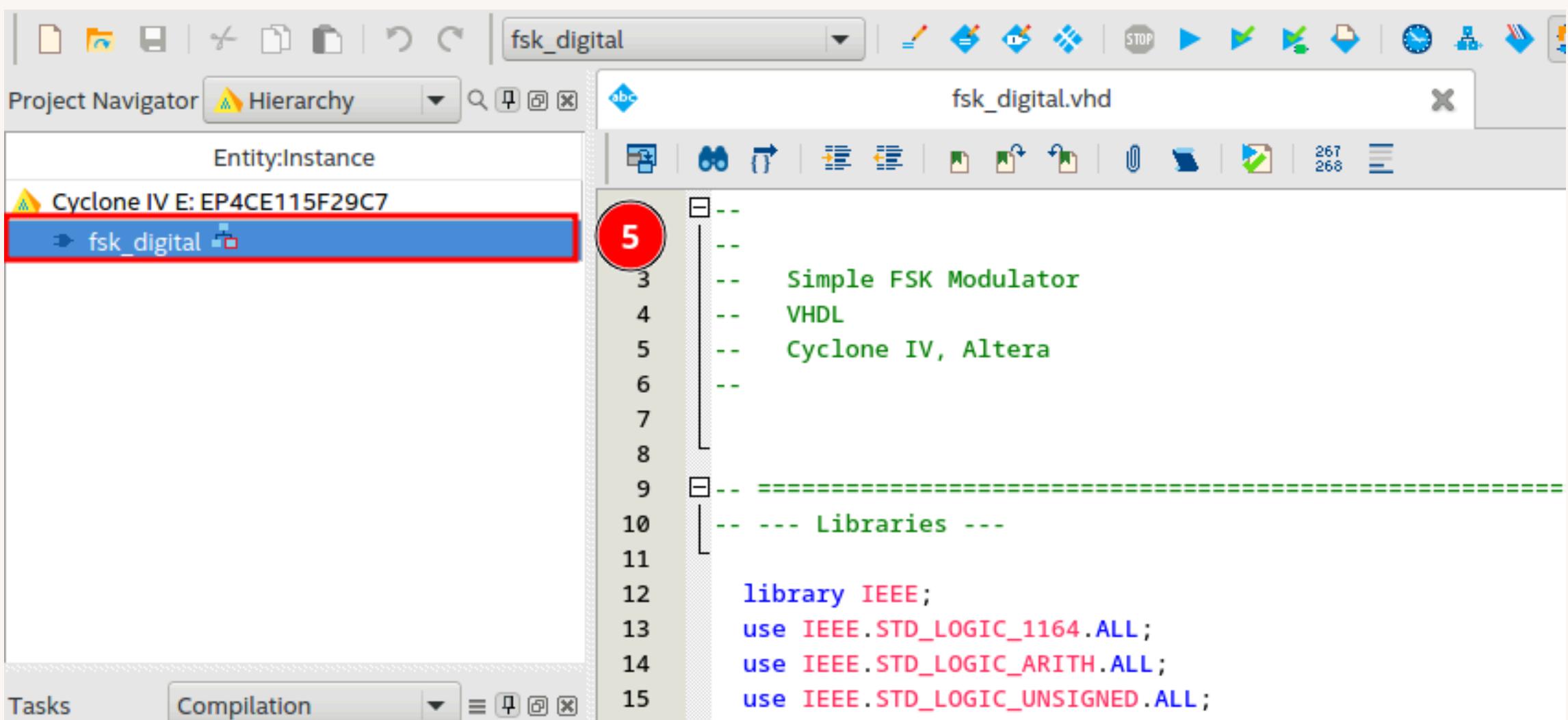


Desenvolvimento



4 - Clique em Ok
E arquivo da modulação FSK será aberto.

Desenvolvimento



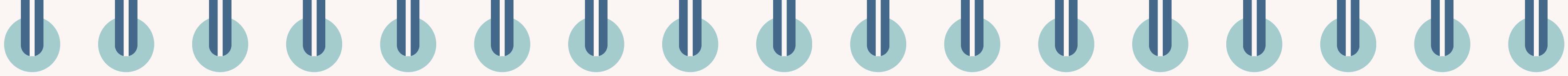
The screenshot shows a VHDL development environment with the following interface elements:

- Toolbar:** Includes icons for file operations (New, Open, Save, etc.), project management, and compilation.
- Project Navigator:** Shows the project structure under "Entity:Instance". A specific entity named "fsk_digital" is selected and highlighted with a blue bar.
- Hierarchy View:** Shows the project structure in a tree view.
- Code Editor:** Displays the VHDL code for "fsk_digital.vhd".
- Status Bar:** Shows "Tasks" and "Compilation" status.

The code editor displays the following VHDL code:

```
fsk_digital.vhd
-----
-- 3
-- 4
-- 5 Simple FSK Modulator
-- 6 VHDL
-- 7 Cyclone IV, Altera
-- 8
-- 9 -----
-- 10 --- Libraries ---
library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;
```

4 - Dê um duplo clique para abrir o código



Desenvolvimento

Explicação código

O código VHDL descreve um Modulador FSK Digital Simples que utiliza o conceito de divisão de frequência para criar e selecionar entre duas portadoras.

Os pontos mais relevantes para entender o funcionamento são a Definição da Entidade, a Geração das Frequências Portadoras e o Chaveamento (Seleção).

Explicação código

1 - Definição da Entidade (entity fsk_digital)

Define as entradas e saídas do seu bloco lógico (o modulador na FPGA):

- **clk:** É o clock de referência principal, 50 MHz (a fonte de tempo).
- **reset:** Sinal para reiniciar o sistema.
- **control:** A entrada de dados (bit de modulação). Quando control = '1', transmite a frequência alta (f1); quando control = '0', transmite a frequência baixa (f2).
- **freq_out:** A saída do sinal FSK modulado.

Desenvolvimento

Explicação código

2. Geração das Frequências Portadoras (Divisores de Clock)

O código cria as duas frequências necessárias (f_1 e f_2) a partir do clock principal de 50 MHz. Isso é feito por meio de contadores (dividers):

Sinal	Frequência	Contador	Frequência (clk/(2 × (Contador + 1)))
clk_1 (f_1)	Frequência Alta	Conta até 4	$50\text{MHz}/(2 \times (4 + 1)) = 5\text{ MHz}$
clk_2 (f_2)	Frequência Baixa	Conta até 9	$50\text{MHz}/(2 \times (9 + 1)) = 2.5\text{ MHz}$

- Processo 1 (clk_div_1): Gera o sinal clk_1 (**5 MHz**). O contador (clk_div_1) conta de 0 a 4 (5 ciclos), e a cada vez que chega em 4, ele inverte o estado de clk_1.
- Processo 2 (clk_div_2): Gera o sinal clk_2 (**2.5 MHz**). O contador (clk_div_2) conta de 0 a 9 (10 ciclos), e a cada vez que chega em 9, ele inverte o estado de clk_2.

Desenvolvimento

Explicação código

3. Chaveamento da Frequência (Modulação)

Este é o coração da modulação FSK, onde a lógica de seleção é aplicada:

```
process(control, clk_1, clk_2)
begin
  if control = '1' then
    clk_out <= clk_1;
  else
    clk_out <= clk_2;
  end if;
end process;

-- Assign the selected clock to the output
freq_out <= clk_out;
```

O bloco funciona como um Multiplexador (MUX):

- Se a entrada de modulação control for '1' (representando o bit '1'), a saída clk_out recebe a **Frequência Alta (f1)**, que é o sinal clk_1 (**5 MHz**).
- Se control for '0' (representando o bit '0'), a saída clk_out recebe a **Frequência Baixa (f2)**, que é o sinal **clk_2 (2.5 MHz)**.

O sinal final **freq_out** (que sai da FPGA) é o resultado desse chaveamento rápido de frequência, ou seja, o sinal FSK modulado. .

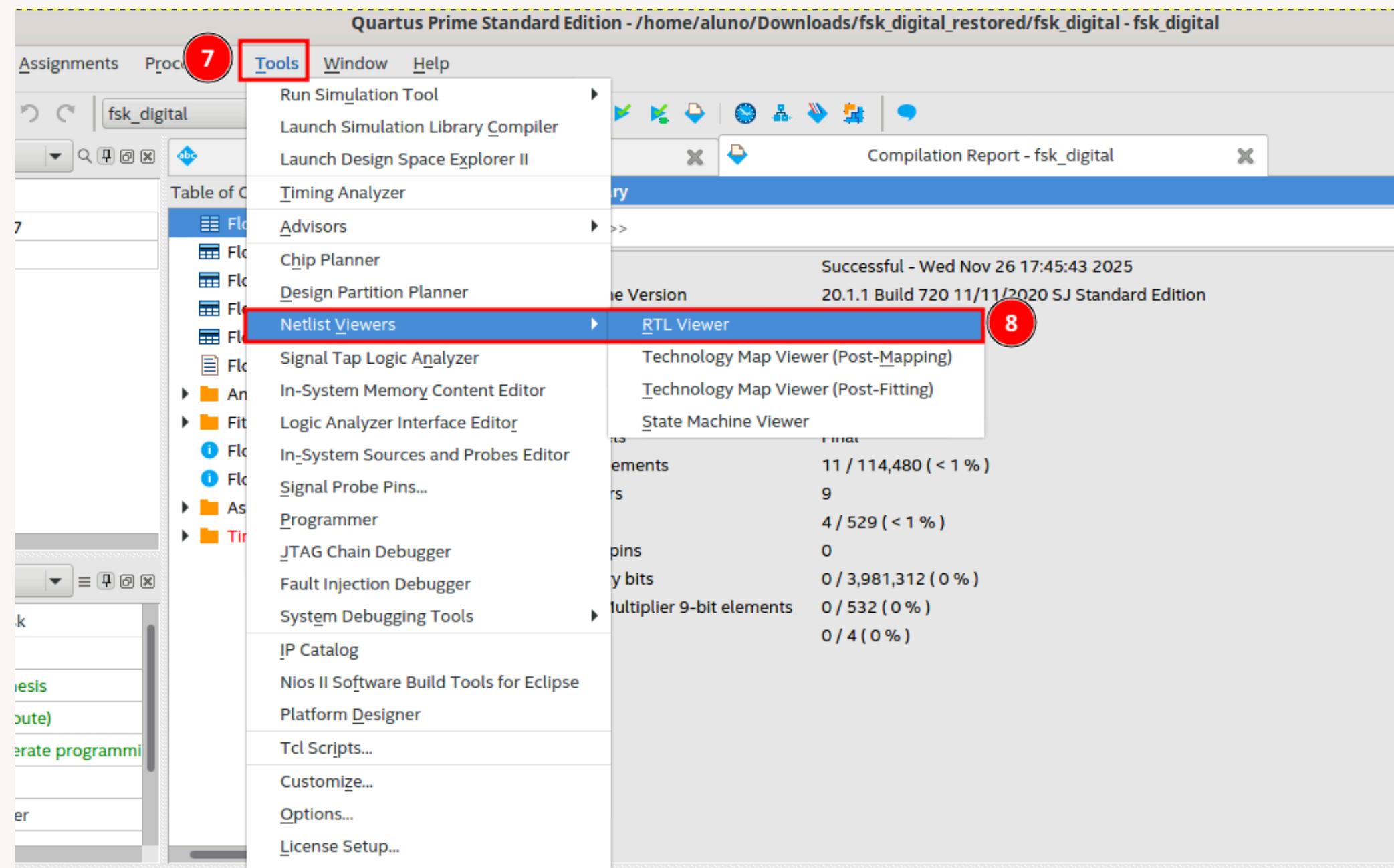


Desenvolvimento



6 - Clique no botão RUN para realizar a compilação completa do projeto

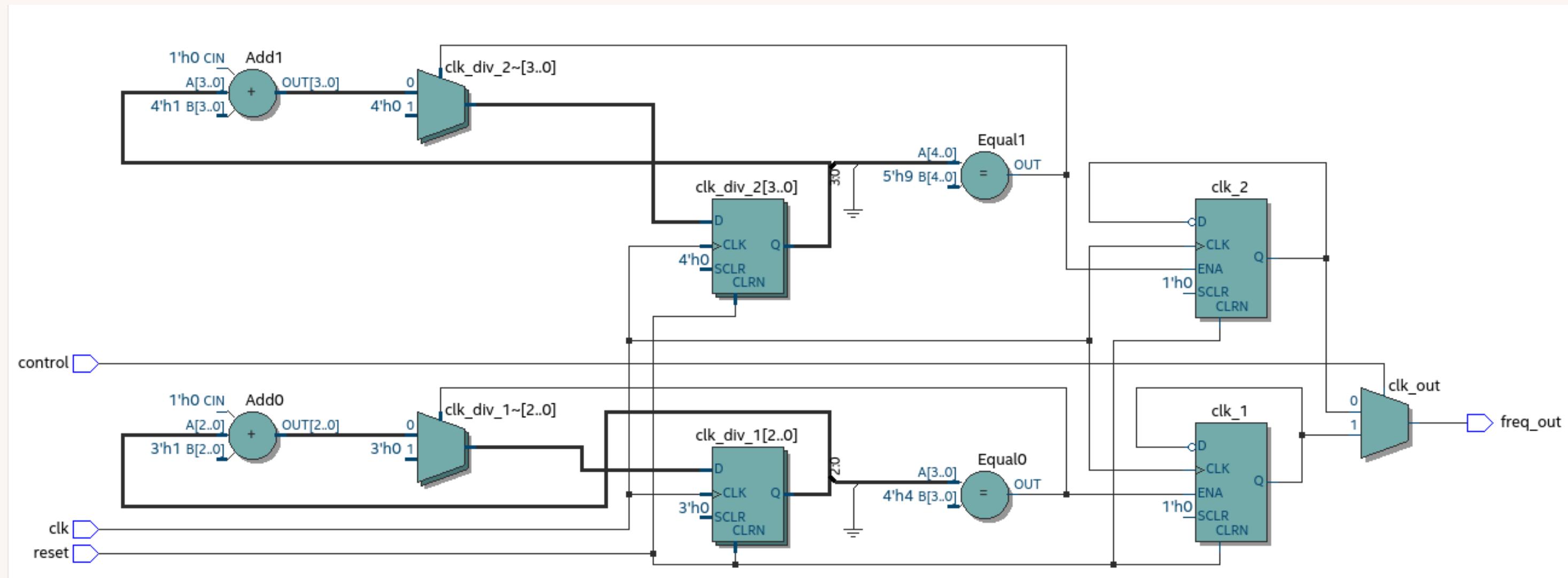
Desenvolvimento



7 - Vá em Tools

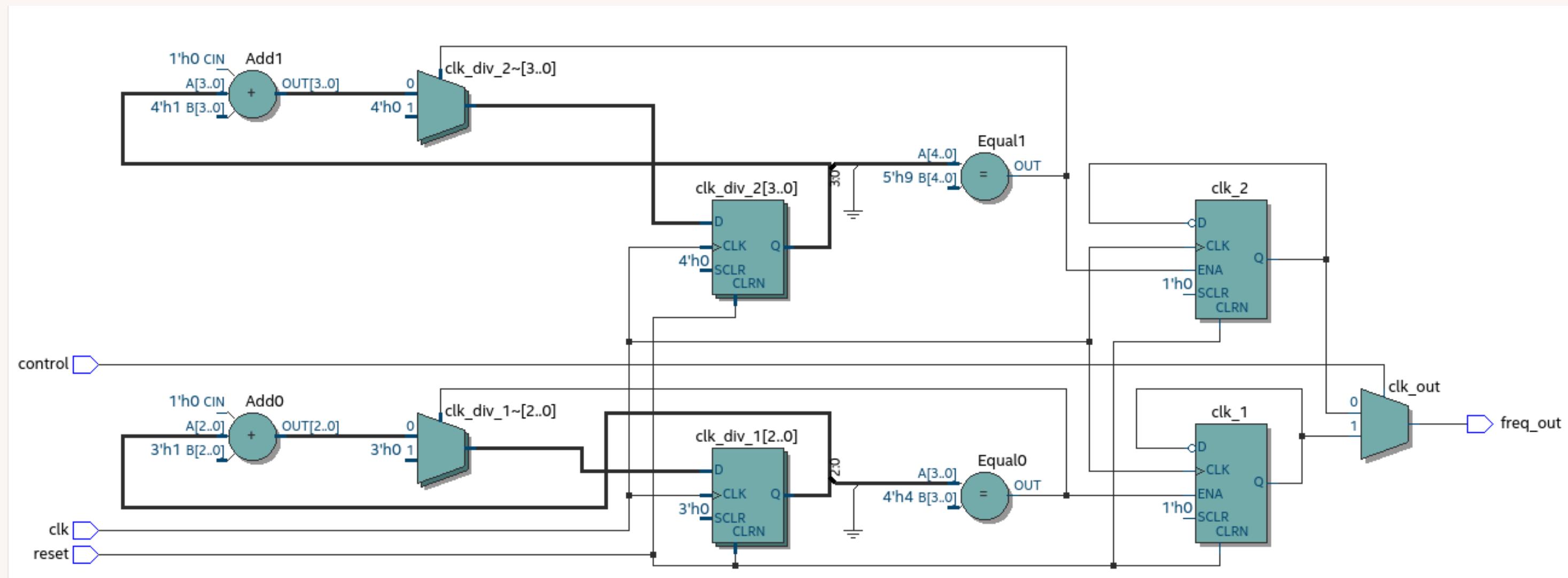
8 - Cliente em: Netlist Viewrs → RTL Viewer

Desenvolvimento



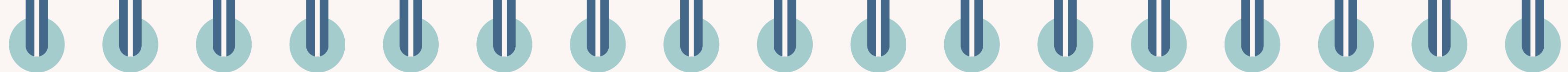
Este diagrama RTL representa um Modulador FSK Digital Simples que chaveia entre duas frequências portadoras com base no bit de dados de entrada (control).

Desenvolvimento

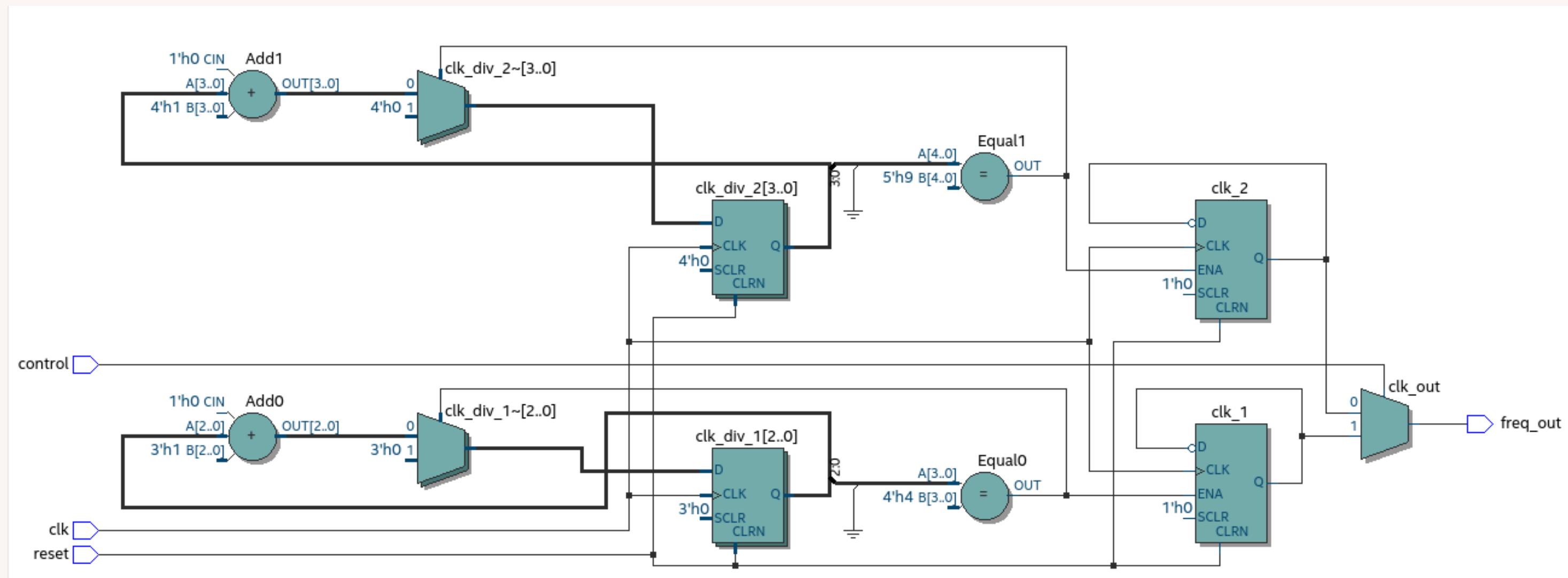


1. Geração das Frequências (f1 e f2):

- O clock principal de 50 MHz é usado para criar duas frequências: $f1=5$ MHz (usando um divisor de 10) e $f2=2.5$ MHz (usando um divisor de 20). Isso é feito pelos contadores (clk_div_1 e clk_div_2) e seus flip-flops associados (clk_1 e clk_2).



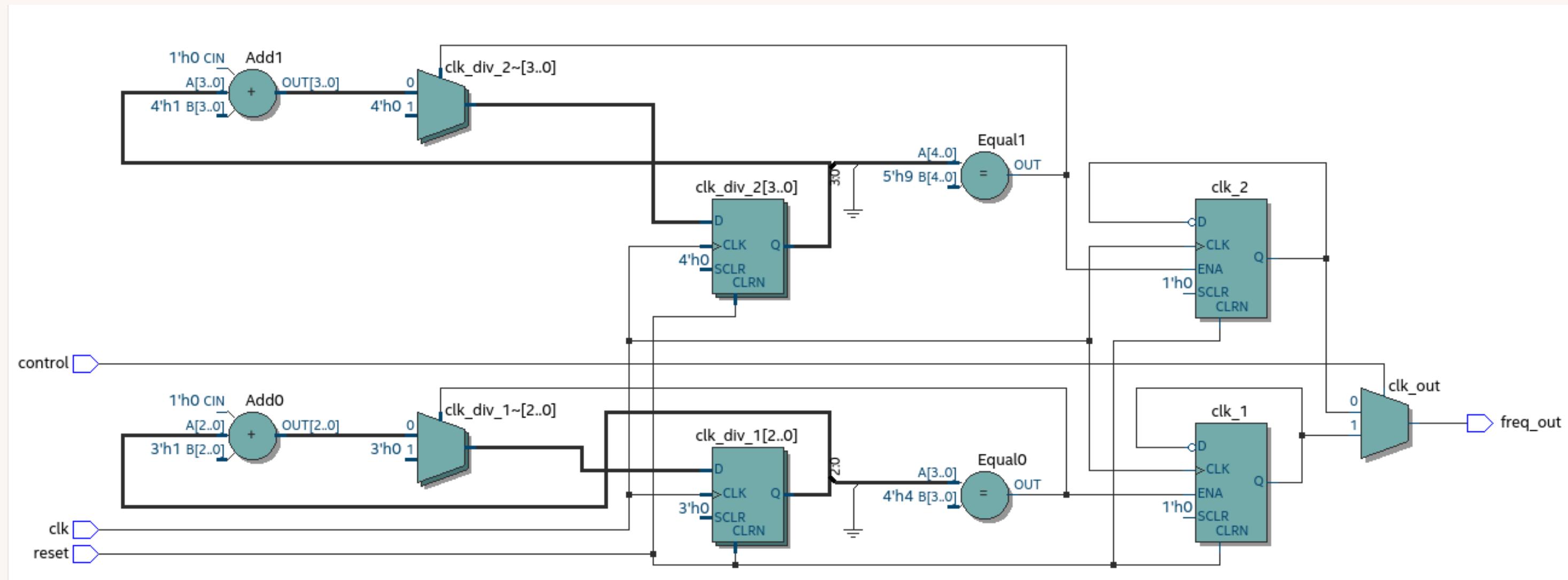
Desenvolvimento



2. Modulação (Chaveamento):

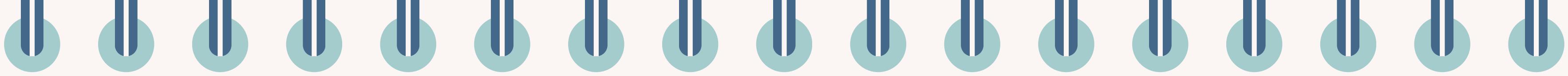
- O sinal de entrada control atua como o seletor do Multiplexador (MUX) na saída.
 - Se control = '1', o MUX escolhe a frequência alta f1 (5 MHz).
 - Se control = '0', o MUX escolhe a frequência baixa f2 (2.5 MHz).

Desenvolvimento



3. Saída:

- O pino freq_out transmite o sinal modulado, alternando entre 5 MHz e 2.5 MHz de acordo com os dados de entrada.



Desenvolvimento

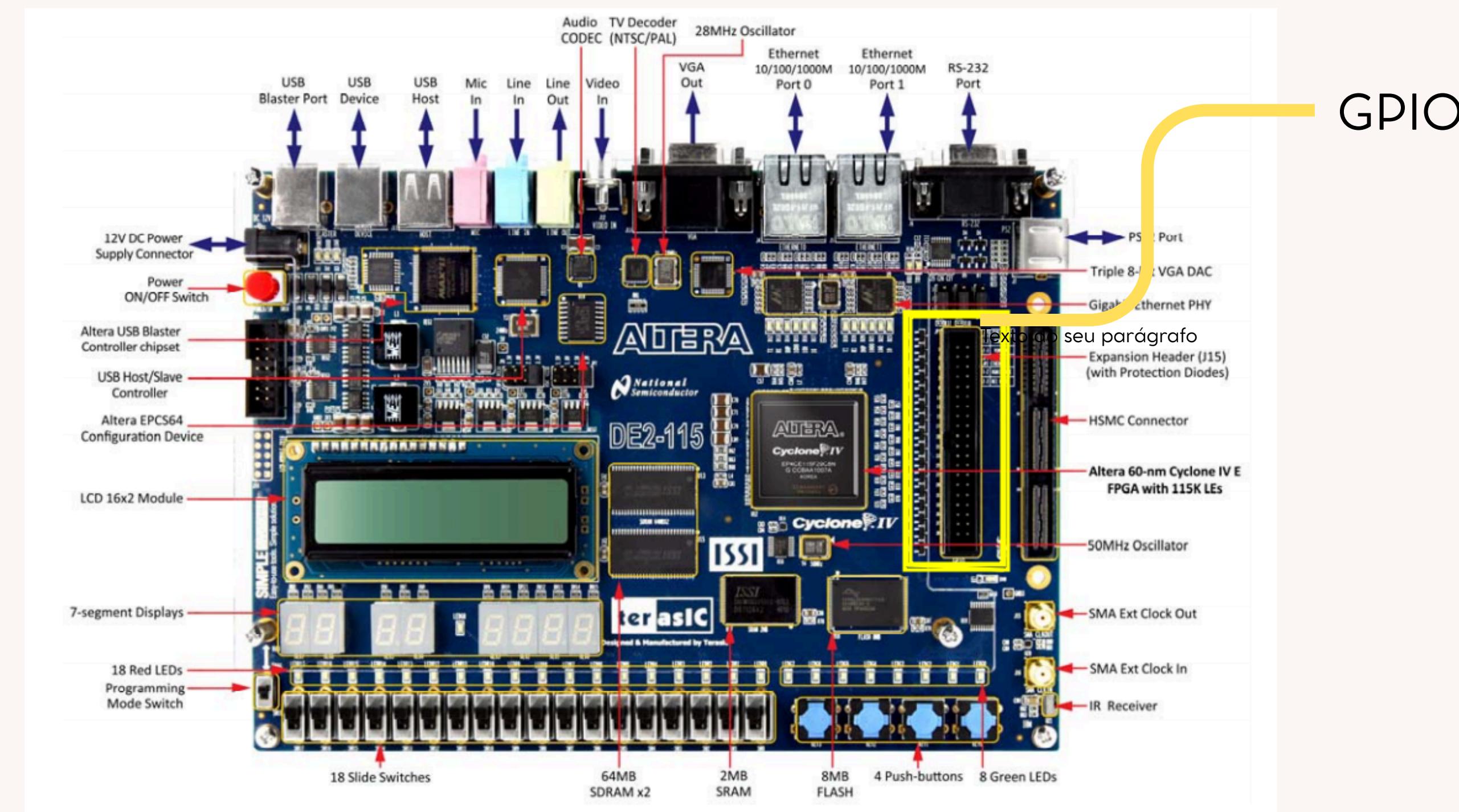
Configuração e Conexão da Placa

Para transferir o seu projeto de modulador FSK do software Quartus para a placa DE2-115, siga este roteiro. Este processo é chamado de programação ou gravação da FPGA:

- 1. Conexão USB:** Conecte o cabo USB da porta **USB BLASTER** da placa DE2-115 ao seu computador.
- 2. Alimentação:** Ligue a fonte de energia da placa e acione o botão de Power.
- 3. Coloque os Jumpers nos GPIO Corretos**

Configuração e Conexão da Placa

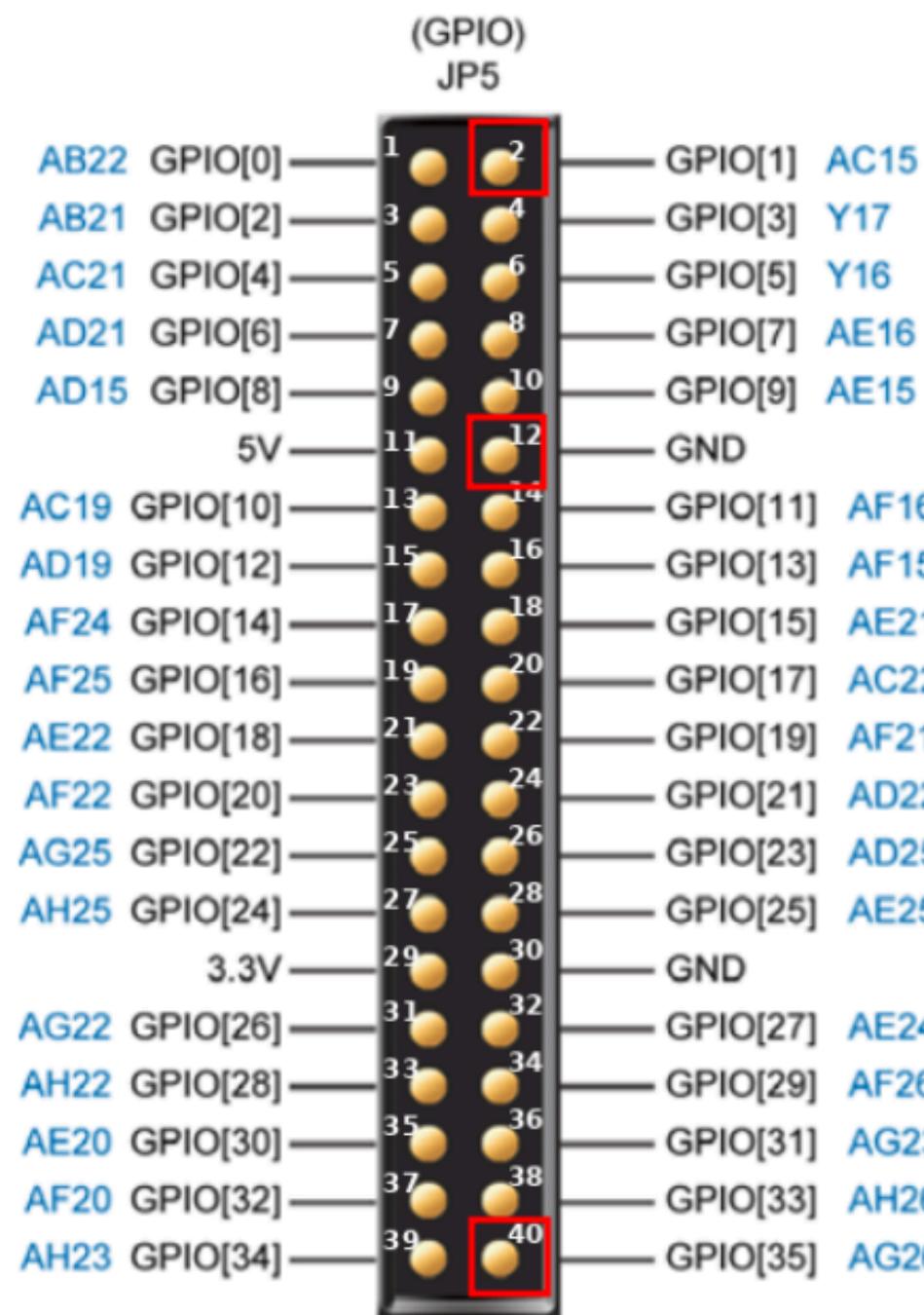
3. Coloque os Jumpers nos GPIO Corretos:



Desenvolvimento

Conexões na Placa

3. Coloque os Jumpers nos GPIO Corretos:



Para conectar os cabos macho-fêmea e realizar a conexão de controle e saída para o osciloscópio:

- Cabo de Saída (Osciloscópio):** Conecte a ponta macho de um jumper macho-fêmea no pino de saída GPIO[35].
- Cabo de Controle:** Conecte um jumper macho-fêmea no pino de controle GPIO[1].
- Cabo de Terra (GND):** Conecte um jumper macho-fêmea no pino de GND (Terra), que está localizado no pino 12.



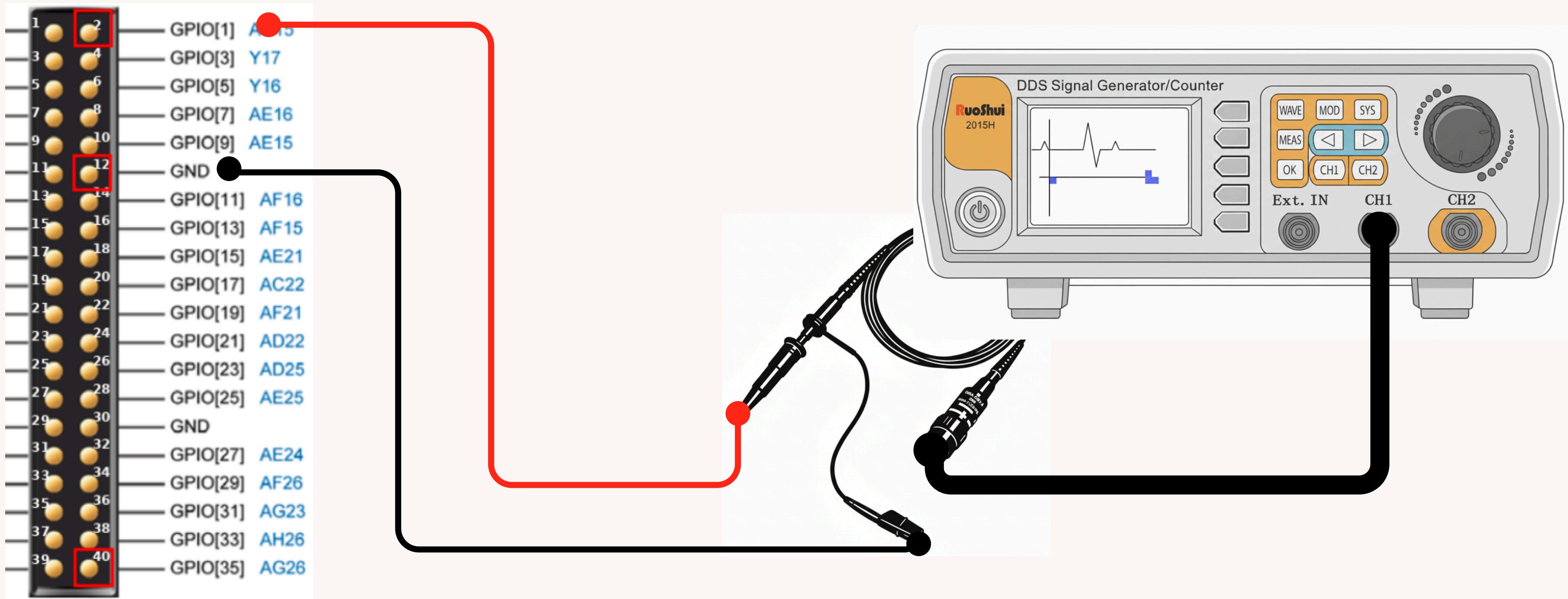
Desenvolvimento

Observação do sinal no Osciloscópio

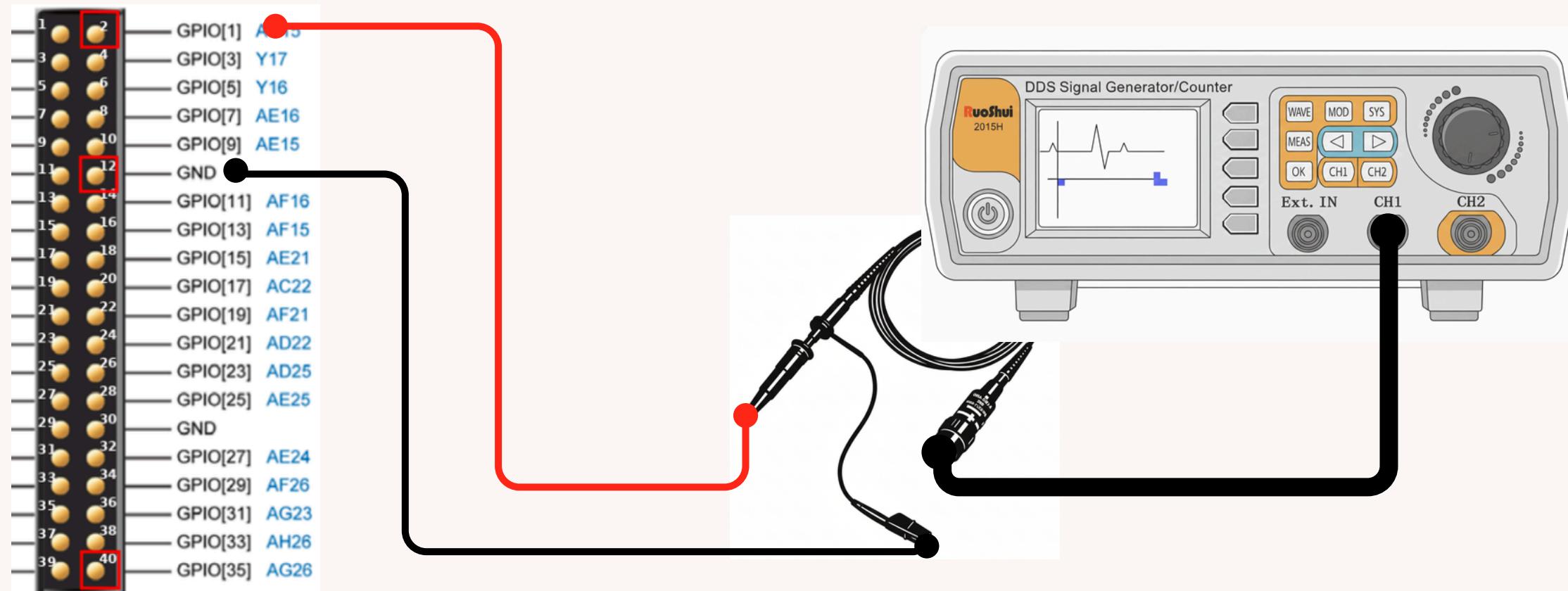
Desenvolvimento

Configuração e Conexão da Placa

4. Conexão da Placa DE2-115 ao gerador de função



4. Conexão da Placa DE2-115 ao gerador de função



Detalhes da Conexão:

1. Sinal de Entrada (Vermelho):

- O cabo vermelho conecta a saída do Gerador de Função (no CN1) ao pino GPIO[1] da placa DE2-115.
- Função: O GPIO[1] é o pino onde o seu sistema na placa irá receber o sinal de entrada;

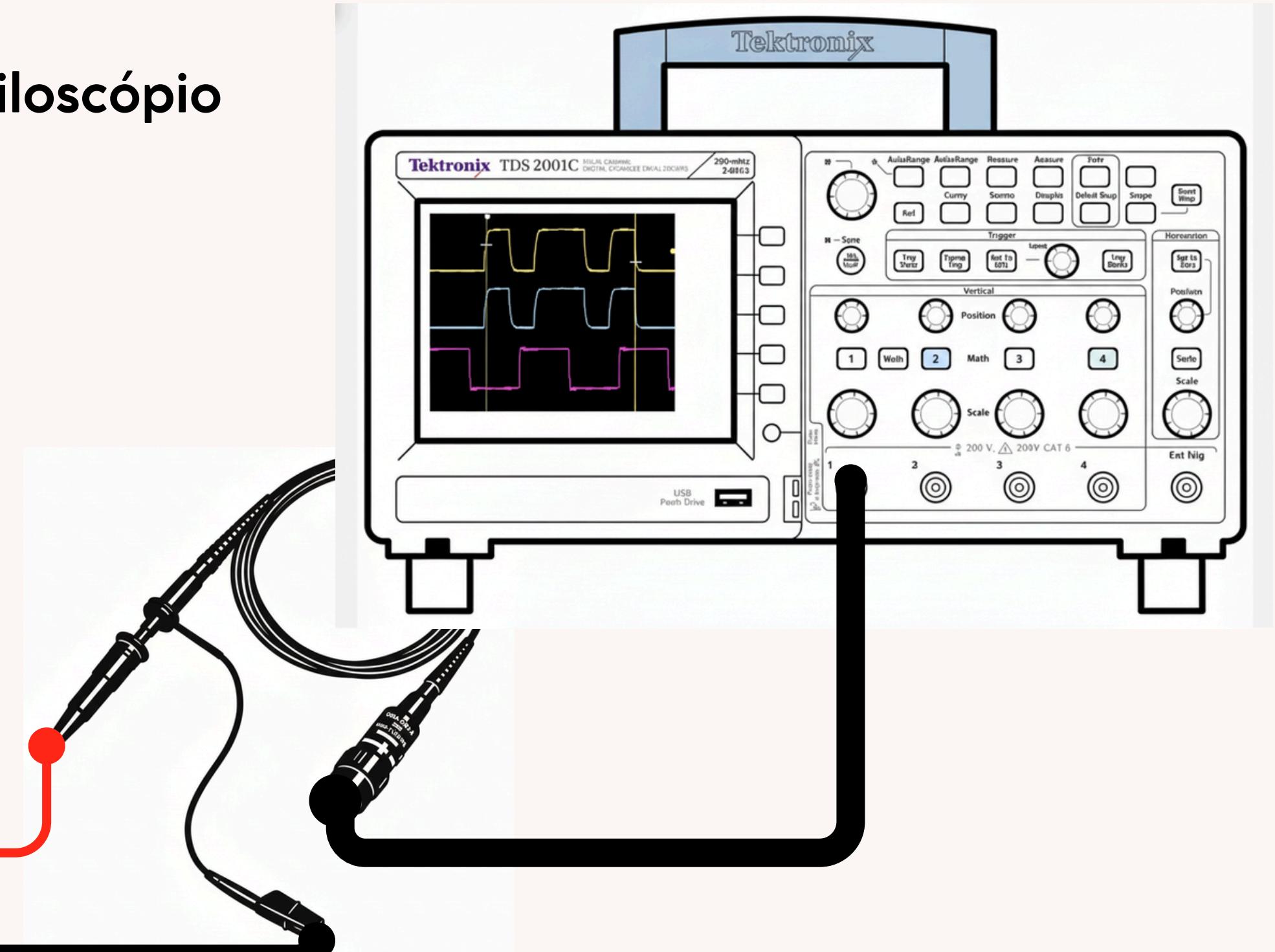
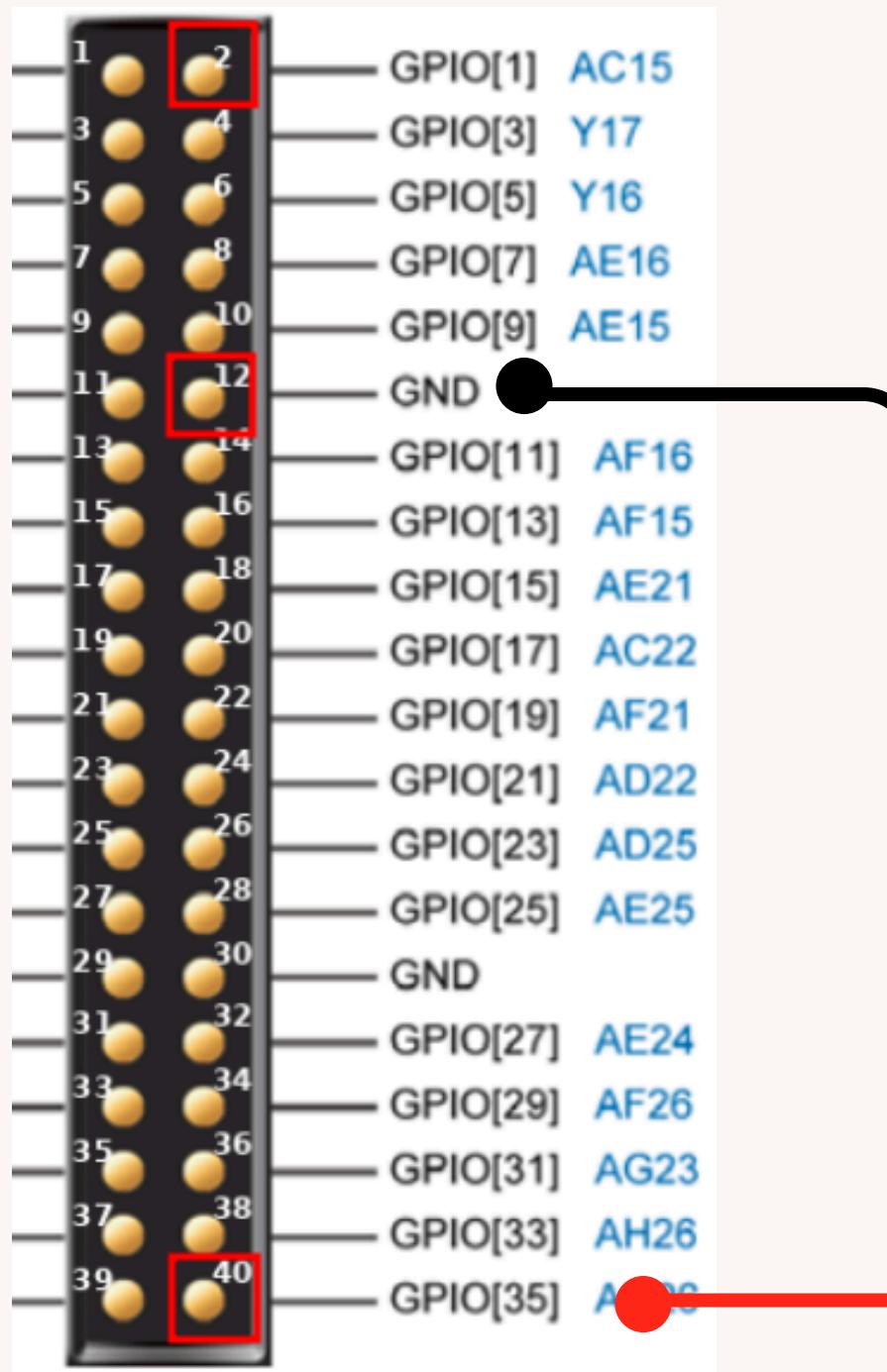
2. Referência de Terra (Preto):

- O cabo preto conecta o pino GND (Terra) da placa DE2-115 ao terminal de referência (GND/Terra) do Gerador de Função.
- Pino na Placa:** O pino de terra usado na imagem é o pino 12, rotulado como GND.
- Função: O terra é crucial para fornecer um potencial de referência comum para que a placa possa medir e interpretar corretamente as tensões do sinal de entrada fornecido pelo gerador.

Desenvolvimento

Configuração e Conexão da Placa

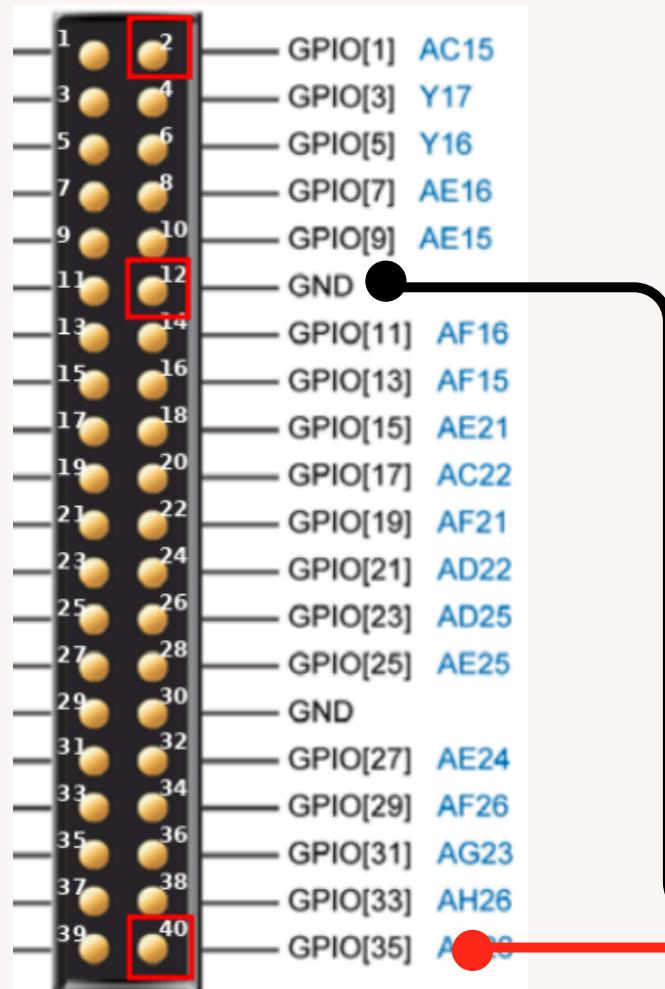
4. Conexão da Placa DE2-115 ao Osciloscópio



Desenvolvimento

Configuração e Conexão da Placa

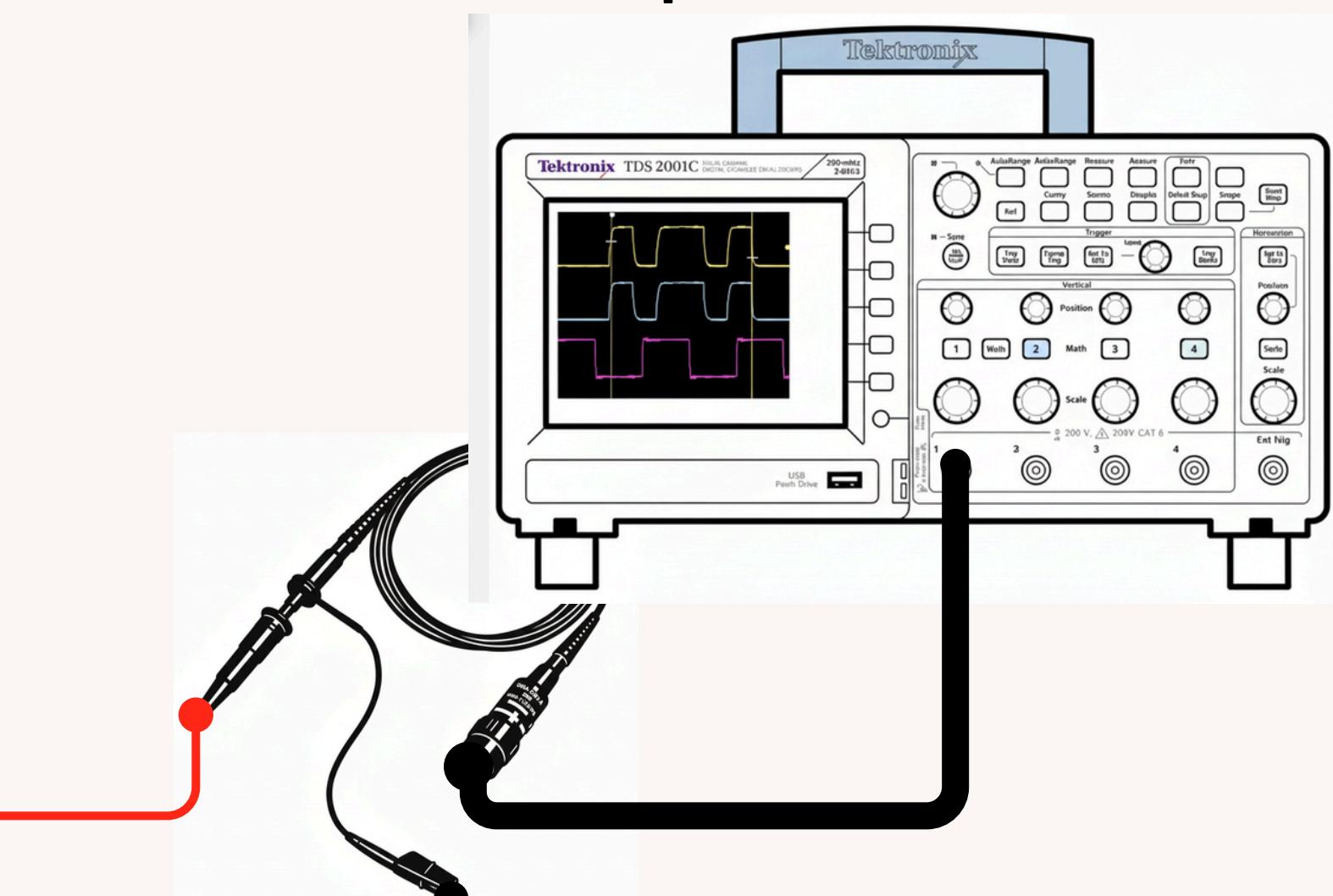
4. Conexão da Placa DE2-115 ao Osciloscópio



Detalhes da Conexão

1. Sinal de Saída (Vermelho):

- O cabo vermelho (ponta positiva/sonda) é conectado ao pino GPIO[35] da placa.
- Função: O GPIO[35] é a saída configurada para o sinal que você deseja monitorar.



2. Referência de Terra (Preto):

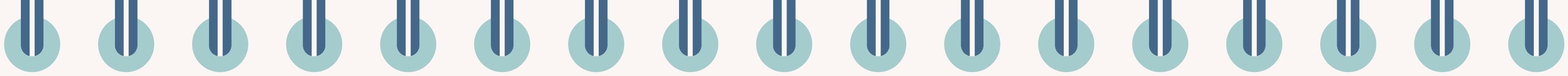
- O cabo preto conecta o pino GND (Terra) da placa DE2-115 ao terminal de referência (GND/Terra) do Gerador de Função.
- Pino na Placa:** O pino de terra usado na imagem é o pino 12, rotulado como GND.
- Função: O terra é crucial para fornecer um potencial de referência comum para que a placa possa medir e interpretar corretamente as tensões do sinal de entrada fornecido pelo gerador.



Desenvolvimento

Observação do sinal no Osciloscópio

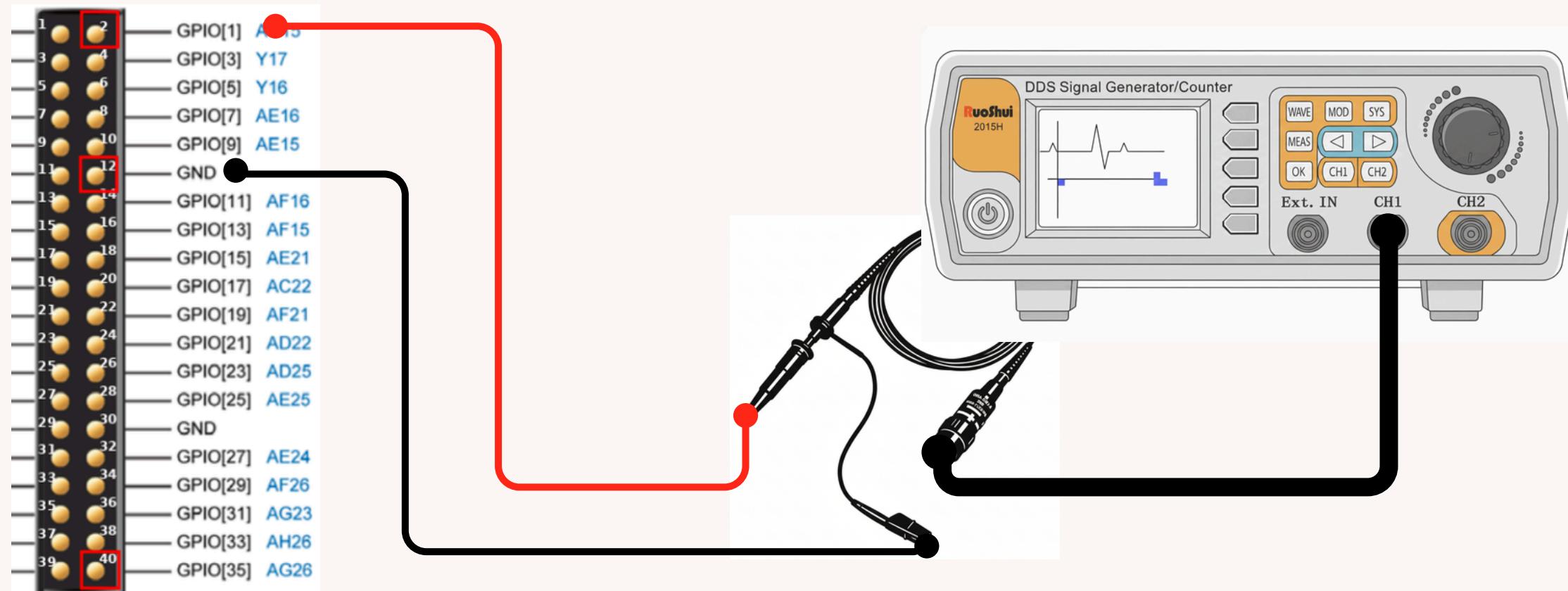
[Clique aqui para acessar o link tutorial](#)



Desenvolvimento

Observação do sinal no Analisador de Espectro

4. Conexão da Placa DE2-115 ao gerador de função



Detalhes da Conexão:

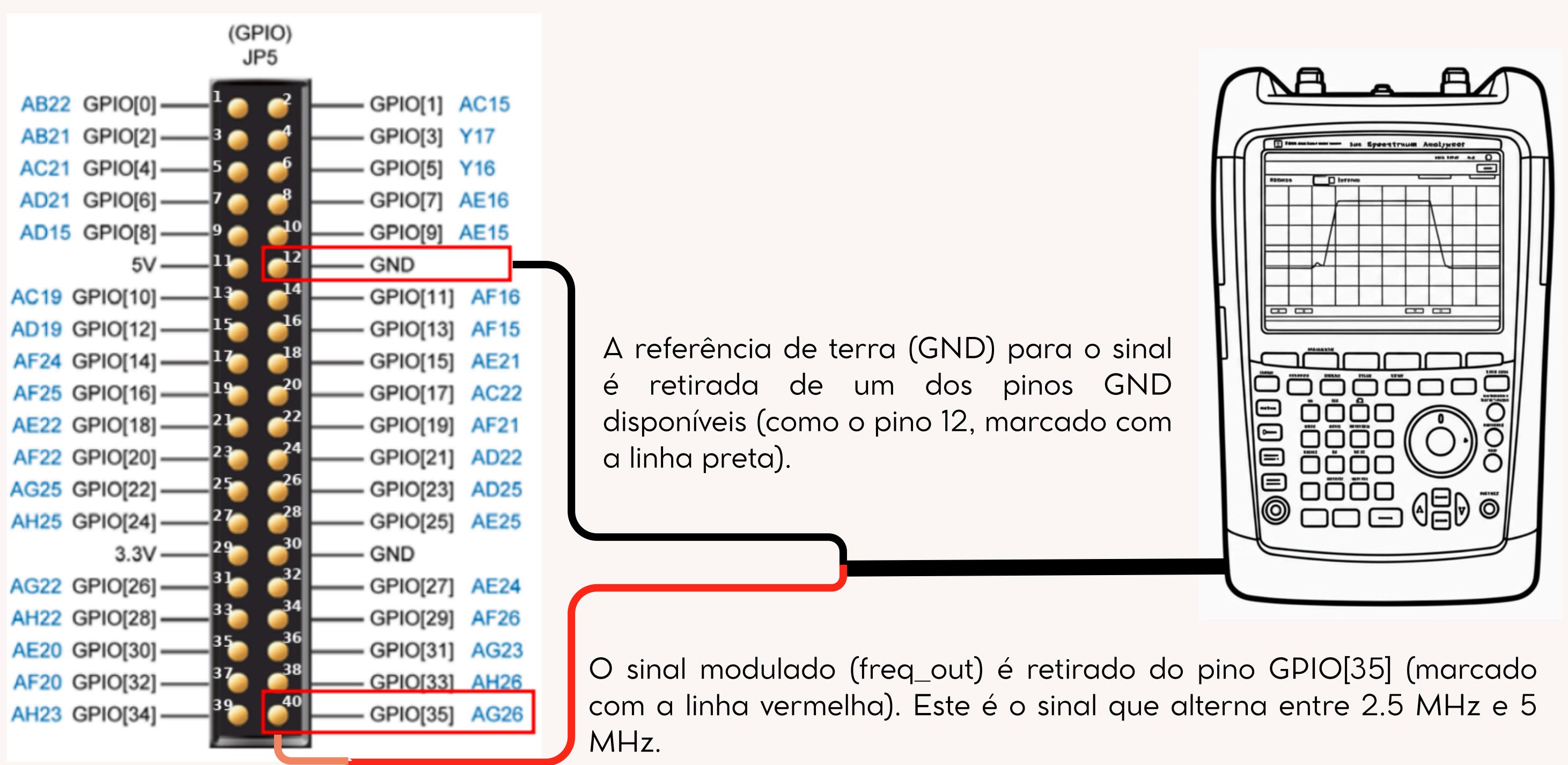
1. Sinal de Entrada (Vermelho):

- O cabo vermelho conecta a saída do Gerador de Função (no CN1) ao pino GPIO[1] da placa DE2-115.
- Função: O GPIO[1] é o pino onde o seu sistema na placa irá receber o sinal de entrada;

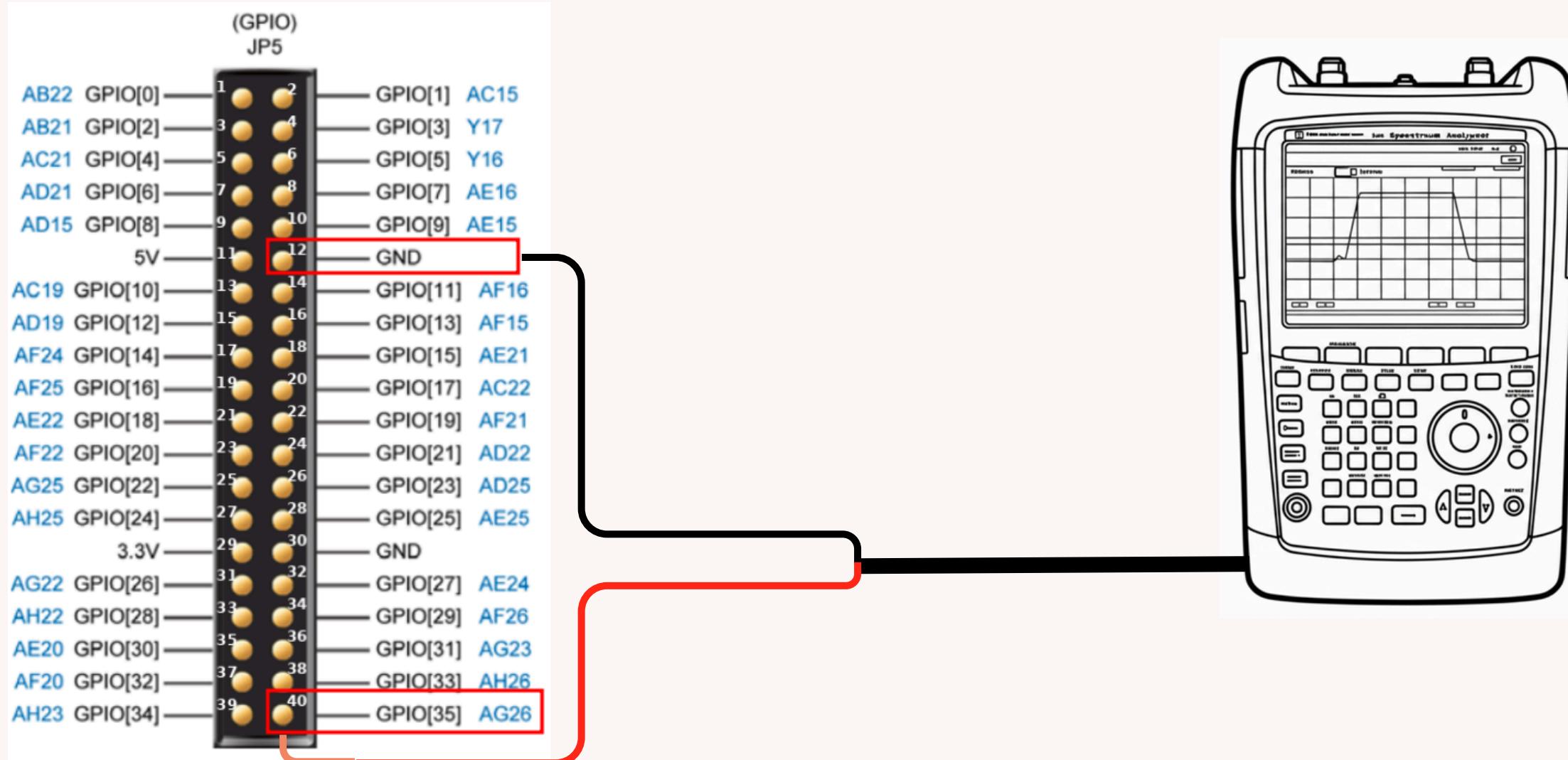
2. Referência de Terra (Preto):

- O cabo preto conecta o pino GND (Terra) da placa DE2-115 ao terminal de referência (GND/Terra) do Gerador de Função.
- Pino na Placa:** O pino de terra usado na imagem é o pino 12, rotulado como GND.
- Função: O terra é crucial para fornecer um potencial de referência comum para que a placa possa medir e interpretar corretamente as tensões do sinal de entrada fornecido pelo gerador.

4. Conexão da Placa DE2-115 ao Analisador de Espectro



4. Conexão da Placa DE2-115 ao Analisador de Espectro



Conexão ao Instrumento:

O cabo jumper do GPIO[35] quanto leva o sinal diretamente para a entrada do Analisador de Espectro. O analisador, então, interpreta a diferença de potencial entre o sinal e o terra para exibir as frequências.



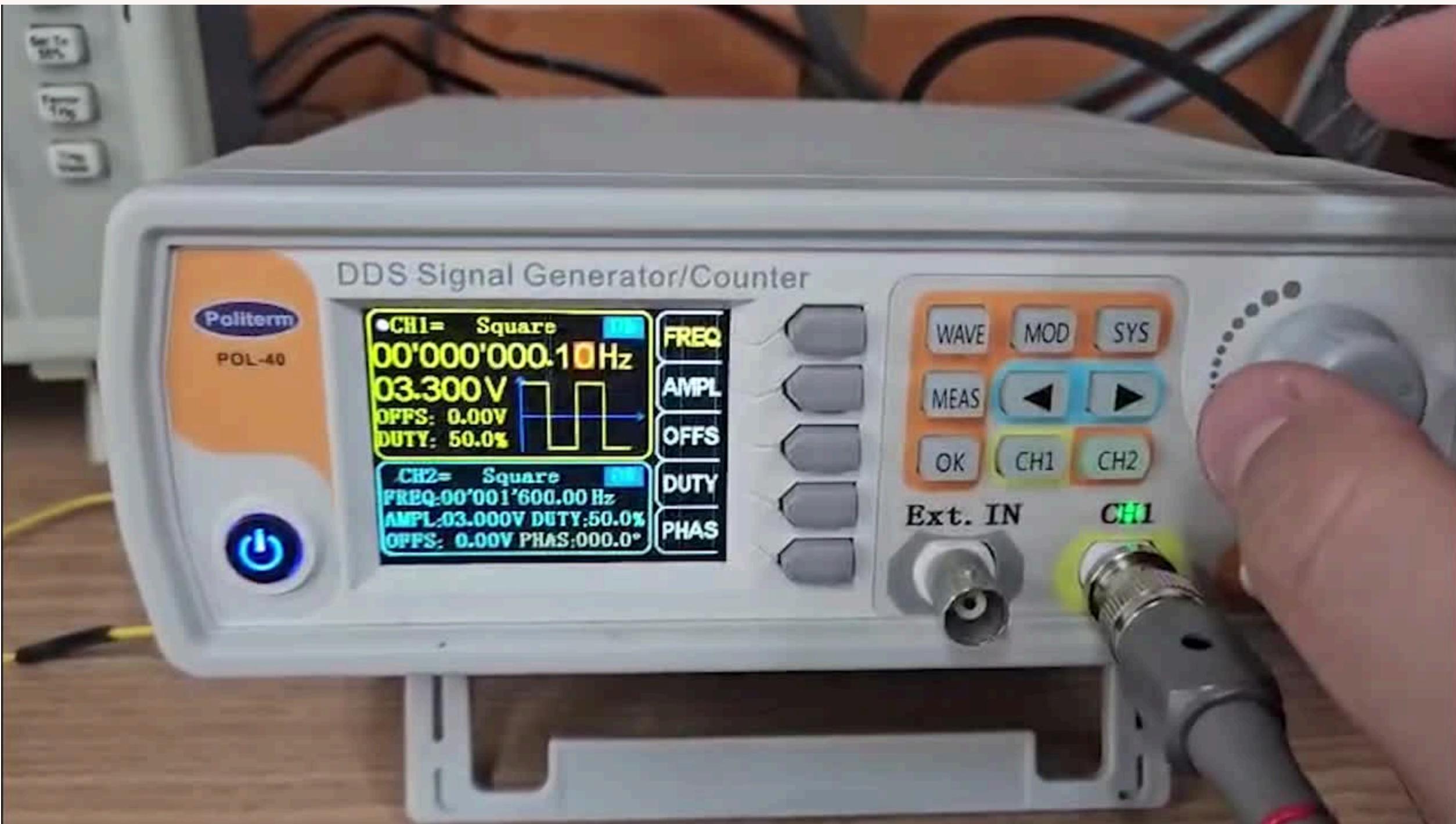
Desenvolvimento

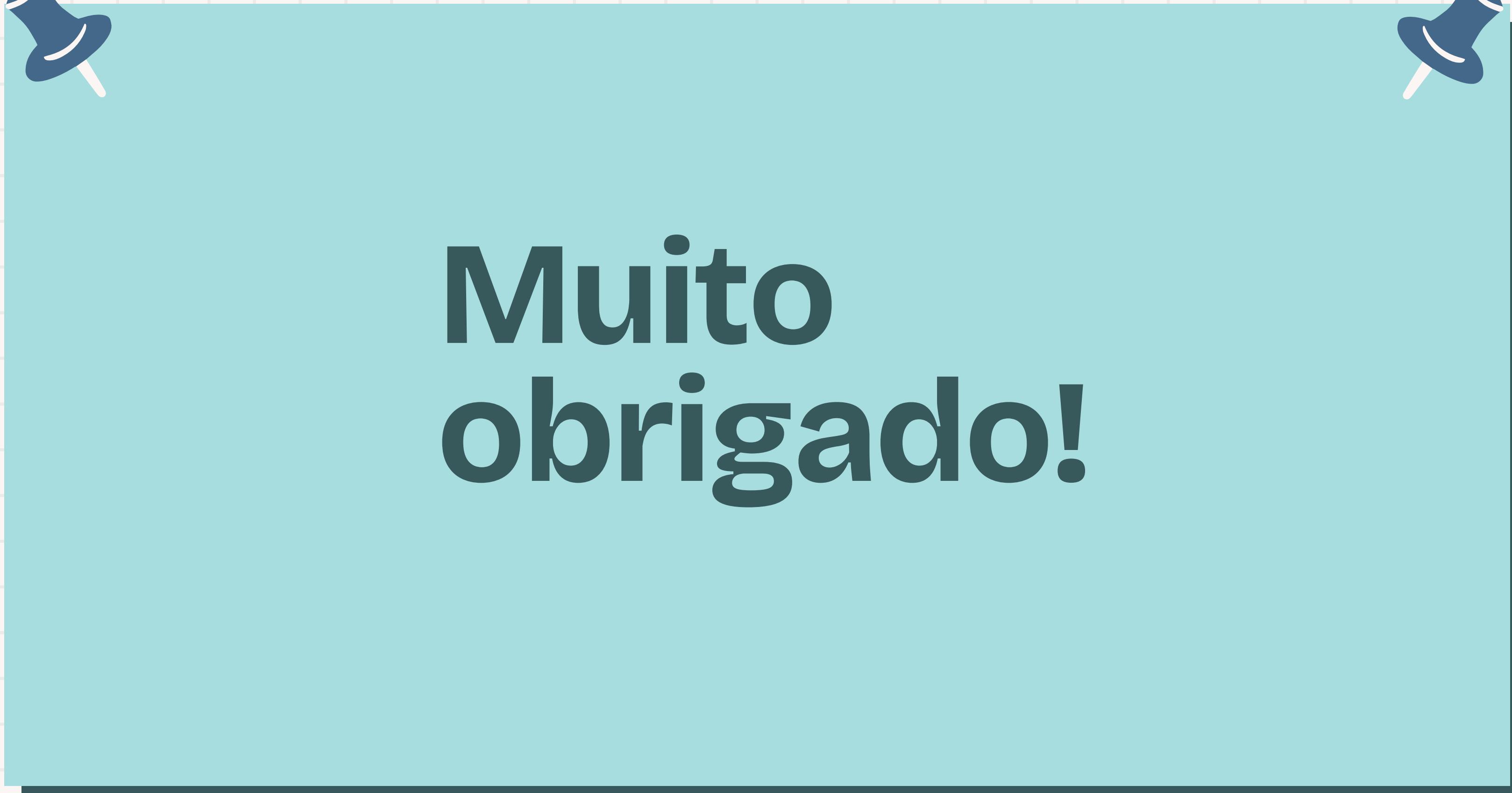
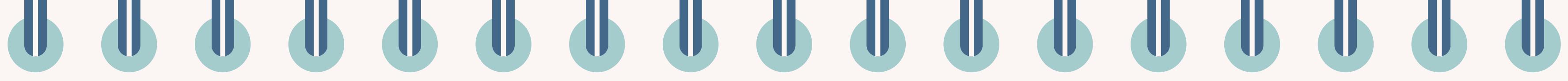
Observação do sinal no Osciloscópio

[Clique aqui para acessar o link tutorial](#)

Desenvolvimento

Observação do sinal no Analisador de Espectro





**Muito
obrigado!**