

Modelos de Cómputo Computación Heterogénea

Profesor: Dr. Joel Fuentes - <u>ifuentes@ubiobio.cl</u>

Ayudantes:

- Daniel López <u>daniel.lopez1701@alumnos.ubiobio.cl</u> Sebastián González <u>sebastian.gonzalez1801@alumnos.ubiobio.cl</u>

Página web del curso: http://www.face.ubiobio.cl/~ifuentes/classes/ch

Contenidos

- Taxonomía de Flynn
- Tipos de paralelismo
- Modelos de programación

Taxonomía de Flynn

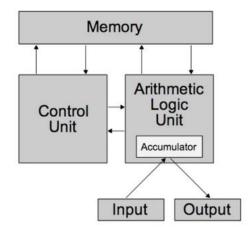
- Taxonomía para clasificar sistemas computaciones por el número de flujo de instrucciones y flujos de datos.
 - Definida en 1972. Teoría aún usada hoy en día.
 - Posee variadas restricciones, pero a nivel general es útil.

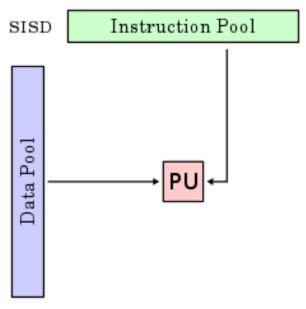
Taxonomía de Flynn

- SISD Single Instruction Single Data
- SIMD Single Instruction Multiple Data
- MISD Multiple Instruction Single Data
- MIMD Multiple Instruction Multiple Data

SISD

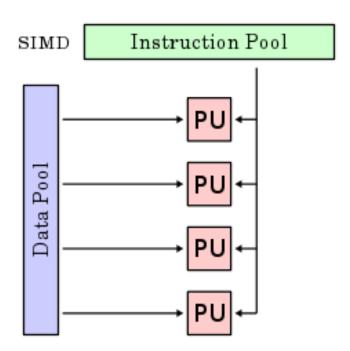
- Single Instruction Single Data
- Corresponde a la arquitectura de Von Neumann
 - Implementa la máquina universal de Turing
 - Algoritmos seriales
- Sistemas con este modelo de cómputo ejecutan una instrucción a la vez sobre un dato.
- Ejemplo: Procesadores x86 single-core





SIMD

- Single Instruction Multiple Data
- Corresponde unidades de cómputo paralelas que operan sobre múltiples datos a la vez.
- La misma instrucción es aplicada sobre múltiples (diferentes) datos.
- Programación basada en vectores.
- Ejemplos: GPU y aceleradores de IA.



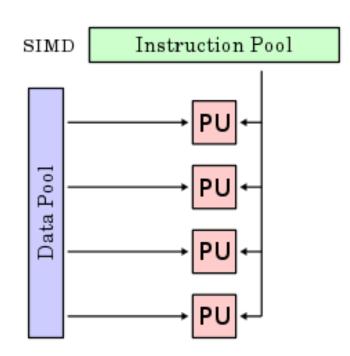
SIMD

• Ejemplo de uso:

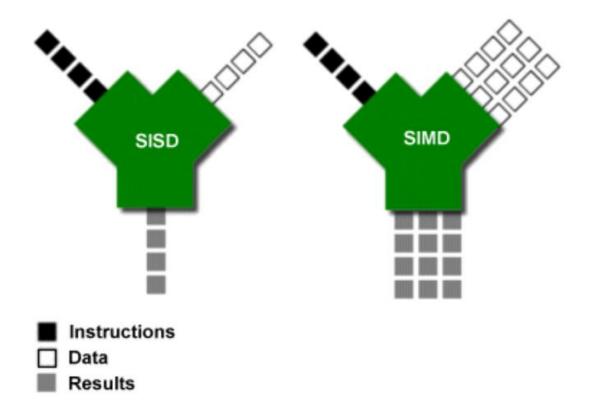
```
for (i = 0; i < n; i++) {
    x[i] += y[i]
}</pre>
```

Si existen n unidades de procesamiento (PU) y todas ejecutan la misma instrucción, entonces la iteración completa puede ser ejecutada por una instrucción SIMD.

SIMD es muy eficiente en resolver problemas masivos en datos y vectores/matrices.

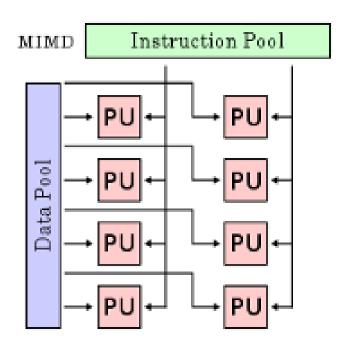


SISD vs SIMD



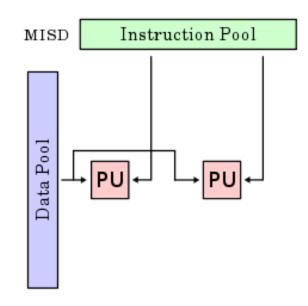
MIMD

- Multiple Instructions Multiple Data
- Suporta flujos de instrucciones simultáneos operando sobre múltiples flujos de datos.
- Corresponde a sistemas computacionales multi-core, clusters, ccNUMA, etc.
- Usualmente cada PU es ejecutado de forma asíncrona. No existe señal de reloj global.
- Puede ser implementado en sistema de memoria compartida o memoria distribuída.

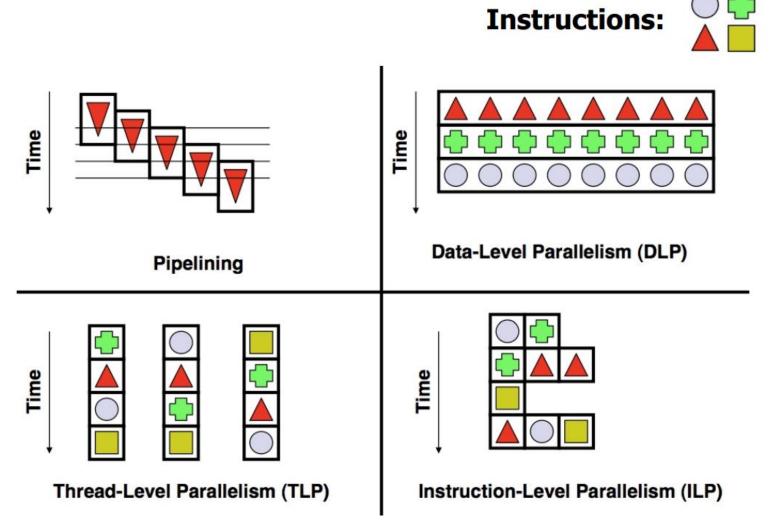


MISD

- Multiple Instructions Single Data
- Suporta flujos de instrucciones simultáneos operando sobre un dato.
- Múltiples PU operan de forma independiente sobre el mismo flujo de datos.
- Difícil y poco viable implementación.
- Ejemplo: sistemas que pueden ser usados para detectar y corregir errores.



Tipos de Paralelismo



Pipelining

• Corresponde a arquitectura SISD

IF: Instruction fetch ID: Instruction decode

EX : Execution WB : Write back

	Cycles										
Instruction #	1	2	3	4	5	6	7	8			
Instruction i	IF	ID	EX	WB							
Instruction i+1		IF	ID	EX	WB						
Instruction i+2			IF	ID	EX	WB					
Instruction i+3				IF	ID	EX	WB				
Instruction i+4					IF	ID	EX	WB			

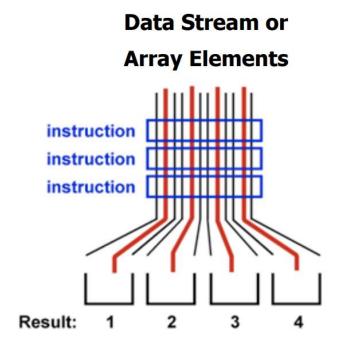
Paralelismo a nivel de instrucción (Instruction-level paralelismo – ILP)

Corresponde a arquitectura SISD

_	Cycles									
Instruction type	1	2	3	4	5	6	7			
Integer	IF	ID	EX	WB						
Floating point	IF	ID	EX	WB						
Integer		IF	ID	EX	WB					
Floating point		IF	ID	EX	WB					
Integer			IF	ID	EX	WB				
Floating point			IF	ID	EX	WB				
Integer				IF	ID	EX	WB			
Floating point				IF	ID	EX	WB			

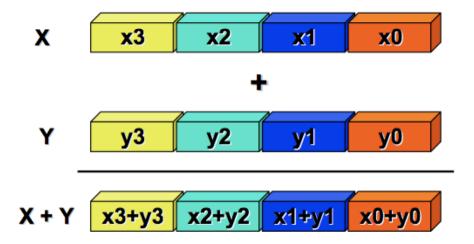
Paralelismo a nivel de datos

Corresponde a arquitectura SIMD



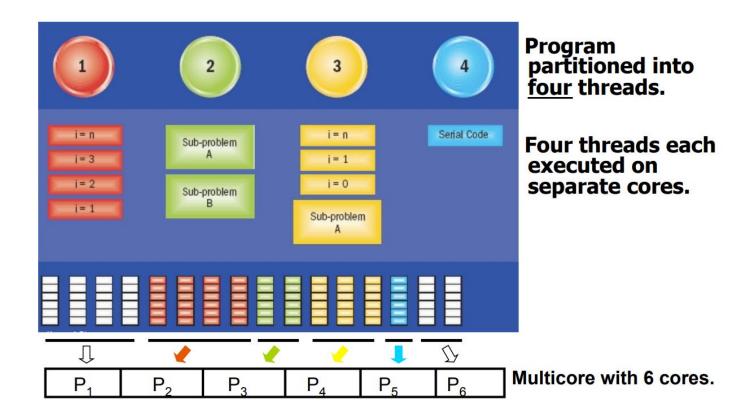
Paralelismo a nivel de datos

- Corresponde a arquitectura SIMD
- Ejemplo suma en paralelo:



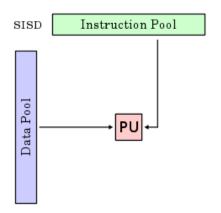
Paralelismo a nivel de hilos

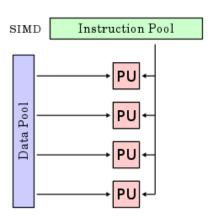
Corresponde a arquitectura MIMD

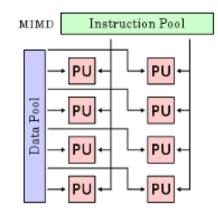


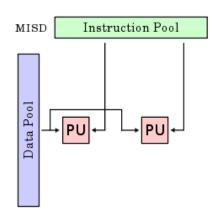
Modelos de Programación

• ¿Cómo programar los diferentes modelos de cómputo?







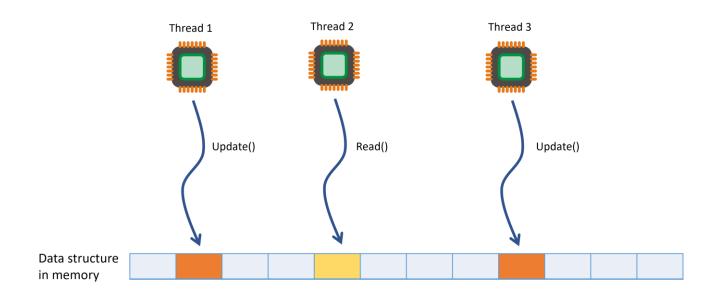


Modelos de Programación

- ¿Cómo programar los diferentes modelos de cómputo?
- ¿Cómo maximizamos el paralelismo?
- En la práctica existen 3 grandes enfoques utilizados en procesadores y aceleradores modernos.
 - Programación multi-hilos
 - Programación multi-hilos con múltiples de datos (SIMD)
 - Programación de multi-hilos con datos individuales (SIMT)

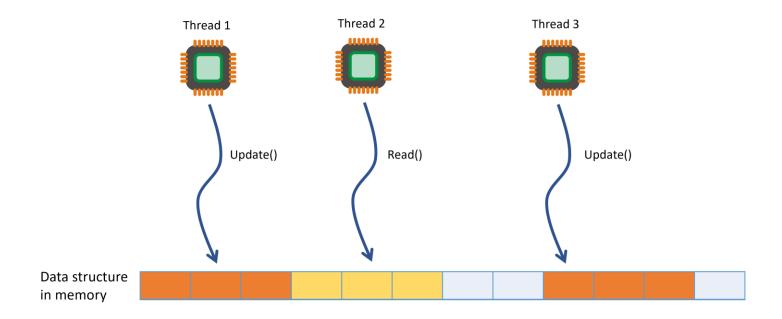
Modelos de Programación: Multi-Hilos

- Paralelismo multi-hilos
- Encontrado en CPUs modernas
- Mútiples hilos accesan datos individuales de estructuras de datos compartidas en memoria principal.



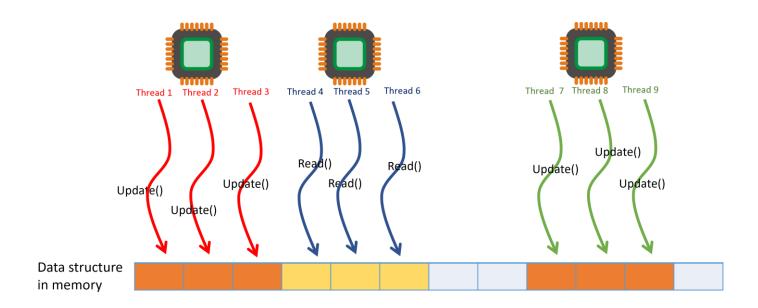
Modelos de Programación: Multi-Hilos SIMD

- Paralelismo multi-hilos + paralelismo de datos
- Encontrado en GPUs y algunas CPUs (ej. con soporte AVX)
- Mútiples hilos accesan múltples datos de estructuras de datos compartidas en memoria principal.



Modelos de Programación: Multi-Hilos SIMT

- Paralelismo multi-hilos en unidades de cómputo SIMD
- Encontrado en GPUs y aceleradores de IA
- Mútiples hilos accesan datos individuales ejecutando la misma instrucción



Lenguajes y Frameworks de Programación

- SISD
 - C++, Java, etc.
- MIMD
 - C++, Java, OpenMP
- SIMD
 - DPC++, C-for-Metal, OpenCL, C++ con extensions
- SIMT
 - OpenCL, CUDA, DPC++

Lenguajes y Frameworks de Programación

- CPU multi-core
 - C++, Java, OpenMP, DPC++
- GPU
 - OpenCL, CUDA, DPC++, OpenACC
- FPGA
 - OpenCL, DPC++

Referencias

- S. Amarasinghe, MIT 6189 IAP 2007
- John Cavazos A General Discussion on Parallelism. University of Delaware http://www.cis.udel.edu/~cavazos/cisc879