

Simulador de Caché Asociativa por Vías de Memoria Externa

Arquitectura del computador

Jesús Peñaloza
José Campos

Introducción

Descripción del problema

El proyecto aborda el desafío de mejorar el rendimiento de los sistemas informáticos al optimizar el acceso a grandes conjuntos de datos almacenados en memoria externa.



Actualidad

En la actualidad, las aplicaciones que manejan volúmenes masivos de información enfrentan cuellos de botella debido a la latencia de acceso a la memoria principal.



Memoria caché

La memoria caché, una memoria pequeña y rápida, se utiliza para almacenar datos de uso frecuente, pero su eficiencia depende de la organización y gestión adecuadas.



Manufacturing Automation

AI-powered robots and automated systems are transforming manufacturing processes, increasing efficiency and precision.

Planteamiento

Gestión de memoria caché

la simulación de una caché asociativa por vías con memoria externa utilizando STXXL se presenta como una solución para:



01

Reducir la latencia de acceso a datos

Al anticipar y almacenar en la caché los datos que se utilizarán próximamente, se minimiza la necesidad de acceder a la memoria externa, que es mucho más lenta.

02

Optimizar el uso de la memoria caché

La asociatividad por vías permite una gestión más flexible de la caché, reduciendo los conflictos y mejorando la tasa de aciertos.

03

Manejar grandes conjuntos de datos

STXXL facilita la manipulación de datos que exceden la capacidad de la memoria RAM, lo que es crucial para aplicaciones que trabajan con volúmenes masivos de información.

04

Evaluar el rendimiento de diferentes configuraciones

El simulador permite experimentar con diferentes niveles de asociatividad (2, 4 u 8 vías) y estrategias de carga anticipada para determinar la configuración óptima para cada aplicación.

C++ & STXXL

STXXL es una biblioteca C++ diseñada para procesar conjuntos de datos extremadamente grandes que no caben en la memoria RAM principal.

Gestión de memoria virtual

Permite que las aplicaciones trabajen con datos que residen en discos duros o unidades de estado sólido (SSD) como si estuvieran en la RAM.

Estructuras de datos

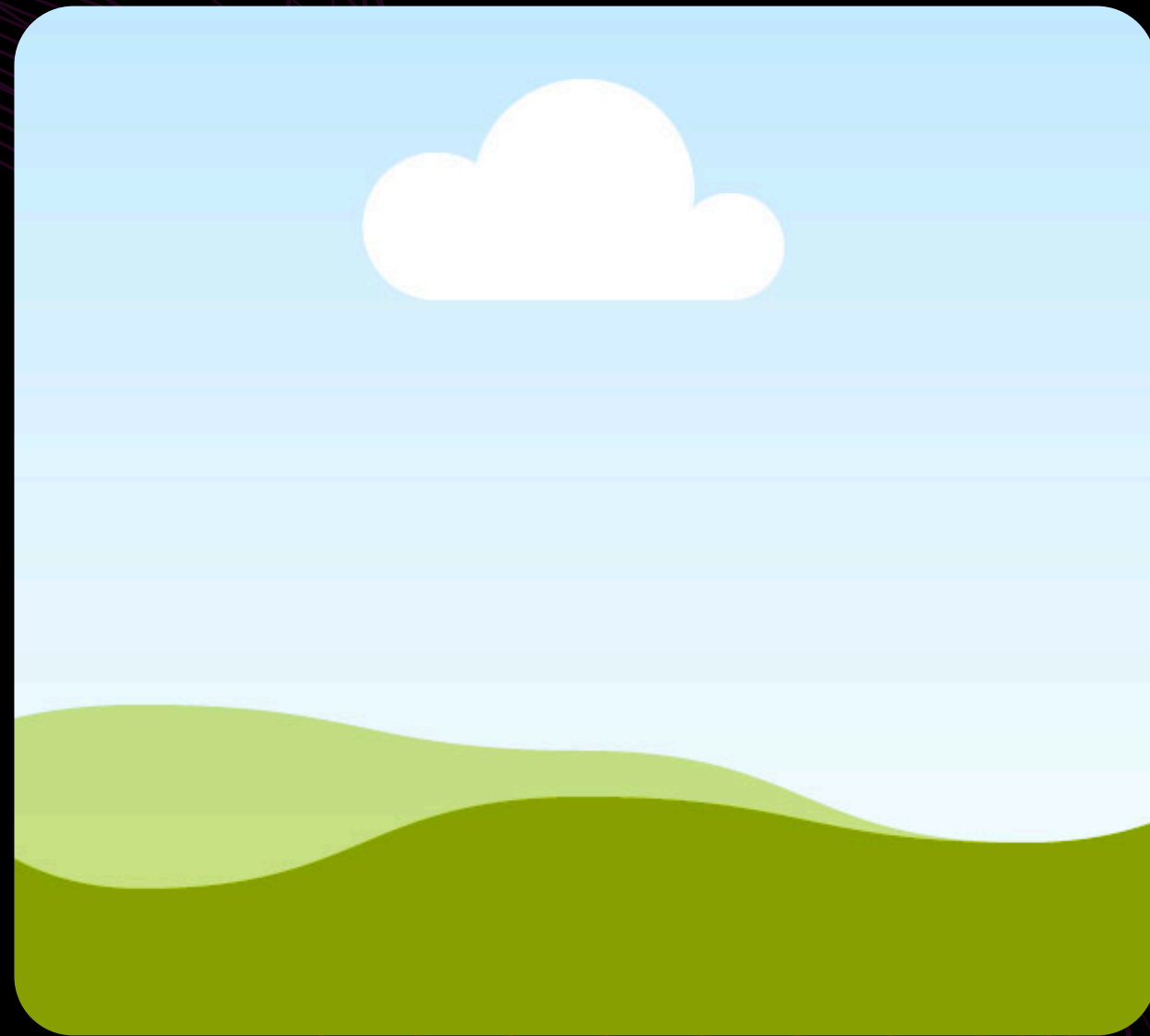
Proporciona estructuras de datos y algoritmos optimizados para la E/S de memoria externa, minimizando la latencia.

Carga anticipada (prefetching)

Es una técnica que predice qué datos se necesitarán en el futuro y los carga en la memoria caché antes de que se soliciten.

Diagrama de bloques

Por hacer



01

Generador de trazas de acceso a memoria:

Lorem ipsum dolor sit amet, consectetur adipiscing elit, sed do eiusmod tempor incididunt ut labore et dolore magna aliqua. Ut enim ad minim veniam, quis

02

Módulo de simulación de caché

orem ipsum dolor sit amet, consectetur adipiscing elit, sed do eiusmod tempor incididunt ut labore et dolore magna aliqua. Ut enim ad minim veniam, quis

03

Módulo de carga anticipada

orem ipsum dolor sit amet, consectetur adipiscing elit, sed do eiusmod tempor incididunt ut labore et dolore magna aliqua. Ut enim ad minim veniam, quis

04

Módulo de estadísticas de rendimiento

orem ipsum dolor sit amet, consectetur adipiscing elit, sed do eiusmod tempor incididunt ut labore et dolore magna aliqua. Ut enim ad minim veniam, quis

Conclusión

Resultados de la simulación

orem ipsum dolor sit amet, consectetur adipiscing elit, sed do eiusmod tempor incididunt ut labore et dolore magna aliqua. Ut enim ad minim veniam, quis

1

orem ipsum dolor sit amet, consectetur adipiscing elit, sed do eiusmod tempor incididunt ut labore et dolore magna aliqua. Ut enim ad minim veniam, quis

2

orem ipsum dolor sit amet, consectetur adipiscing elit, sed do eiusmod tempor incididunt ut labore et dolore magna aliqua. Ut enim ad minim veniam, quis

3

orem ipsum dolor sit amet, consectetur adipiscing elit, sed do eiusmod tempor incididunt ut labore et dolore magna aliqua. Ut enim ad minim veniam, quis