

NCTU IEE 5046

高頻電路設計與實驗

Allegro PCB Editor

Lecturer: Professor Yu-Jiu Wang

TA: 李道一 michael@rfvlsi.ee.nctu.edu.tw

Document coauthor: Jon-Jin Chen

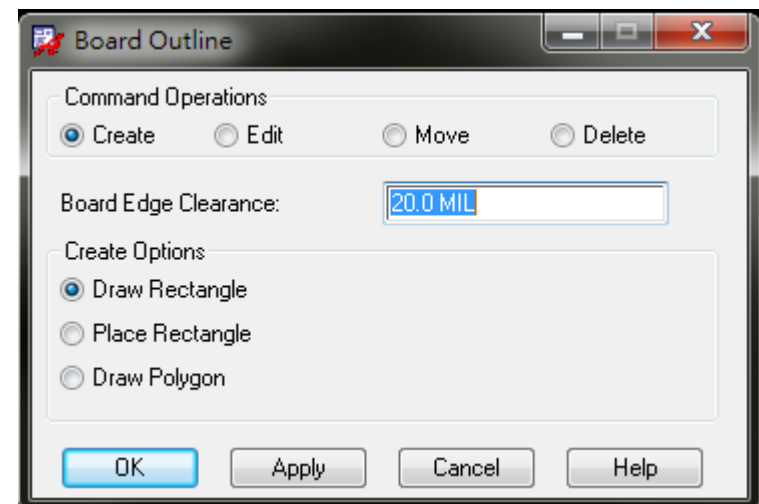
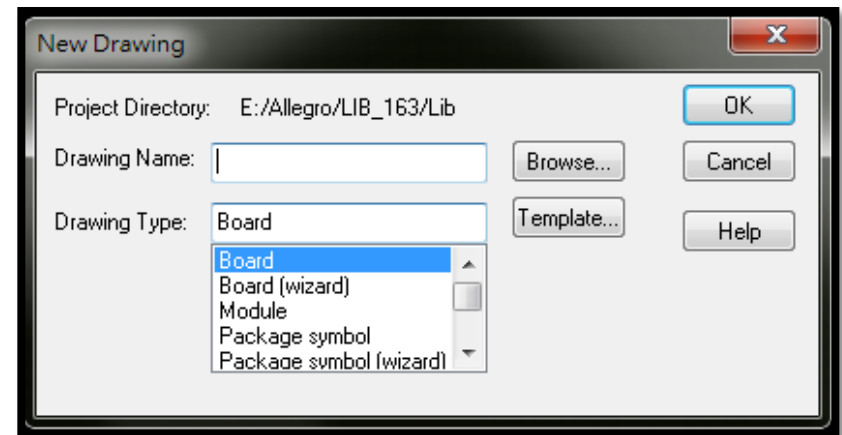
Related EDA tools

- PCB Editor



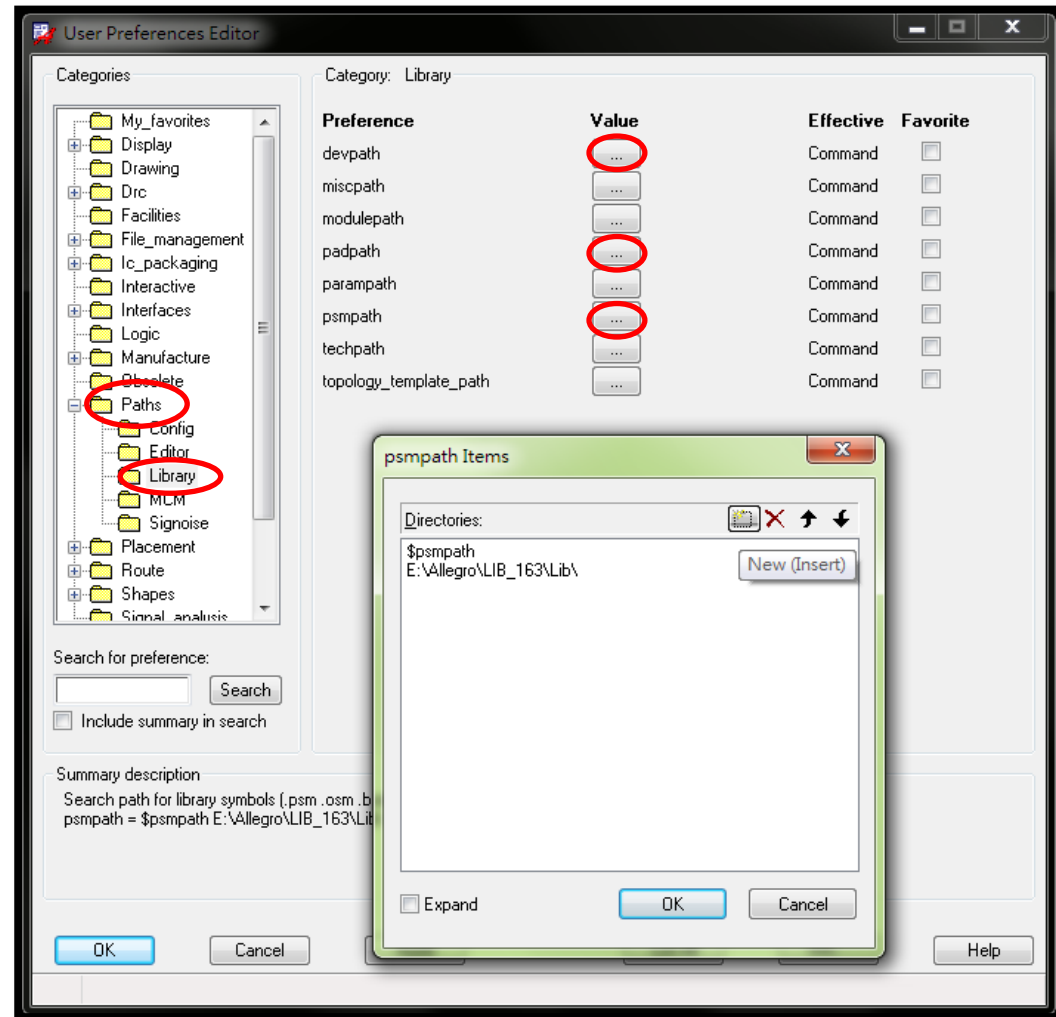
New PCB design in PCB Editor

- 打開PCB Editor
- File -> New
- 選擇Board並打上檔名按OK
- 一開始會看到一片黑和一個小小的綠色十字(就是原點)
- 想要把什麼地方放大縮小用滑鼠先指到那個位置
- 再用滾輪放大縮小畫面
- 接下來畫一塊板子
- Setup -> Outlines -> Board Outline
- 先隨便畫一個框
- 畫好了以後再點ok
- 如果之後要改變大小/位置可以按Edit/Move



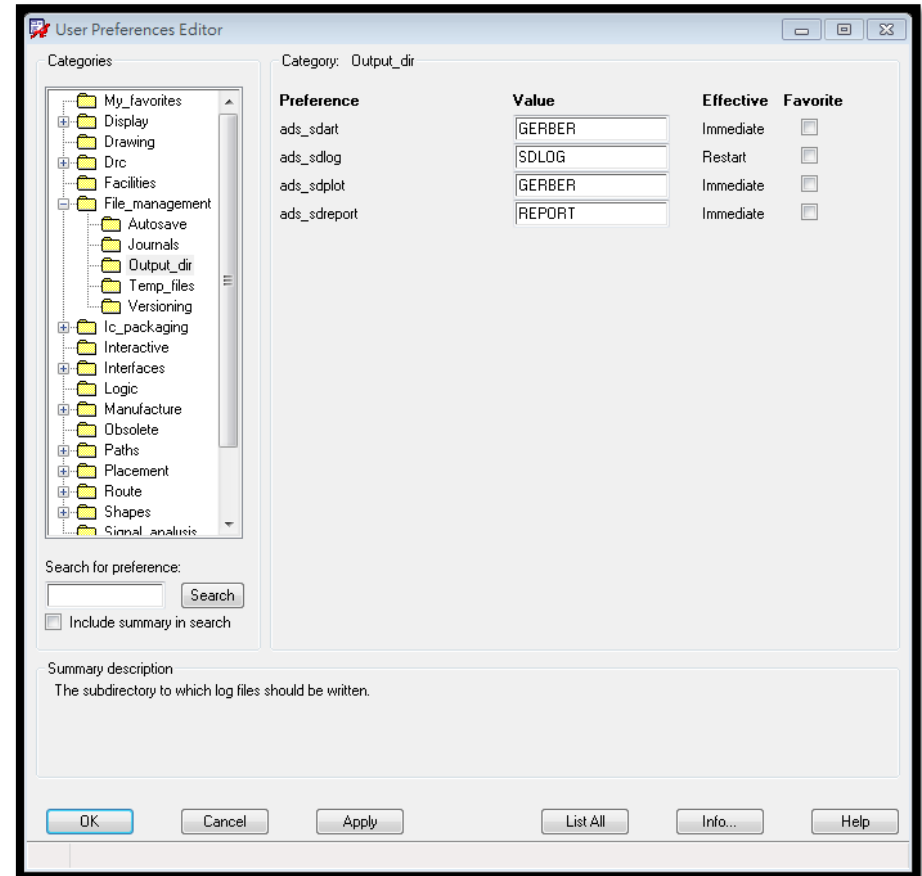
Setup Search Paths

- Setup -> User Preferences
- 點選Paths底下的Library
- devpath
- padpath
- psmopath都增加放.dra檔和放.pad檔的位置



Setup Output Directories

- 設定Gerber和log檔輸出目錄，會讓你的工作目錄變整齊



Setup Layout Cross Sections

- Setup -> Cross-section
- TOP和BOTTOM不可更改 
- 如果要增加或減少層數可按右鍵選Add Layer Above/Below
- 並將名字改成和使用的Package Symbol的層數相同
- 也可以選擇Negative Artwork
- 如果要更改顏色
- Display -> Color/Visibility 
- 先在下方的調色盤選好顏色後
- 再點上面想要改變的顏色

Layout Cross Section

	Subclass Name	Type	Material	Thickness (MIL)	Conductivity (mho/cm)	Dielectric Constant	Loss Tangent	Negative Artwork
1		SURFACE	AIR			1	0	
2	TOP	CONDUCTOR	COPPER	1.2	595900	4.5	0	<input type="checkbox"/>
3		DIELECTRIC	FR-4	8	0	4.5	0.035	
4	GND	CONDUCTOR	COPPER	1.2	595900	4.5	0.035	<input type="checkbox"/>
5		DIELECTRIC		8	0	4.5	0.035	
6	VCC	CONDUCTOR		1.2	595900	4.5	0.035	<input type="checkbox"/>
7		DIELECTRIC		8	0	4.5	0.035	
8	BOTTOM	CONDUCTOR		1.2	595900	4.5	0	<input type="checkbox"/>
9		SURFACE	AIR			1	0	

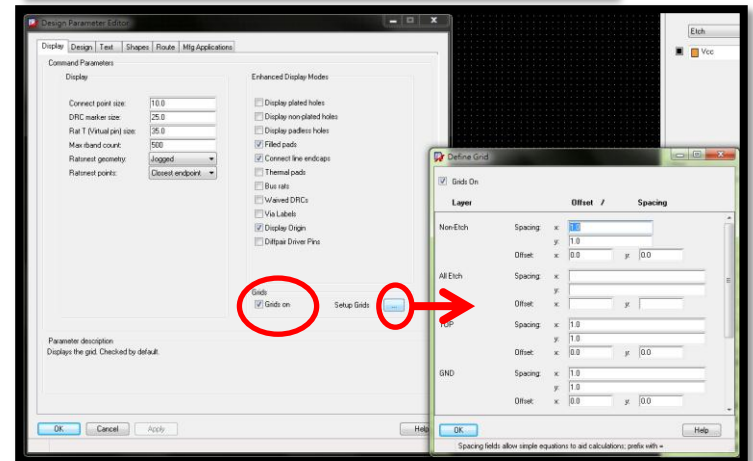
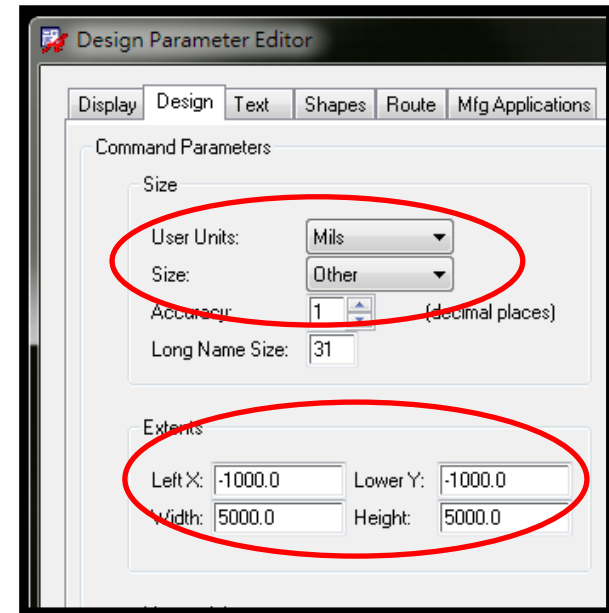
Add Layer Above
Add Layer Below
Remove Layer

Three Edit Modes

- General Edit
 - 適合作placement
 - 適合作routing微調
- Etch Edit
 - 適合作routing
- Placement Edit
 - 適合作placement

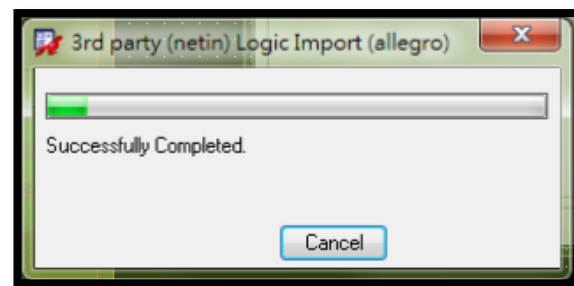
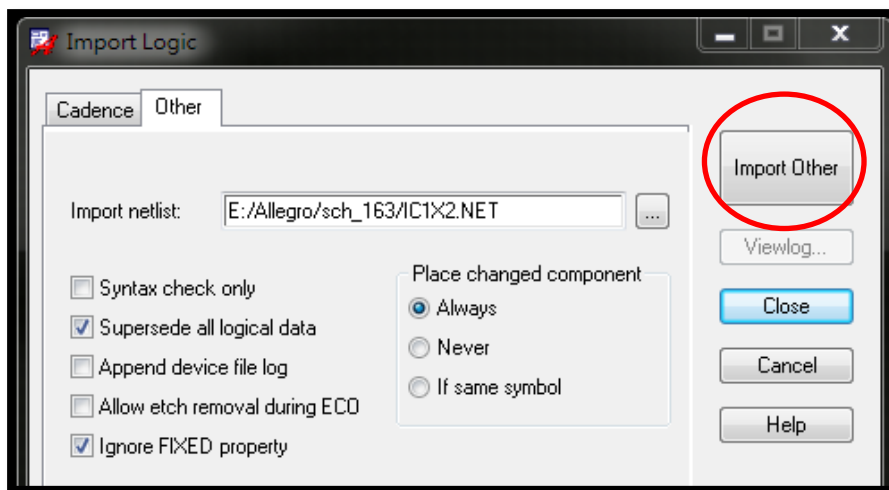
Setup Design Parameters

- 設定格子點,單位和板子大小
- Setup -> Design Parameters
- 單位固定用Mils, Accuracy 1
- Size : 可選ABCD(D最大)
- Extents為繼續向外伸展
- Grids記得要勾選Grids on, 並設定格子點大小(可隨需要調整)



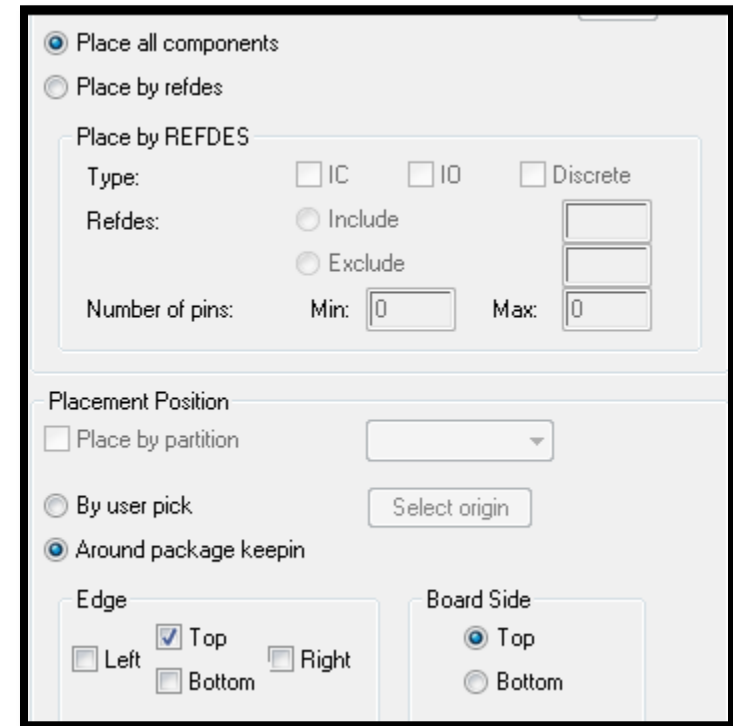
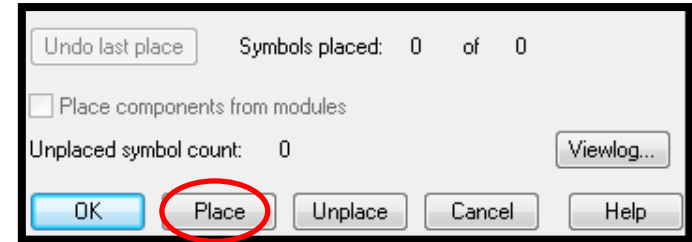
Import Netlist

- 接著Import做好的.net檔
- File -> Import -> Logic
- 直接打開Other的子頁面
- 照圖上設定
- 檔案選擇你要import的.net
- 最後按Import Other
- 成功會出現上圖的視窗, 失敗則會跳出失敗的原因
- 更正後重新Import直到成功
- Import成功後, 畫面上還是沒有任何元件 → 正常, 不要驚慌



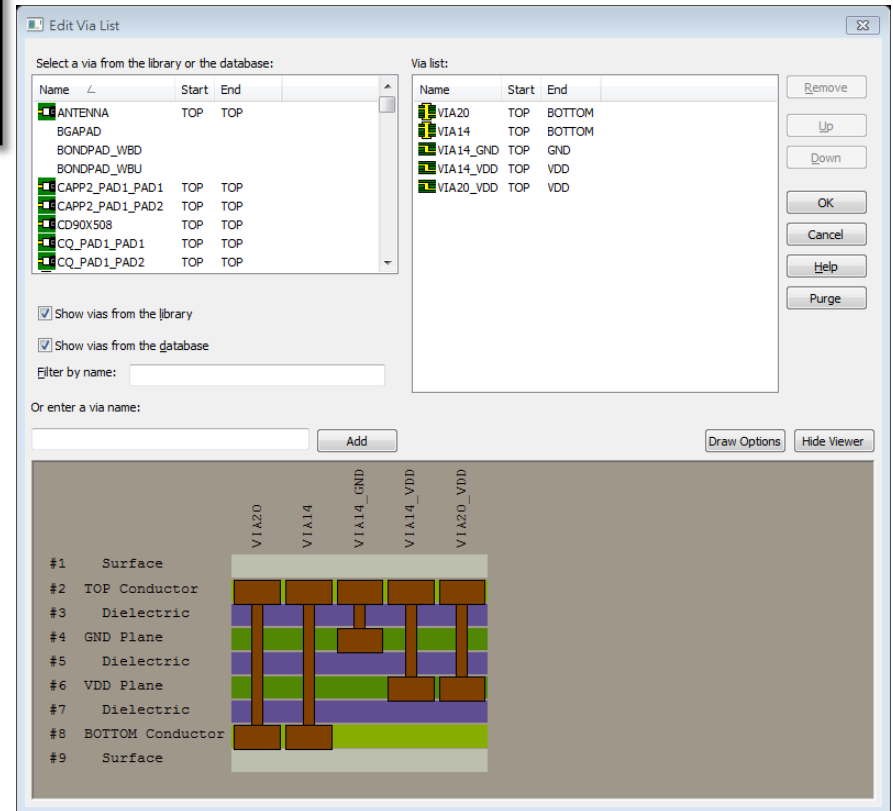
Quick Place Components

- 接下來要把元件擺到板子上: Place -> Quick Place
- 選擇Place的方式(一開始選Place all components)
- 放在上下左右皆可,並按Place
- 如果有沒放到的元件可能是板子不夠大或定義層沒設好
- 最後按OK



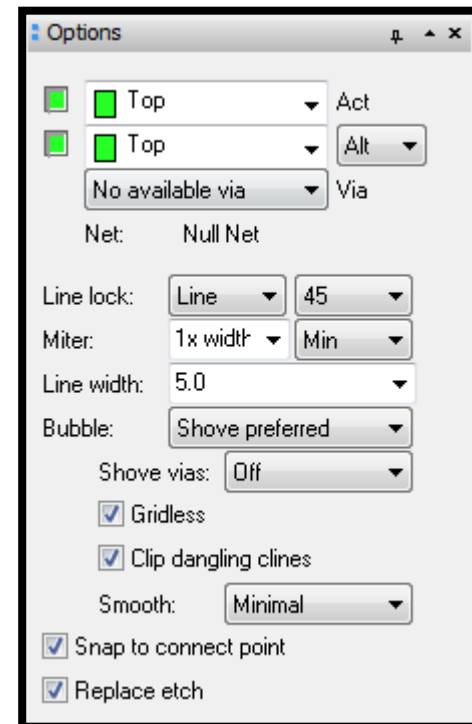
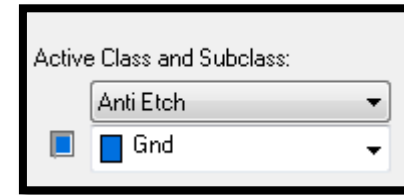
Specify Via Padstacks

- 從Constraint Manager開
- 選取padstack，可為貫孔或埋
- Setup -> Constraints -> Physical 點選Vias欄的via兩下，改成可用的via
- 如果沒有可用的就自己從pad designer新增



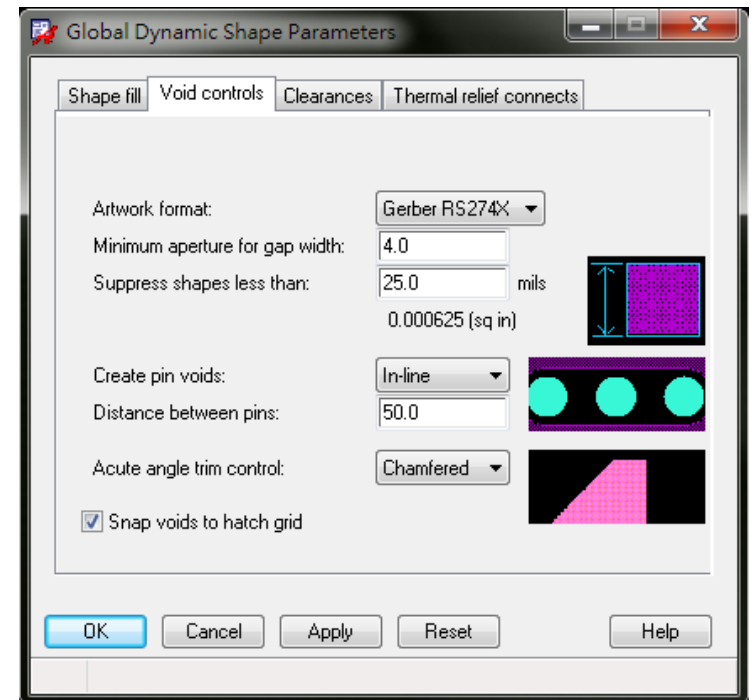
VIA placement

- 將元件擺放到板子上你想要的位置後
- 開始走線 Route -> Connect 
- 在右邊的Option可以直接釘選起來
- 會根據使用不同的功能做選擇
- 選擇想要走的層以及繞線方法 
- 還有線寬後, 就可以開始拉線了
- **Act**表示現在要走的layer
- **Alt**表示等等可能會換到的layer
- 要換層的時候可以按右鍵**Add Via**



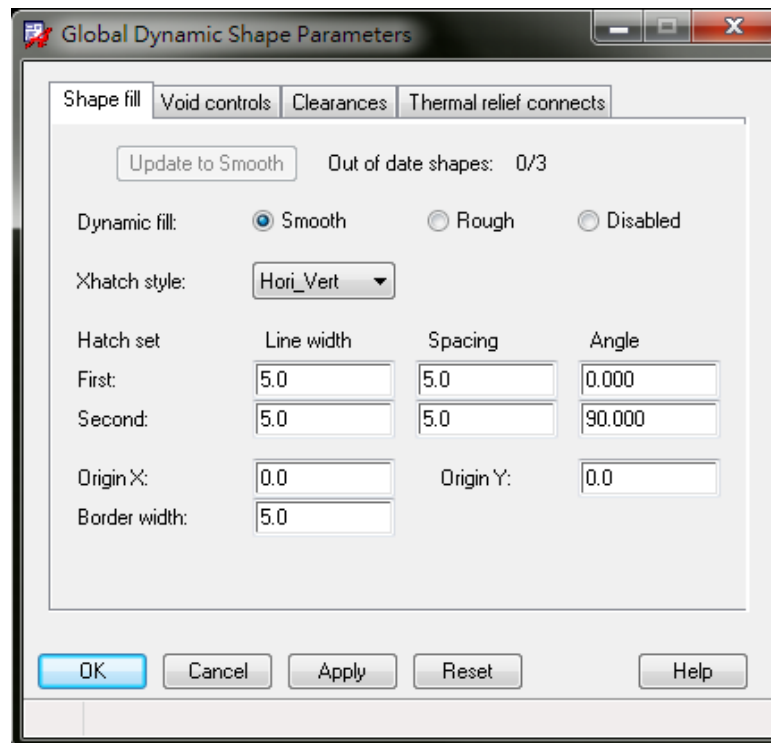
Dynamic shape 參數

- 新版的Shape有兩種
 - Dynamic copper：隨著netlist連接的不同，動態調正void位置
 - Static solid：靜態多邊形
- 注意:並不是對應的層會和net有相同名字
- Net的名字是Capture決定的
- 如果想改名前面有教



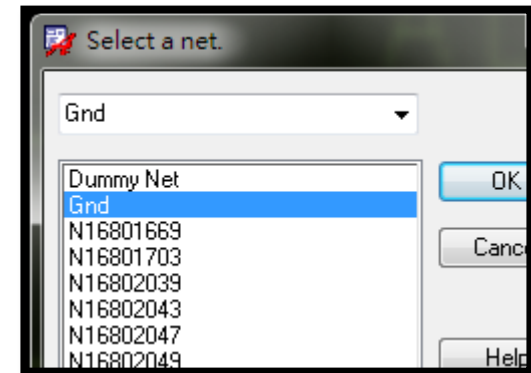
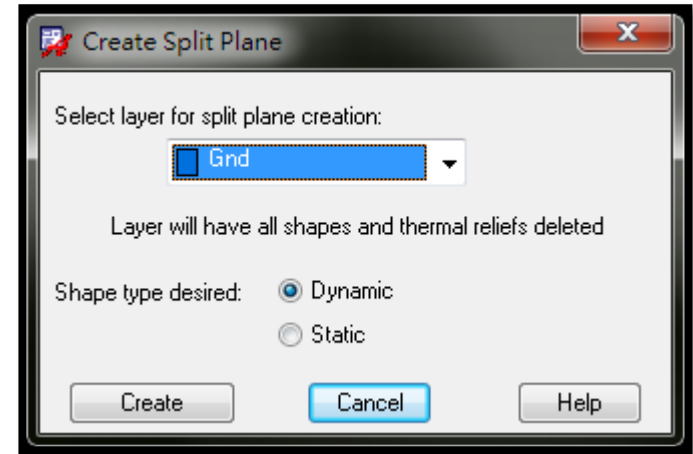
Dynamic shape

- When DRC rules (constraints) are updated, click “Update to Smooth”



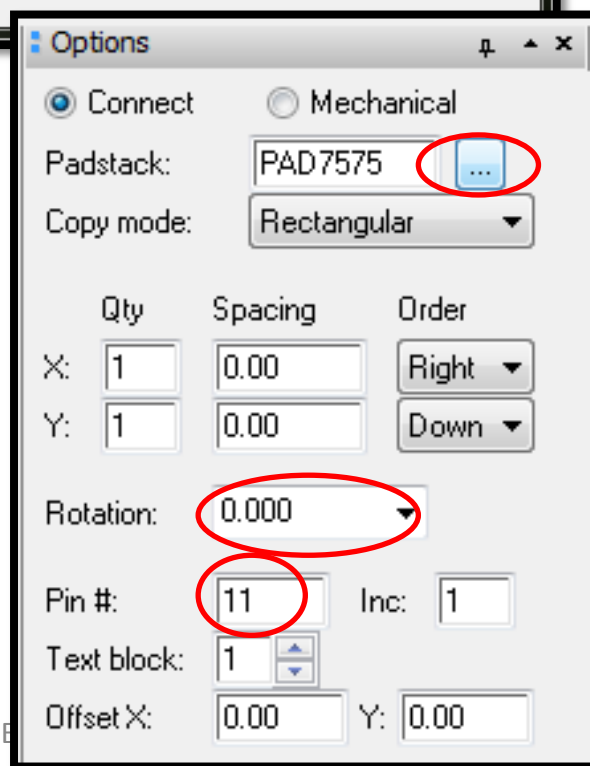
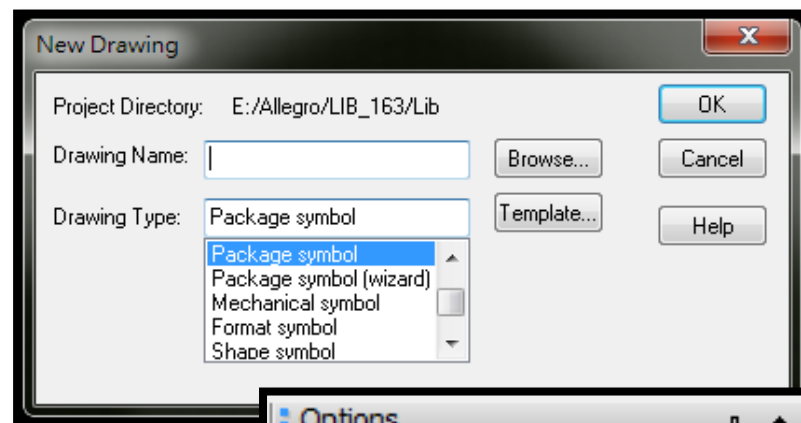
Split Plane

- 走完線之後，接下來要鋪地平面和VDD平面
- Shape->Global Dynamic Param
- 照上面兩圖設定後按OK
- 接著按Edit -> Split plane -> Create
- 選擇要鋪的layer並選擇Dynamic後按Create
- 接著在Select a net中選擇相對應的net



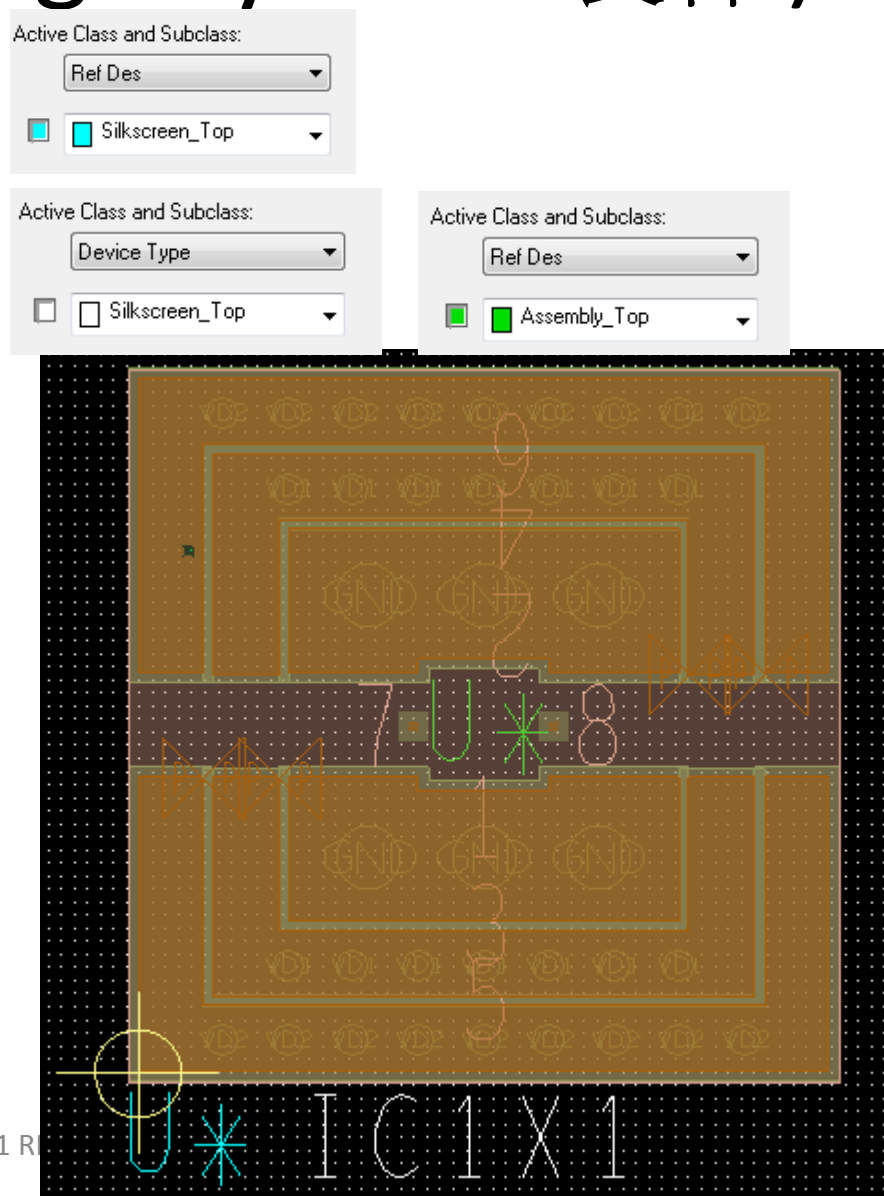
PCB Editor (Package Symbol 製作)

- File -> New
- 選擇 Package symbol 並輸入檔名
- 按照之前的步驟設定板子層數跟grid
- 接著要把Pin放到Package上
- Layout -> Pins
- 從右邊的option選擇要用的Padstack
- 還有Rotation的角度(選完後再按一次 Layout -> Pins)
- 還有最重要的Pin # (要和capture上的腳位一模一樣)



PCB Editor (Package Symbol 製作)

- Pin都放好了以後
- 要設定Device Type和Ref Des
- Add -> Text
- 在右邊Option選擇
- Device Type/ Silkscreen_Top放在整個的下面
- Ref Des/ Assembly_Top放在中間
- Ref Des/ Silkscreen_Top放在旁邊
- 選擇Setup -> Areas -> Package Boudarys 後,選矩形  把整個元件包起來(Pin的部分)
- 存檔: File -> Save 
- 製作元件: File -> Create Device



Constraint Manager

- 按按鈕
- 改設定
 - 最小最大線寬
 - 各種間距
 - VIA

