

数字电路实验六

姓名：熊彦钧 学号：23336266

一、实验目的

1. 在实验箱上使用 74LS151 实现 AU(Arithmetic Unit, 算术单元)设计。在实验箱上进行静态测试和动态测试，验证电路功能的正确性。
2. 在实验箱上使用 74LS151 实现 LU(Logic Unit, 逻辑单元)设计。在实验箱上进行静态测试和动态测试，验证电路功能的正确性。

二、实验要求

1. 设计一个带控制端的半加半减器，输入为 S、A、B，其中 S 为功能选择口。当 S=0 时，输出 Y 为 A+B 及进位 Cn；当 S=1 时，输出 Y 为 A-B 及借位 Cn。

提示：可分两次连线单独记录和/差结果、进/借位结果。

在实验箱上进行静态测试和动态测试，验证电路功能的正确性。动态测试时 要求使用示波器数字通道观测并记录 CP（时钟）、S、A、B、Y、Cn 波形，并分析波形之间的相位关系。

2. 在实验箱上使用 74LS151 实现 LU(Logic Unit, 逻辑单元)设计。设计一个函数发生器电路它的功能如下表 6-4 所示。

表 6-4 函数发生器功能表

输入		输出
S ₁	S ₀	Y
0	0	A·B
0	1	A+B
1	0	A⊕B
1	1	\overline{A}

输入为 S₀、S₁、A、B，其中 S₀、S₁ 为功能选择口。当 S₀、S₁ 取 0、1 不同组合时，A、B 进行相应的与、或、非、异或运算，输出运算结果 Y。

在实验箱上进行静态测试和动态测试，验证电路功能的正确性。动态测试时 要求使用示波器数字通道观测并记录 CP（时钟）、S₁、S₀、A、B、Y 波形，并分析波形之间的相位关系。

三、实验结果

1、设计 AU 电路

真值表如下：

S	A	B	Y	Cn
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	0	0
1	0	1	1	1
1	1	0	1	0
1	1	1	0	0

输出 Y 的卡诺图化简如下

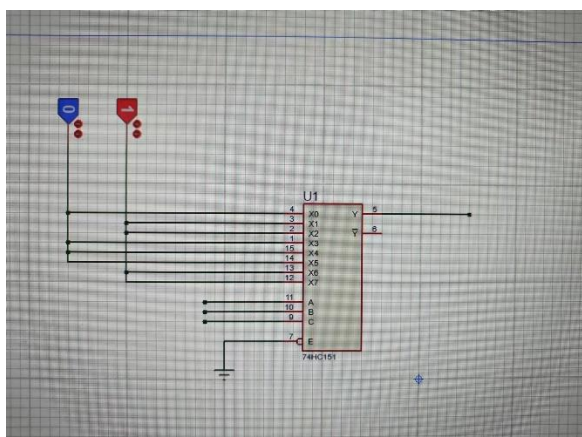
S/AB	00	01	11	10
0		1		1
1		1		1

输出 Cn 的卡诺图如下

CN	00	01	11	10
0				1
1		1		

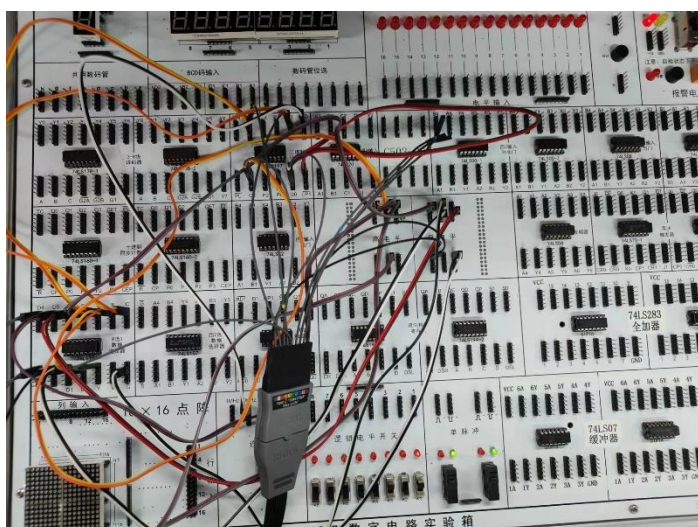
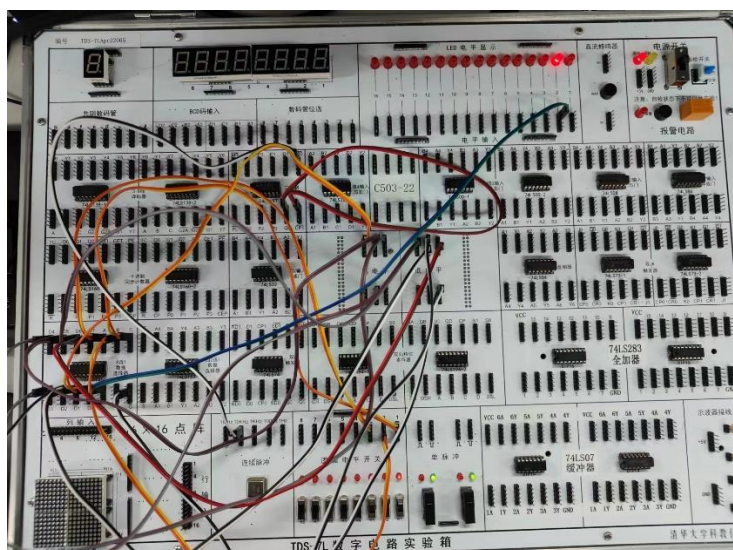
根据卡诺图化简结果，设计的电路如下

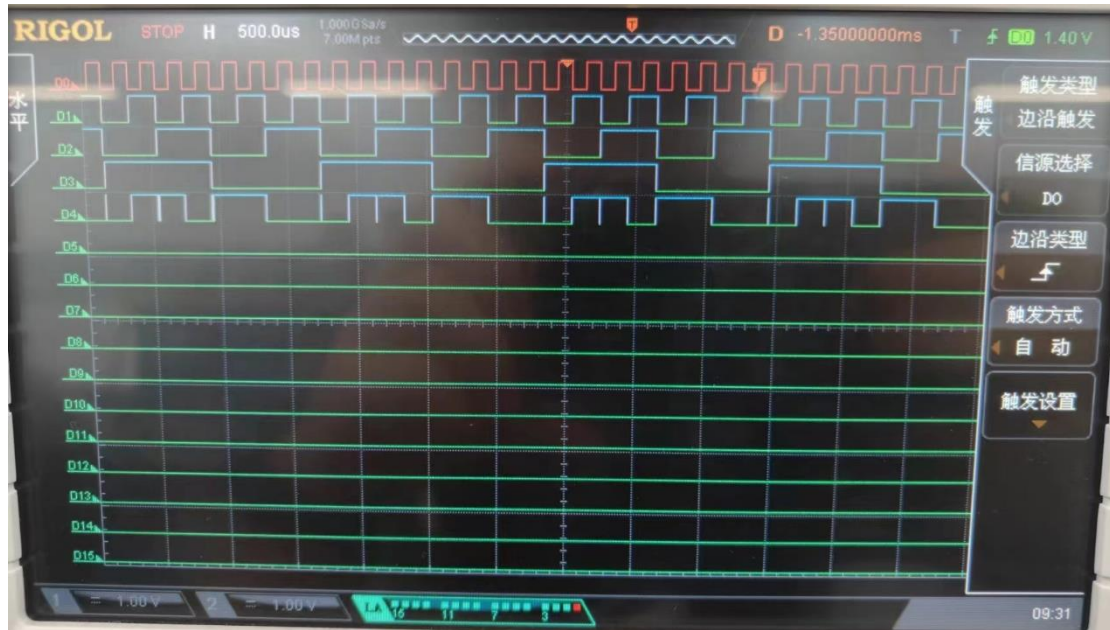
Y 输出的电路设计如下



其中 C、B、A 分别为 S、A、B 输入

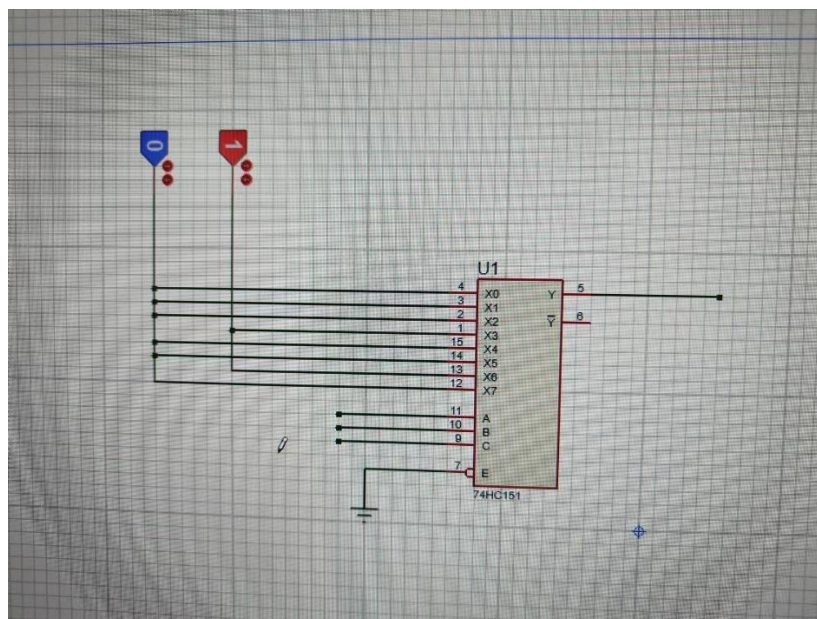
静态测试如下





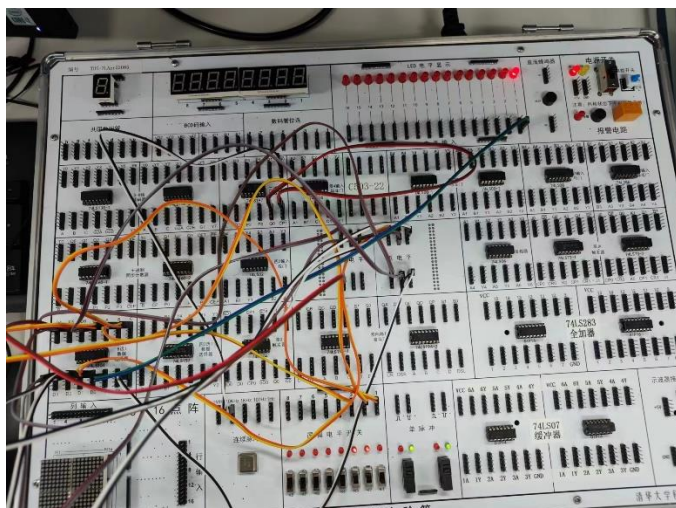
波形从上到下依次为 CP（时钟）、S、A、B、Y

Cn 输出电路如下

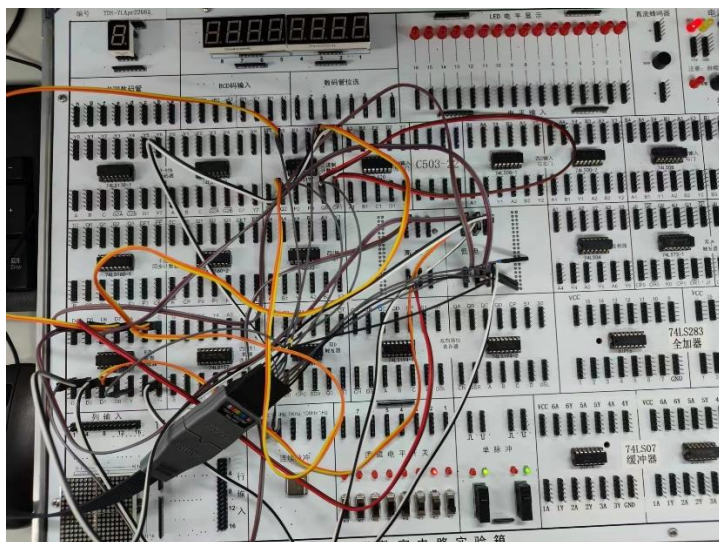


C、B、A 分别为 S、A、B 输入

静态测试如下



动态测试如下



波形从上到下依次为 CP（时钟）、S、A、B、Cn

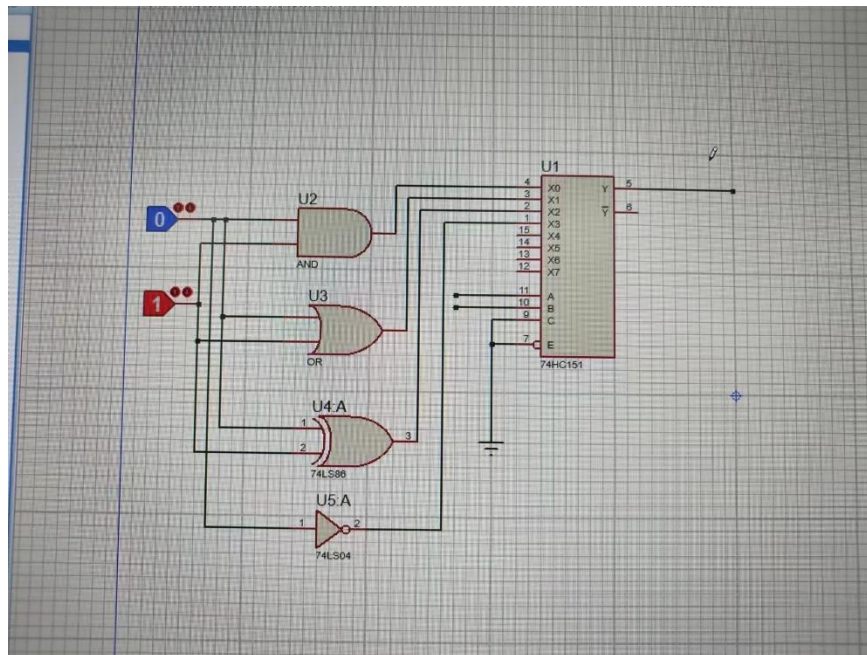
经检验，静态测试和动态测试的波形均符合真值表。

2、设计 LU 电路

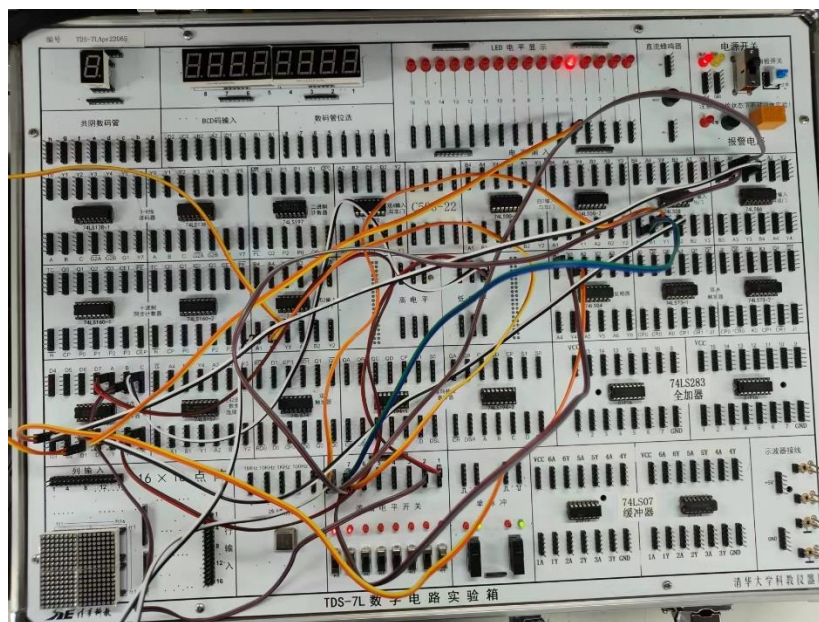
真值表如下

S1	S0	A	B	Y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

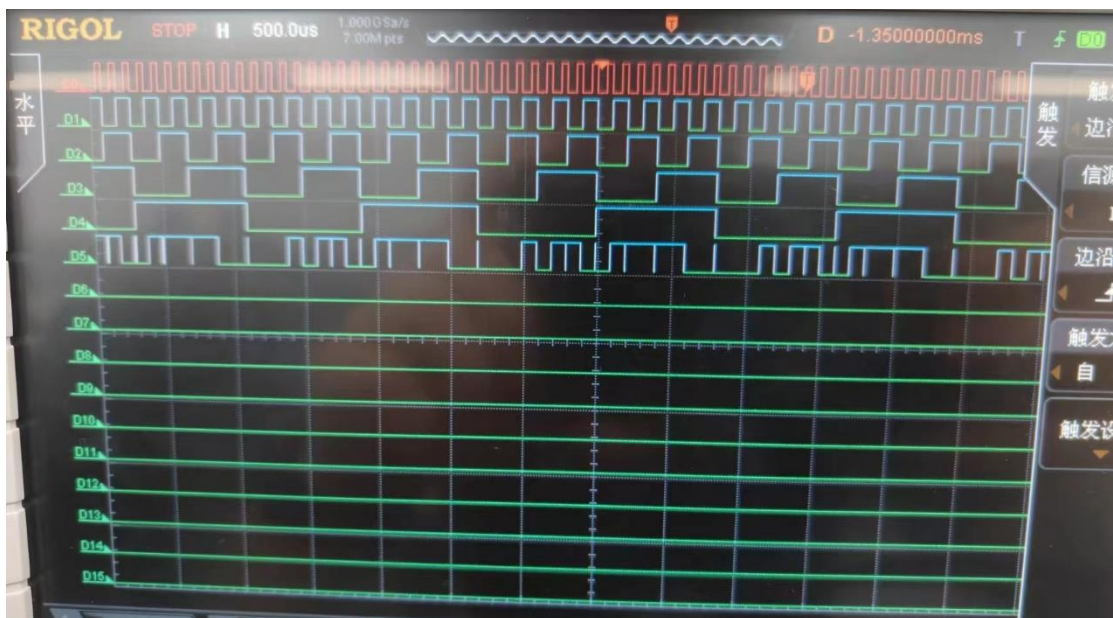
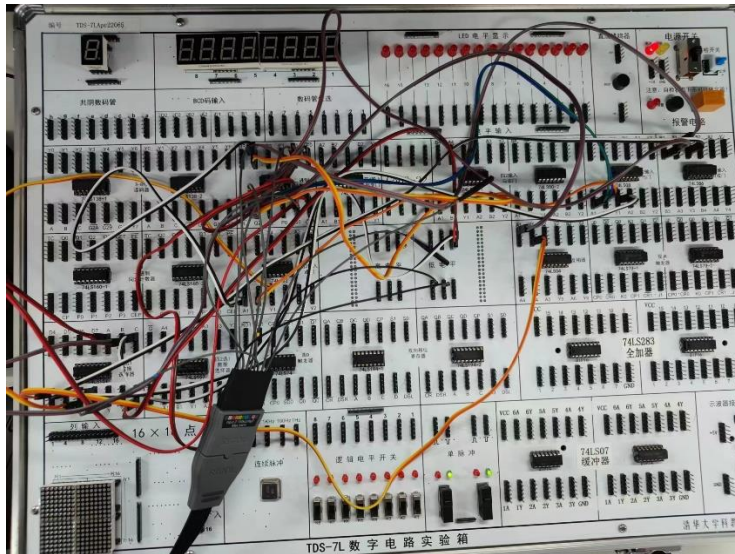
设计电路如下



静态测试电路如下



动态测试如下



波形从上到下依次为 CP（时钟）、S1、S0、A、B、Y

经检验，静态测试和动态测试的波形均符合真值表。

四、实验总结

74HC151 数据选择器不仅可以根据选择性地输出数据，还可以经过改造，对运算逻辑进行选择。