

# 数字电路实验三

姓名：熊彦钧 学号：23336266

## 一、实验目的

### 1、 $F=AB+BCD+ACD$

要求只有原变量输入即实现时不能用模拟开关的反变量，要实现反变量，用非门。没有非门，可用与非门（与 1 与非）或异或门（与 1 异或）。要能观察到竞争冒险现象，实现时应尽可能使同一变量的经过两条路径到达同一点时，两条路径相差的门数尽可能多。

按上式画逻辑图

### 2、写出真值表

3、静态测试验证真值表。（模拟开关设置输入，0-1 显示器检查输出是否符合真值表）

4、设置  $B=C=D=1$  观测 A 的险象。

5、6、判断险象是否影响下一级电路的正常工作，应看毛刺的幅度大小。

7、在输出端加一个电容（几百微法），设置  $B=C=D=1$ ，观测险象是否消除。

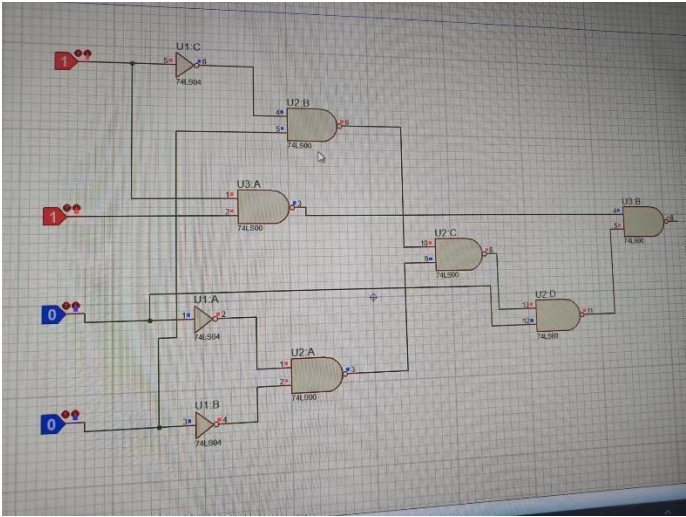
8、使用公式  $AB+AC+BC=AB+AC$  添加冗余项，观察险象是否消除。

二、实验要求

- 1、使用理论知识写出逻辑图及其表达式，并使用卡诺图进行化简
- 2、根据静态仿真结果写出真值表
- 3、根据示波器图像和数据读出毛刺幅度和中值宽度
- 4、使用适当的方法消除竞争现象

三、实验结果

逻辑图如下

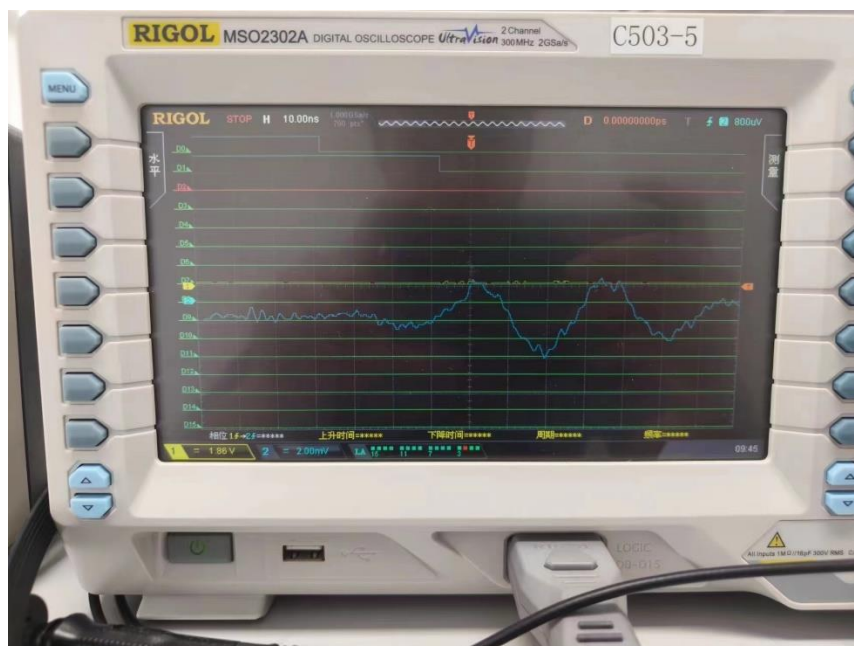


真值表如下

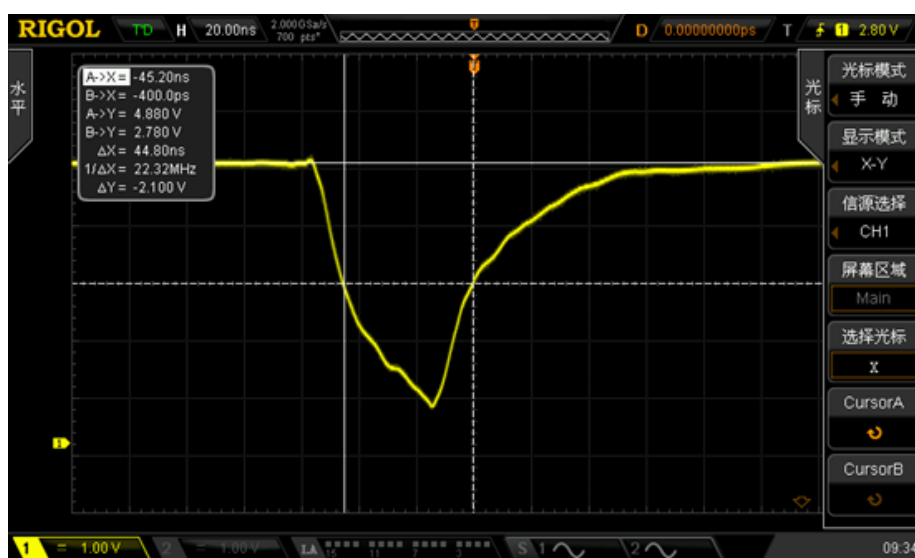
A	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
B	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
C	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
D	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
OUT	0	0	1	1	0	0	0	1	0	0	1	0	1	1	1	1

经静态测试，01 显示器结果符合真值表逻辑

B=C=D=1 时，竞争险象如下



可测得传输延迟为 40us，观察到毛刺现象明显



最终测得毛刺的幅度  $V_{max}=4.2V$ ，毛刺的中指宽度  $t_w=44.80ns$

毛刺产生的原因为： B、C、D 取高电平时，A 存在同时向相反的逻辑电平变化，在动态过程中，A 的低电平输入过程经过了多重门延迟，使得存在竞争冒险，导致尖峰脉冲现象的产生。

#### 四、实验总结

消除竞争险象的方法如下：

(1) 接入滤波电容，由竞争-冒险而产生的尖峰脉冲一般都很窄，所以只要在在输出端并接一个很小的滤波电容即可把尖峰脉冲的幅度削弱至门电路的阈值电压以下。

(2) 引入选通脉冲，在电路中引入选通脉冲  $p$ ，因为  $P$  的高/低电平出现在电路达到稳定状态以后，所以输出端不会出现尖峰脉冲。

(3) 修改逻辑/增加冗余项，通过增加冗余项，使得在某些输入不变的情况下，其中一个变量无论怎么变，输出都是 1，进而不会产生竞争-冒险现象。