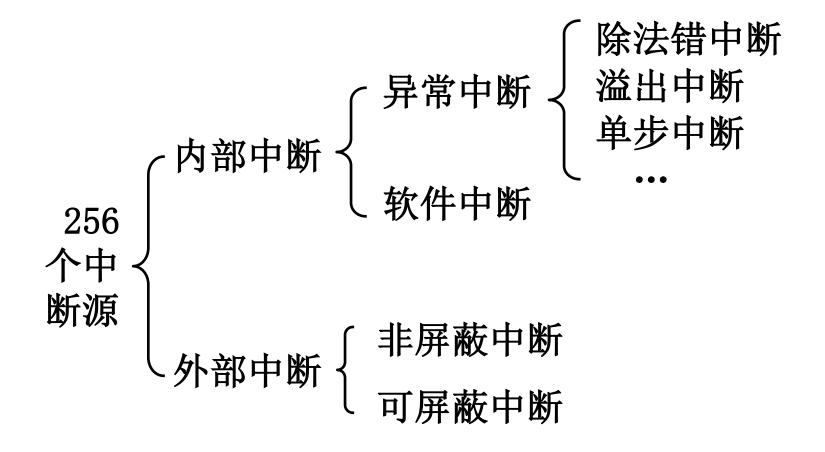


第三部分 微机原理与接口

15章 8086中断程序设计

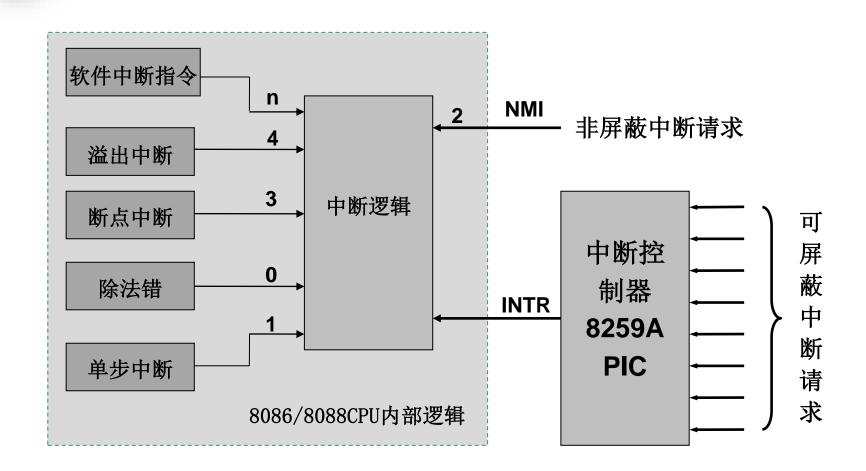


15.1 8086/8088中断系统





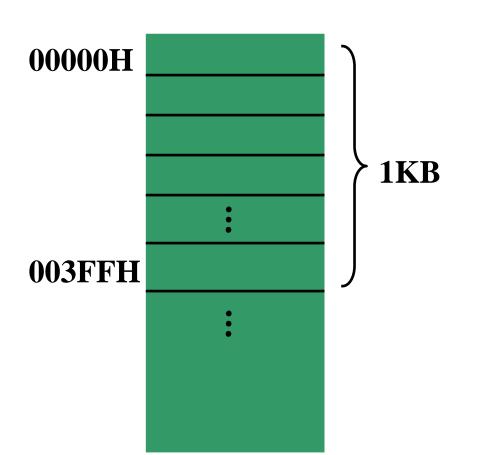
8086/8088中断源类型





中断向量表

内存空间 H00000 IP偏移地址 0型中断向量 CS段基地址 00004H IP偏移地址 1型中断向量 CS段基地址 H80000 IP偏移地址 2型中断向量 CS段基地址 IP偏移地址 0000CH 3型中断向量 CS段基地址 IP偏移地址 00010H 4型中断向量 CS段基地址 00014H IP偏移地址 H08000 类型码为32 的中断向量 CS段基地址 003FFH IP偏移地址 类型码为255 的中断向量 CS段基地址



中断向量表

- > 用于存放各类中断服务程序的入口地址;
- ➤ 每个入口地址占用4 Bytes, 低字为段内偏移, 高字为段地址;
- ▶ 向量表的物理地址位于内存的00000H~003FFH,大 小为1KB,共256个入口;
- ▶ 向量表所在的段地址=0;
- ➤ 向量地址的偏移地址=n×4,n为中断类型码。



将用户自定义的中断服务程序入口地址放入向量表的方法。

例,将类型码为48H的中断服务子程序TIMER的中断向量放入向量表。

MOVAX, 0000H

MOV DS, AX

MOV SI, 48H*4

MOV BX, OFFSET TIMER

MOV [SI], BX

MOV BX, SEG TIMER

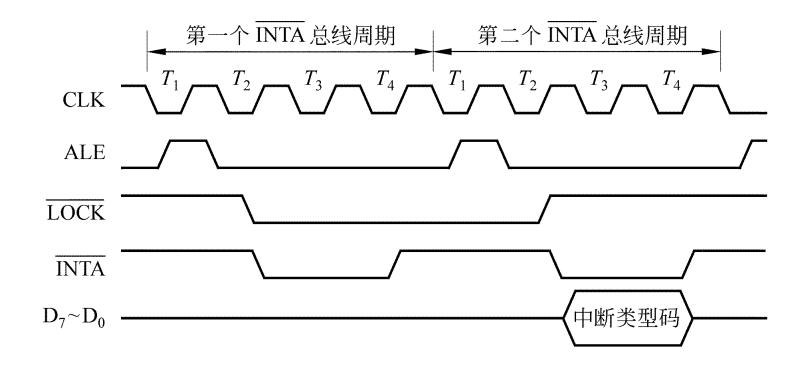
MOV [SI+2], BX



3 CPU中断类型码的获取方法

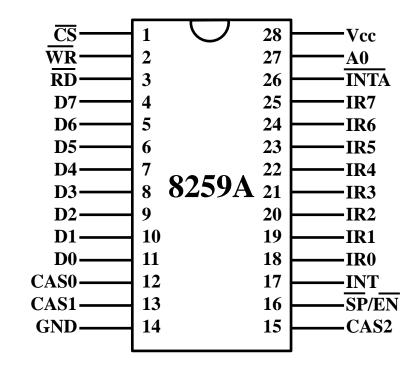
(1) 内部中断和NMI中断 此类中断无INTA总线周期,中断类型码固定 或由指令给出。

(2) 可屏蔽中断





15.2 可编程中断控制器8259A

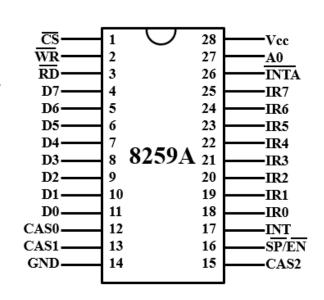




15.2.1 8259A的引线及内部结构

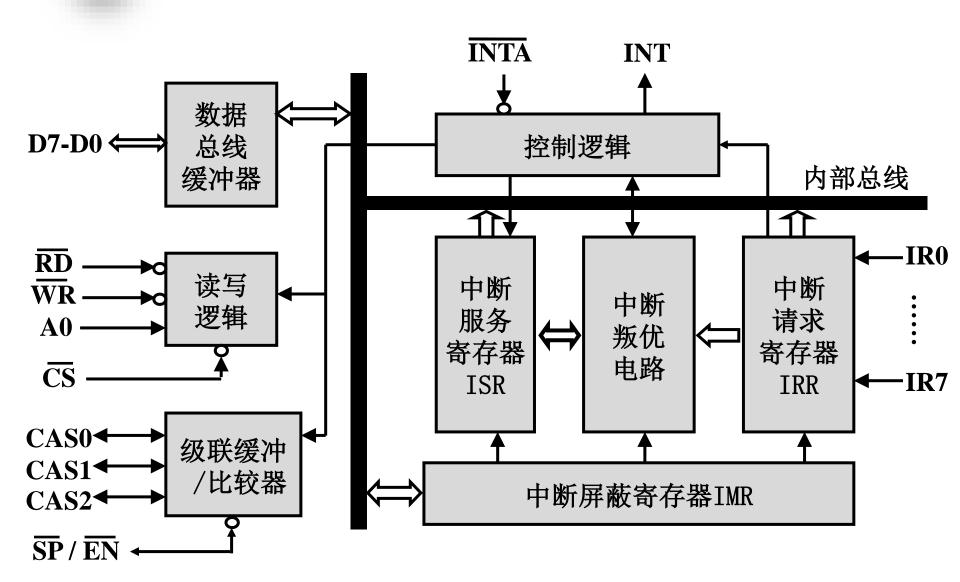
1 外部引线

- (1) $D_7 \sim D_0$ 为双向数据总线,与系统的数据总线相连,CPU写入控制字、命令字,读取中断类型码。
 - (2) RD、WR为读写控制信号。
 - (3) CS为片选信号,低电平有效。
 - (4) A₀为内部寄存器的选择信号。
 - (5) INT为中断请求输出信号。
 - (6) INTA为中断响应输入信号。





- (7) CAS₂~CAS₀为级联控制线,对于主片 CAS₂~CAS₀为输出,从片CAS₂~CAS₀为输入。
 - (8) SP/EN为双功能线。
- ①当8259A工作在缓冲模式时为输出信号,用以控制数据总线缓冲器的传送方向。8259A输出数据时为低电平,接收数据时为高电平。
- ②当8259A工作在非缓冲模式时为输入信号,高电平为主片,低电平为从片。
 - (9) $IR_0 \sim IR_7$ 为外设中断请求输入信号。





- (1) 中断请求寄存器IRR
 - ➤ 保存IR₀~IR₇来的中断请求信号,某一位为1 表示相应引脚上有中断请求;
 - > 中断响应后,外设应撤销对应引脚上的请求信号。
- (2) 中断服务寄存器ISR
 - ightharpoonup $IS_0 \sim IS_7 与 IR_0 \sim IR_7$ 相对应,保存所有正在服务的中断源;
 - > 当收到中断结束EOI命令时,ISR相应位清零。



- (3) 中断屏蔽寄存器IMR
 - ➤ IMR的每一位与IR₀~IR₇相对应,用于保存中断 屏蔽字。
 - ▶ 其中为1的位所对应的外设中断请求被屏蔽,为0 的位允许外设中断请求信号输入。
- (4) 中断叛优及控制电路
 - ➤ 中断叛优电路监测IRR、ISR和IMR的状态,并 确定是否向CPU发中断请求信号。
 - ➤ 在中断响应时,将ISR对应位置置1,并向CPU送出中断类型码。



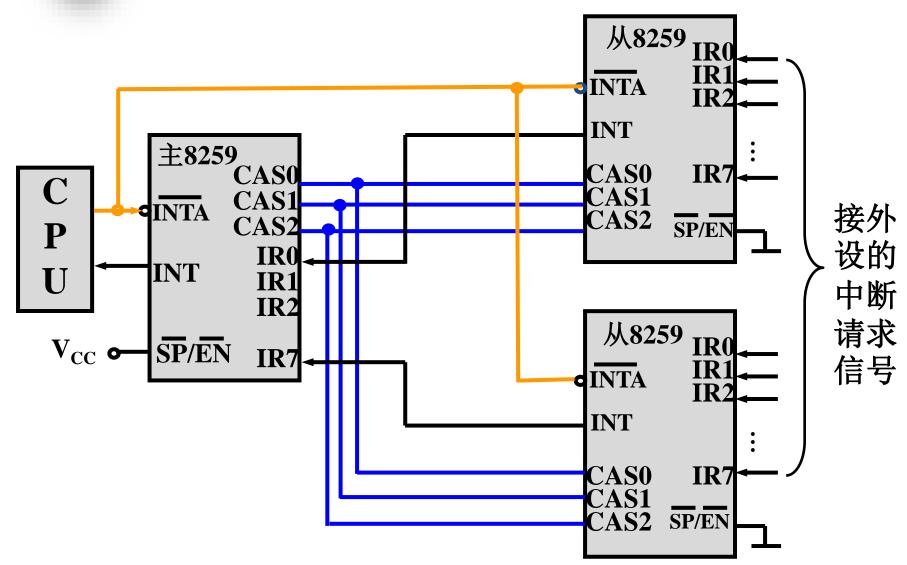
3 与系统总线的连接方式

(1) 缓冲方式

- ▶ 在多片8259A级联的大系统中,8259A通过总线驱动器和数据 总线相连,这就是缓冲方式。
- ➤ 在缓冲方式下,当数据从CPU送往8259A时,SP/EN为高电平; 当数据从8259A送往CPU时, SP/EN为低电平。
 - (2) 非缓冲方式
- ▶ 当系统只有单片8259A或有几片8259A级联时,一般将8259A 直接与数据总线相连,这种方式就称为非缓冲方式。
- ▶ 8259A的SP/EN端作为输入端,在单片8259A系统中,SP/EN端接高电平,在多片系统,主片的SP/EN端接高电平,从片的SP/EN端接低电平。



4 级联连接方式



注意:图中SP/EN的连接只针对非缓冲方式



- 5 中断触发方式
- (1) 边沿触发方式
- 当8259A的IR_i出现上升沿时表示有中断请求。
 - (2) 电平触发方式
- 当当8259A的IR_i出现高电平时表示有中断请求。



15.2.2 8259A的工作过程

- ➤ 当IR0~IR7中的一条或多条请求线变高时,将相应的IRR位置1。
- ➤ 综合现中断服务寄存器(ISR)和中断屏蔽寄存器(IMR)的状态,找出最高优先权的中断请求,并判断是否能发中断请求,如是则向CPU发信号INT,请求中断服务。
- > CPU响应中断时,送出应答信号INTA脉冲。



- ➤ 单级时8259A接到CPU的第一个INTA脉冲时,把ISR中与最高优先级请求信号对应的位置1,并把IRR中的相应位复位。收到第二个INTA脉冲时,8259A向数据总线发送中断类型码。
- ➤ 多级级联时主片收到第一个INTA后,在CAS2~CAS0上发出从片编码。所有从片均收到该编码,并和自身的编码比较,若相等,在收到第二个INTA后,该从片发出中断类型码。



➤ 在8259A发送中断类型码的最后一个脉冲期间,如果是在AEOI(自动结束中断)方式下,在这个脉冲结束时复位ISR的相应位。在其他方式下,要在中断服务程序结束时发出EOI命令来复位ISR相应位。



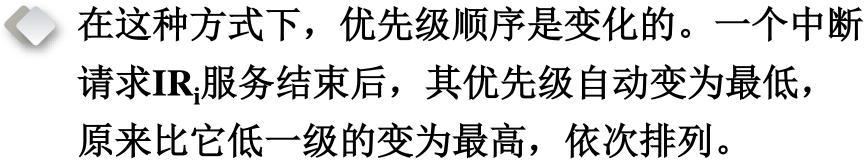
15.2.3 8259A的工作方式

- 1 中断优先级控制方式
 - (1) 固定优先级方式
- 在这种方式下,8259A为每个中断请求输入信号分配固定的优先级别,若优先级从高到低的序号为0~7,即0级最高,7级最低。
- 8259A加电后默认固定优先级为,

请求信号	IR7	IR6	IR5	IR4	IR3	IR2	IR1	IR0
优先级别	7	6	5	4	3	2	1	0



(2) 自动循环优先级方式

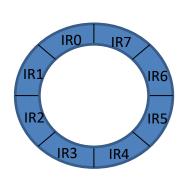


若初始优先级为IR0~IR7(低),假设IR4在中断结束处理后,则IR5变为最高(逆时针方向)。

请求信号	IR7	IR6	IR5	IR4	IR3	IR2	IR1	IR0
优先级别	2	1	0	7	6	5	4	3

(3) 特殊循环优先级方式

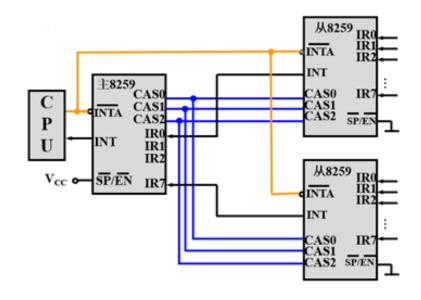
用控制命令指定最低优先级的中断源。





- (1) 普通全嵌套(全嵌套)方式
- 在中断服务程序执行过程中,根据ISR寄存器的 状态,禁止同级和更低级别的中断请求,允许更 高级别的中断,主要用于非级联模式或从片。
- (2) 特殊全嵌套方式
- 在中断服务程序执行过程中,根据ISR寄存器的 状态,禁止更低级别的中断请求,允许同级和 更高级别的中断。
- 这种方式主要用于8259A级联时的主片。





在特殊全嵌套方式中,在中断结束时,CPU先向从片发结束中断命令,然后读取ISR的内容,若为0则表示从片只有一个中断服务,这时CPU再向主片发一个中断结束命令。否则说明从片有多个中断,待该从片中断服务全部结束后再向主片发中断结束命令。



- (1) 自动中断结束处理方式(AEOI)
- 在第二个INTA脉冲信号的后沿,8259A自动将 ISR中的对应位清零。
 - (2) 正常中断结束处理方式
- 一 当中断结束时,CPU用输出指令向8259A发中断结束EOI命令,8259A将当前中断处理程序对应的ISR中的状态位复位。
- 被复位的永远是ISR中所有被置1的优先级最高位(最右边的1),所以中断结束时无须指明。



- (3)特殊中断结束处理方式(SEOI)
- 当中断结束时,CPU用输出指令向8259A发中断结束EOI命令,并且在命令中指明要清除 ISR中的某一位。



- 4 中断源屏蔽方式
- (1) 普通屏蔽方式
- 《 将IMR寄存器中某位置1,则它对应的IR_i就被 屏蔽。
 - (2) 特殊屏蔽方式
- 在普通屏蔽方式中,由于ISR寄存器的存在,使得高级别中断即使被屏蔽,只要这些高级别对应IS_i位没有被复位,低级别中断仍然不能响应。
- → 当设置成特殊屏蔽方式(SMM)后,若对IR_i
 进行屏蔽,则会自动对IS_i复位。



15.2.4 8259A的控制命令

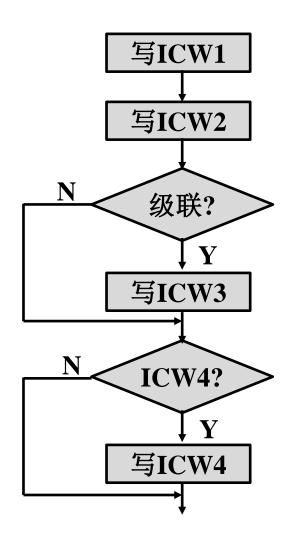
控制命令 { 初始化命令字(ICW) 控制命令 { 操作命令字(OCW)



1 8259A内部寄存器的寻址方法

CS	RD	WR	A0	D4	D3	读写操作						
			0	1	×	写入ICW1						
0	1	0	1	×	×	顺序写入 ICW2/ICW3/ICW4/OCW1						
									0	0	0	写入OCW2
			0	0	1	写入OCW3						
	0	1	0	_	_	读出IRR/ISR						
U	0 0	0 1	1	1			读出IMR					

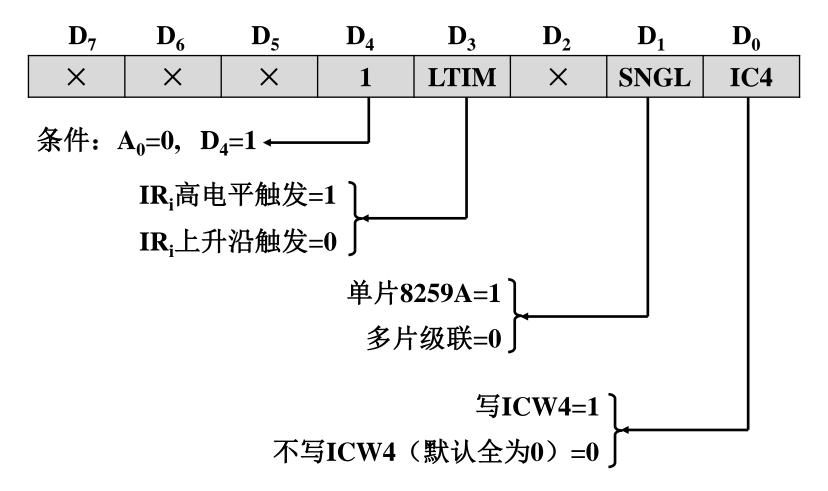
2 8259A初始化顺序





3 8259A的初始化命令字ICW

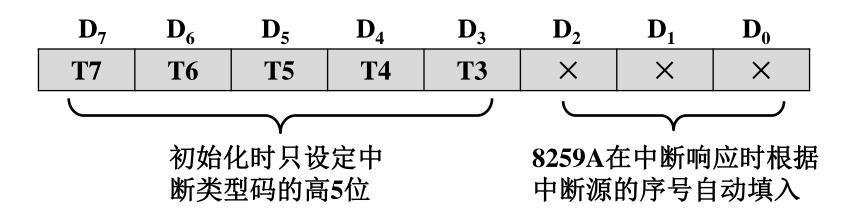
(1) ICW1:初始化字(确定写入字节数2∽4)



LTIM: Level Triggered Interrupt Mode



写入条件: A₀=1



例,若IBM PC中ICW2被初始化为08H。

则,IR0的中断类型码为08H,

IR7的中断类型码为0FH。



(3) ICW3: 级联命令字

写入条件: $A_0=1$,多片8259A级联SNGL=0

主片:

\mathbf{D}_7	\mathbf{D}_6	\mathbf{D}_{5}	$\mathbf{D_4}$	$\mathbf{D_3}$	$\mathbf{D_2}$	\mathbf{D}_1	\mathbf{D}_0
S7	S6	S5	S4	S3	S2	S1	S0

1=对应IR_i上连接了从片,S_i→IR_i 0=对应IR_i上没有连接从片,S_i→IR_i

从片:

\mathbf{D}_7	\mathbf{D}_6	\mathbf{D}_{5}	\mathbf{D}_4	\mathbf{D}_3	$\mathbf{D_2}$	$\mathbf{D_1}$	$\mathbf{D_0}$
0	0	0	0	0	ID2	ID1	ID0

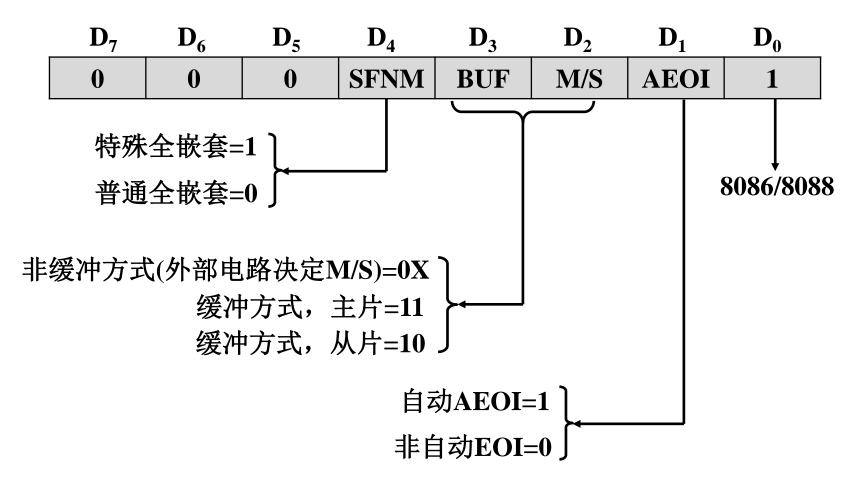
从片标识码 INT→主片IR。

例,某一8259A从片的中断请求输出INT与主片的IR3相连。 则,主片ICW3的S3=1,从片ICW3=03H。



(4) ICW4: 方式命令字(主要完成主从设定)

写入条件: A₀=1, ICW1 D0=1



SFNM: Specific Full Nested Mode

4 8259A初始化编程

【例】以微型计算机中使用的单片8259A为例,试对其进行初始化设置。在微型计算机中,8259A的ICW1和ICW4的端口地址分别为20H、21H。初始化设置的程序段如下:

MOV AL, 13H;设置ICW1(中断请求信号采用边沿触发方式;单片;8259A,后面使用ICW4)

OUT 20H, AL

MOV AL, 18H;设置ICW2(将中断类型码高5位指定为00011)

OUT 21H, AL

MOV AL, 0DH;设置ICW4(不用特殊全嵌套方式;不用中断自动结束;方式为用缓冲方式,工作于8088/8086系统)

OUT 21H, AL

- ➤ 操作命令字可用来改变8259A的中断控制方式、 屏蔽中断源以及读出8259A的工作状态信息。
- 操作命令字在初始化完成后任意时刻均可写 入,没有顺序要求。
- ➤ OCW1必须写入奇地址端口,OCW2和OCW3 必须写入偶地址端口。



(1) OCW1: 中断屏蔽字

写入条件: A₀=1

\mathbf{D}_7	\mathbf{D}_6	\mathbf{D}_{5}	$\mathbf{D_4}$	D_3	$\mathbf{D_2}$	$\mathbf{D_1}$	$\mathbf{D_0}$
M7	M6	M5	M4	M3	M2	M1	M0
				-	-		

1=屏蔽; 0=不屏蔽

OCW1用于决定对中断请求输入源IR_i屏蔽与否。

OCW1初始化后缺省全为0。



(2) OCW2: 中断结束和优先级方式控制字

写入条件: $A_0=0$; $D_4D_3=00$

\mathbf{D}_7	\mathbf{D}_6	\mathbf{D}_5	$\mathbf{D_4}$	D_3	\mathbf{D}_2	\mathbf{D}_1	$\mathbf{D_0}$
R	SL	EOI	0	0	L2	L1	LO

▶R: 优先级方式控制位。1: 循环优先级, 0: 为固定优先级。

▶SL: 指示OCW2中L2~L0位是否有效。1: 有效; 0: 无效。

>EOI: 在非自动中断结束方式下的中断结束命令位。

1: 发中断结束命令,它使现行中断的ISR位复位;

0: 不发出中断结束命令。

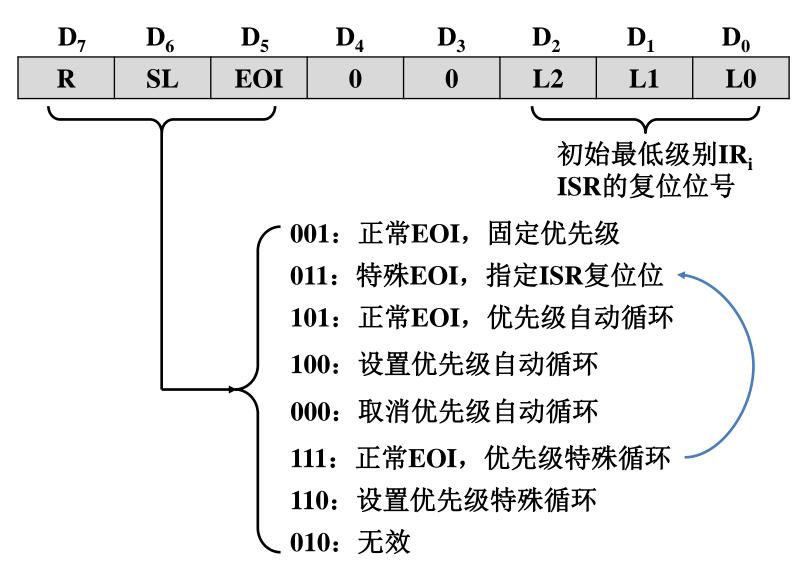
▶L2~L0: 它有两个作用。

(1)设定哪个IRi优先级最低,用于改变优先级顺序。

(2)在特殊中断结束命令中指明ISR的哪位被复位。



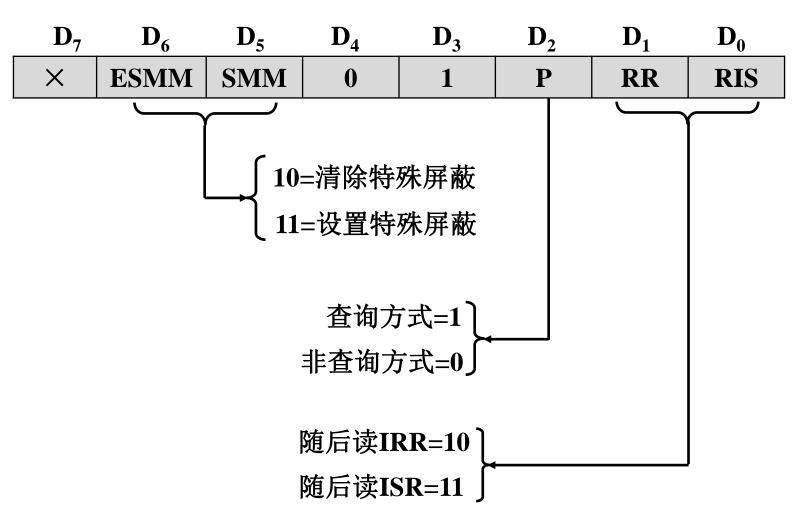
OCW2写入条件: $A_0=0$; $D_4D_3=00$





(3) OCW3: 屏蔽方式和状态读出控制字

写入条件: $A_0=0$; $D_4D_3=01$





(1) 中断状态查询(CPU禁止中断时)

CPU先写一个P=1的OCW3控制字到8259A,然后再对同一地址读取,则可得到8259A的中断状态字节。



若I=1,表示本片8259A有中断请求,同时R2~R0指示对应的最高优先级中断源。

若I=0,表示本片8259A无中断请求。



(2) 读取8259A的状态

- ①CPU先写一个RR RIS=10的OCW3控制字到8259A,再对同一地址读,即可得到IRR的内容。
- ②CPU先写一个RR RIS=11的OCW3控制字到8259A, 再对同一地址读,即可得到ISR的内容。
- ③当 A_0 =1时读取8259A,就可以得到IMR的内容,此时不需要写OCW3控制字。

5 8259A编程

例,两片8259A级联,提供15级向量中断,CAS2~CAS0作为互连线,从片8259A的INT直接连到主片8259A的IR2上。

- ●端口地址, 主片在020H~03FH范围内, 实际使用020H和021H两个端口; 从片在0A0H~0BFH范围, 实际使用0A0H和0A1H两个端口。
- ●主、从片的中断请求信号均采用边沿触发方式。
- ullet 采用普通全嵌套方式,优先级的排列次序为0级最高(主片的 IR_0),主片的 IR_1 、主片的 IR_2 (从片的 IR_0 ~ IR_7),主片的 IR_3 ~ IR_7 。
- ●采用非缓冲方式,主片的SP/EN端接+5V,从片的SP/EN端接地。
- ●按IR0~IR7的次序,设定主片的中断号为08H~0FH,从片的中断号为70H~77H。



;对主片8259A的初始化

INTM00 EQU 020H

1NTM01 EQU 021H ;主8259A端口1

• • • • •

MOV AL, 00010001B

;ICWI; 边沿触发,写ICW4; 级联方式,要ICW3

;主8259A端口0

OUT INTM00, AL

JMP SHORT \$+2 ;I/O端口延时

MOV AL, 00001000B

;ICW2: 设置主片的中断号, 起始的中断号为08H

OUT INTM01, AL

JMP SHORT \$+2

MOV AL, 00000100B

;ICW3:表示从8259A的INT输出是连接到主片的IR2



OUT INTM01, AL

JMP SHORT \$+2

MOV AL, 00010001B

;ICW4: 非总线缓冲,特殊全嵌套,正常EOI

OUT INTM01, AL

JMP SHORT \$+2

;对从片8259A的初始化

INTS00 EQU 0A0H ;从8259A端口0

1NTS01 EQU 0A1H ;从8259A端口1

MOV AL, 0001000lB

;ICWI: 边沿触发,写ICW4;级联方式,要ICW3

OUT INTS00, Al



JMP SHORT \$+2

MOV AL, 01110000B

;ICW2:设置从片的中断号,

; 起始的中断号为70H

OUT INTS01, AL

JMP SHORT \$+2

MOV AL, 00000010B

;ICW3,设置从片的识别标志,

;指定对应主片的IR2

OUT INTS01, AL

JMP SHORT \$+2

MOV AL, 00000001B

;ICW4: 非总线缓冲,全嵌套,

; 正常的中断结束

OUT INTS01, AL

JMP SHORT \$+2



15.3 中断程序设计概述

(1) 中断服务程序主体

```
MY_INT PROC FAR
     PUSH AX
      PUSH BX
      STI
      <中断服务程序主体>
     CLI
      MOVAL, 20H ; EOI 命令 , 00100000B
     OUT 20H, AL ;写入OCW2
      POP BX
     POP AX
     STI
      IRET
   MY_INT ENDP
```



(2) 主程序设置中断向量

CLI

PUSH DS

XOR AX, AX

MOV DS, AX

MOV BX, n*4 ; 中断类型号

MOV AX, OFFSET MY_INT

MOV [BX], AX

MOV AX, SEG MY_INT

MOV [BX+2], AX

POP DS

STI