



第二部分 计算机组成原理

第9章 输入输出系统



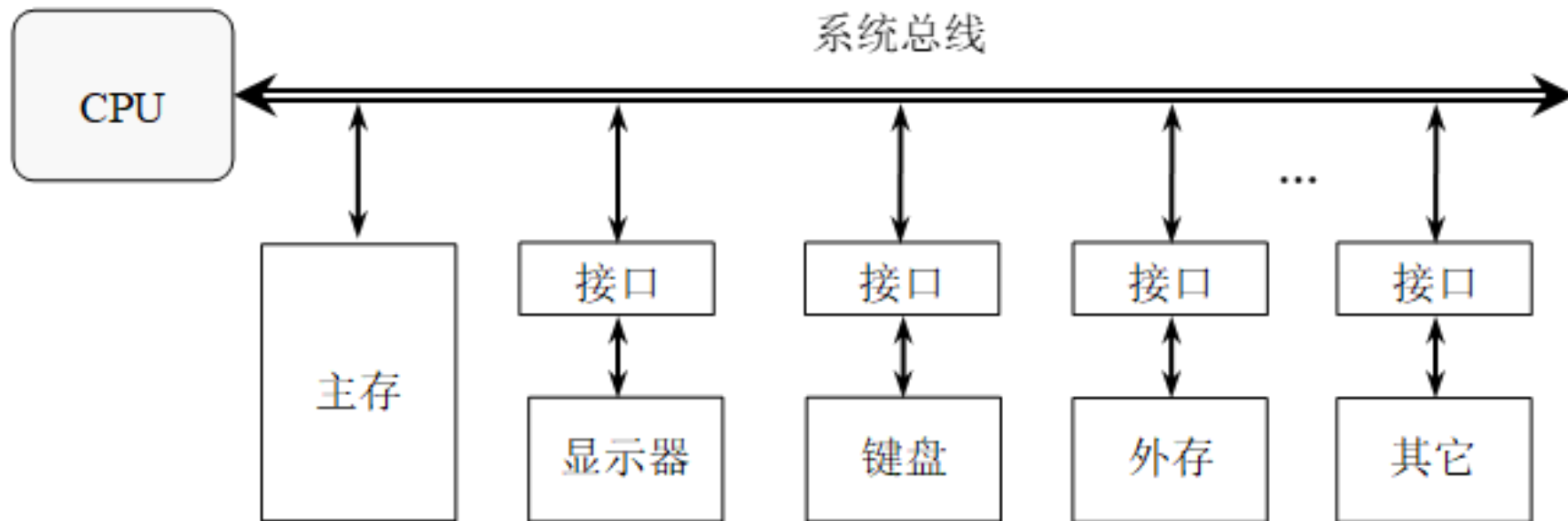


9.1 总线

总线：一组为多个部件**分时共享**的信息**传送线路**

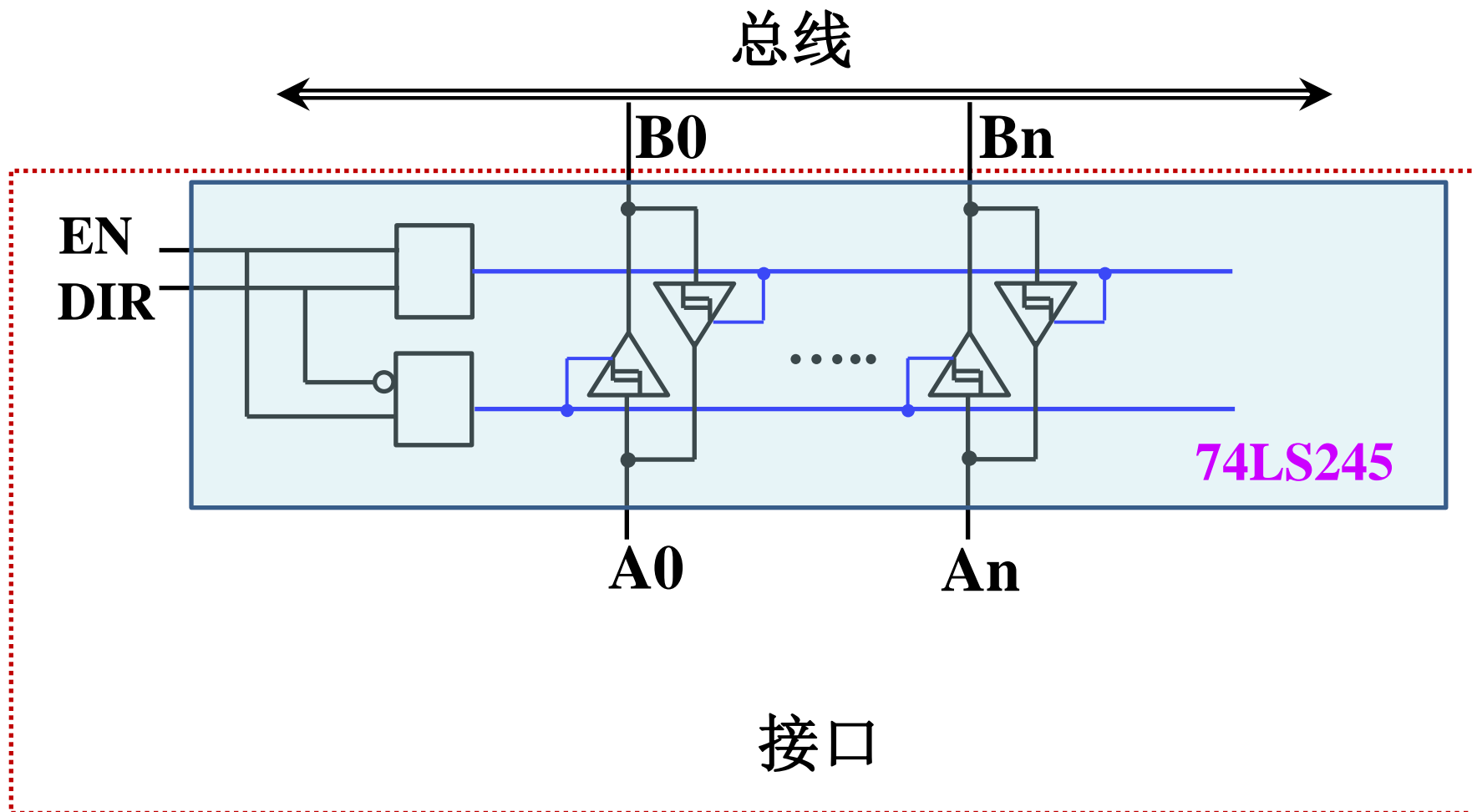
特点：分时共享

特定时刻只允许一个部件送出数据到总线上





如何实现分时共享？





1 总线的分类

1) 按传输信号的类型

数据总线：传输数据信息，决定总线宽度

地址总线：传输地址信息，决定寻址能力

控制总线：传输控制信息和状态信息

2) 按数据传送格式划分

并行总线：多条数据线，并行传送各位信息

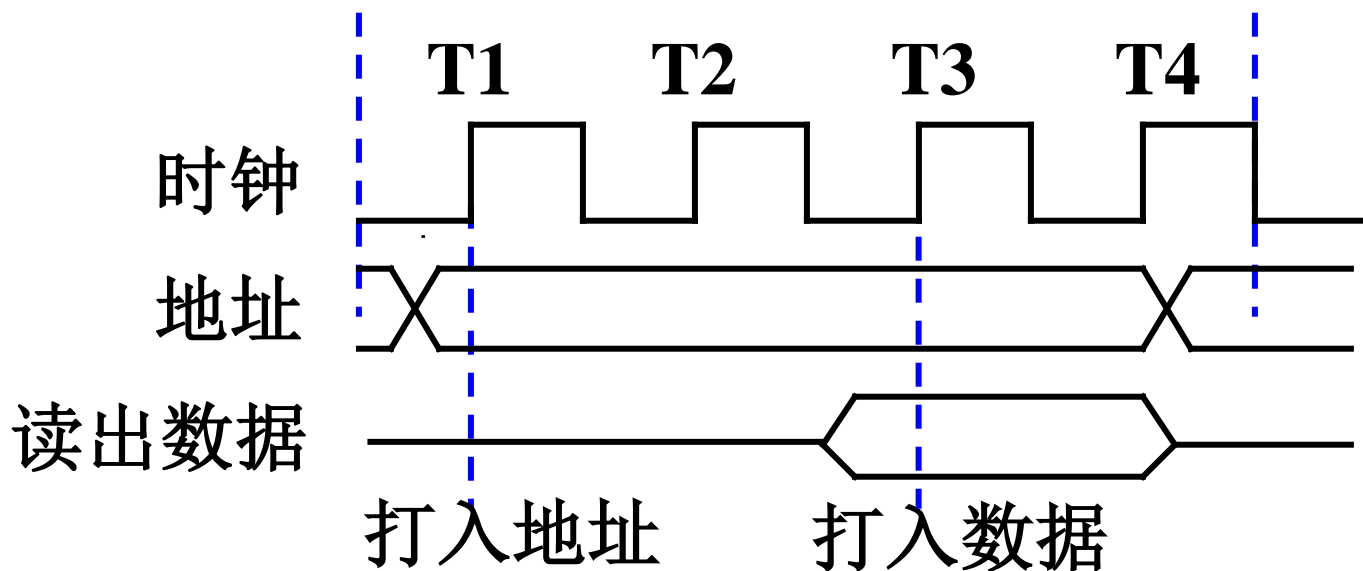
串行总线：一条数据线，分时逐位传送各位信息



3) 按时序控制方式划分

①**同步总线**：由统一时序信号控制总线传送操作在固定时钟周期内（一个或多个）完成数据传送，由同步脉冲定时打入。

例：CPU读数据

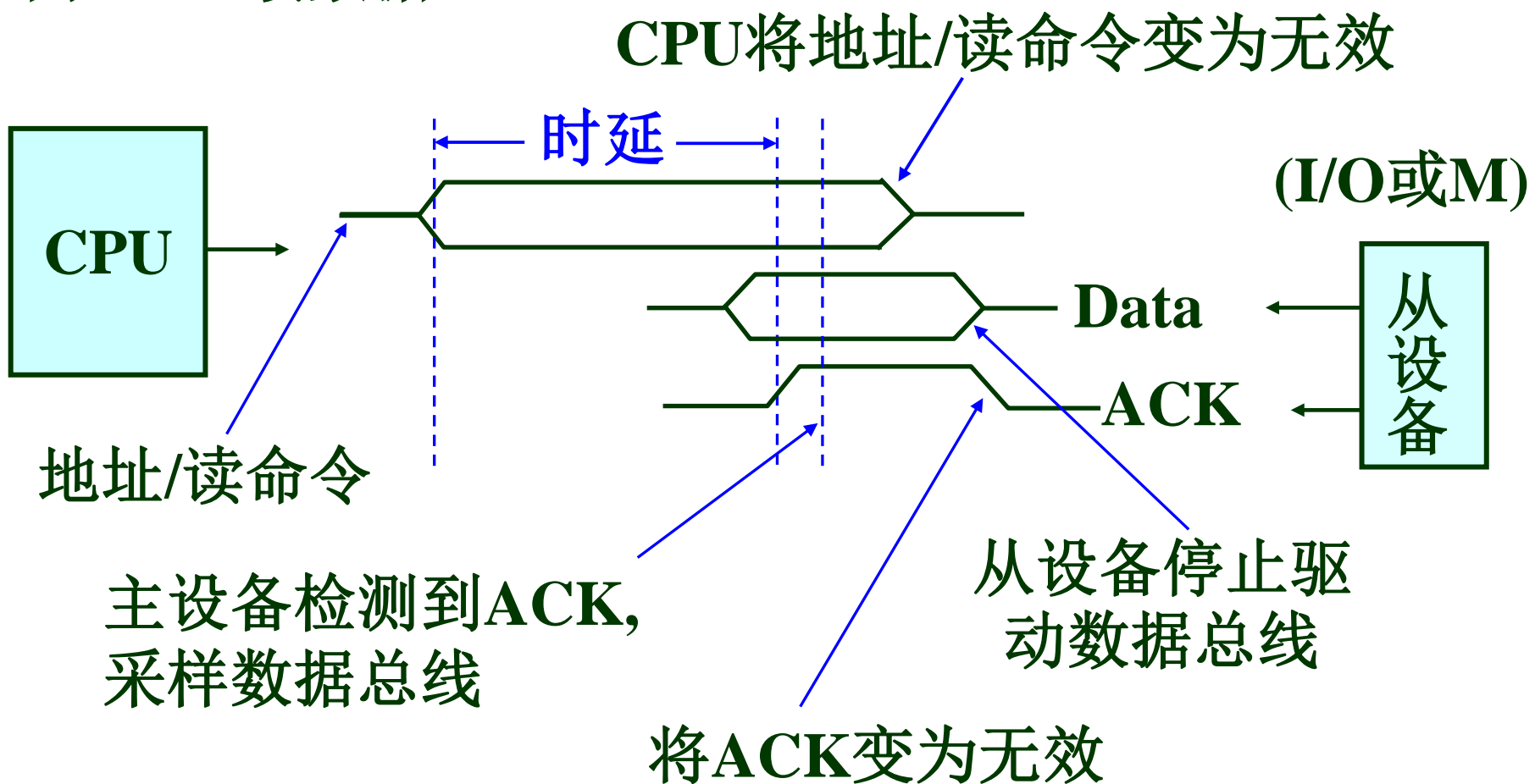




②异步总线:

无固定时钟周期划分，以异步应答方式控制传送。

例. CPU读数据

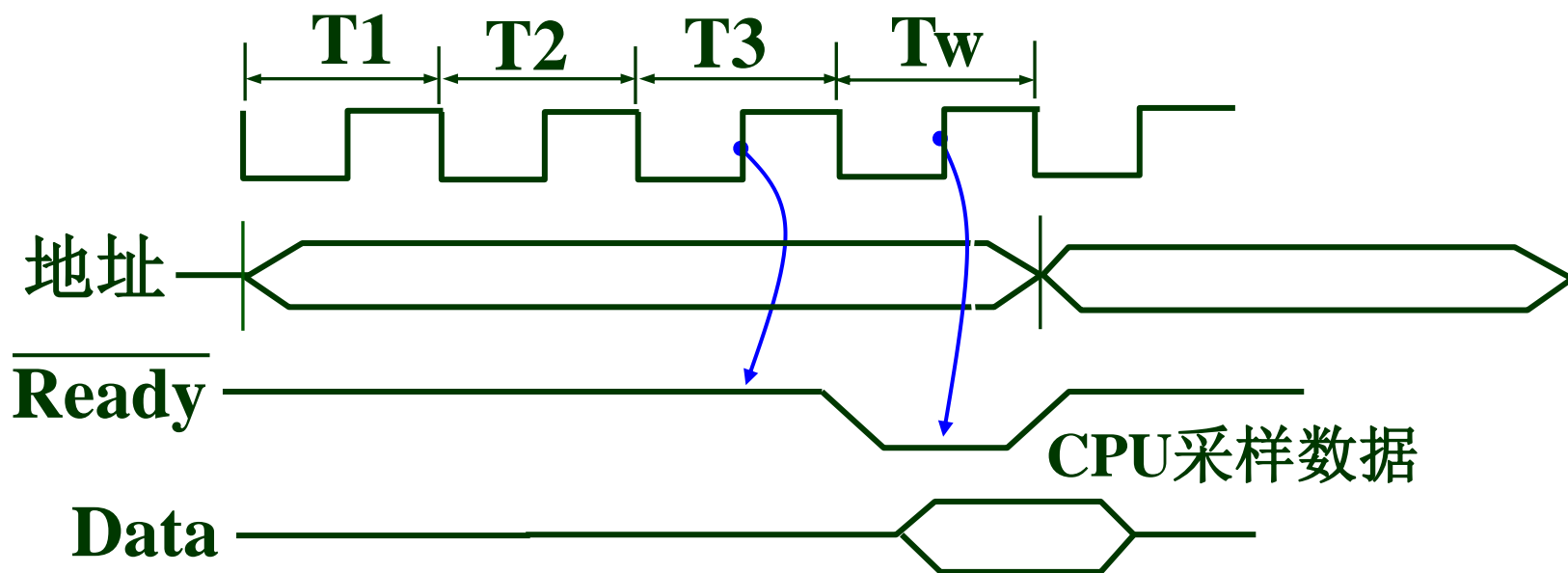




③ 扩展同步总线

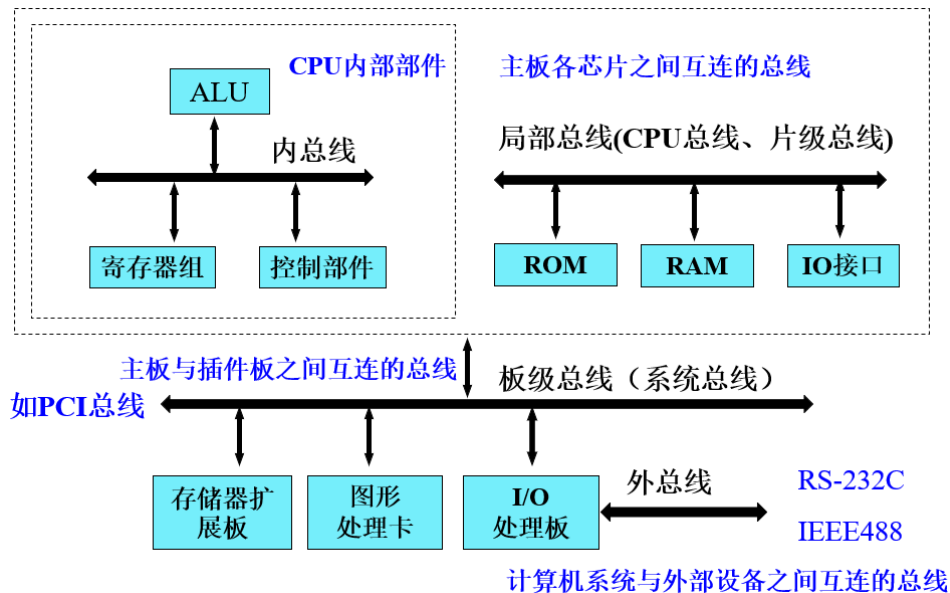
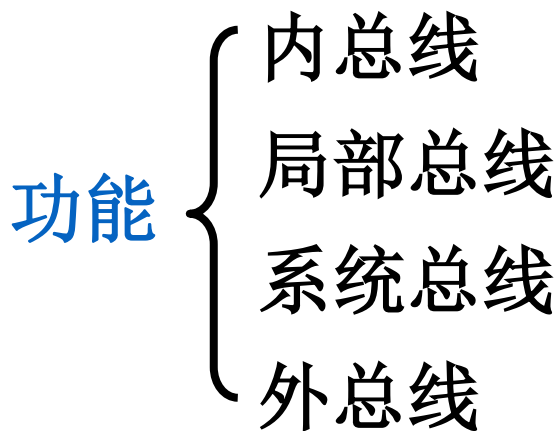
完成一次主存或IO端口访问的时间

以时钟周期为基础, 允许总线周期中的时钟数可变(既有统一时序同步时钟, 又有应答信号)。

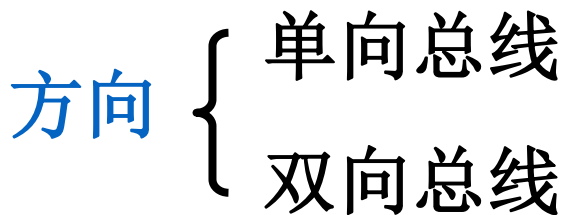




3) 按功能划分



4) 按方向划分





2 总线的标准

(1) 什么是总线标准

针对系统总线 and 外总线, 对总线所作统一的规范

- ✓ 物理特型:

约定模块尺寸、形状、引脚数等

- ✓ 功能特征:

约定各个引脚的名称和功能

- ✓ 电气特征:

约定引脚的有效信号电平和信号传送方向等

- ✓ 时间特征:

传送的信号何时有效, 持续时间时序约定

常见的总线标准

总线	开发者	宽度	频率	传输率
ISA	IBM 1984	8/16	8.33M	8.33/16.66MB/s
EISA	Compaq等 1988	32	8.33M	33.3MB/s
AGP	Intel, 1996	32	66.6M×1/2/4/8	266.4MB/s...
PCI	Intel, 1991	32/64	33/66/133M	132MB/s...
USB	Intel, IBM等 , 1994	1	1.5/12/480/4000M	0.2/1.5/60/500MB/s



例题:

下列选项中的英文缩写均为总线标准的是:

- A. PCI、CRT、USB、EISA**
- B. ISA、CPI、VESA、EISA**
- C. ISA、SCSI、RAM、MIPS**
- D. ISA、EISA、PCI、PCI-Express**



9.2 接口

输入输出设备也称外部设备，简称**外设**。

外设与系统总线之间的逻辑电路称为输入输出接口，简称**I/O接口**。

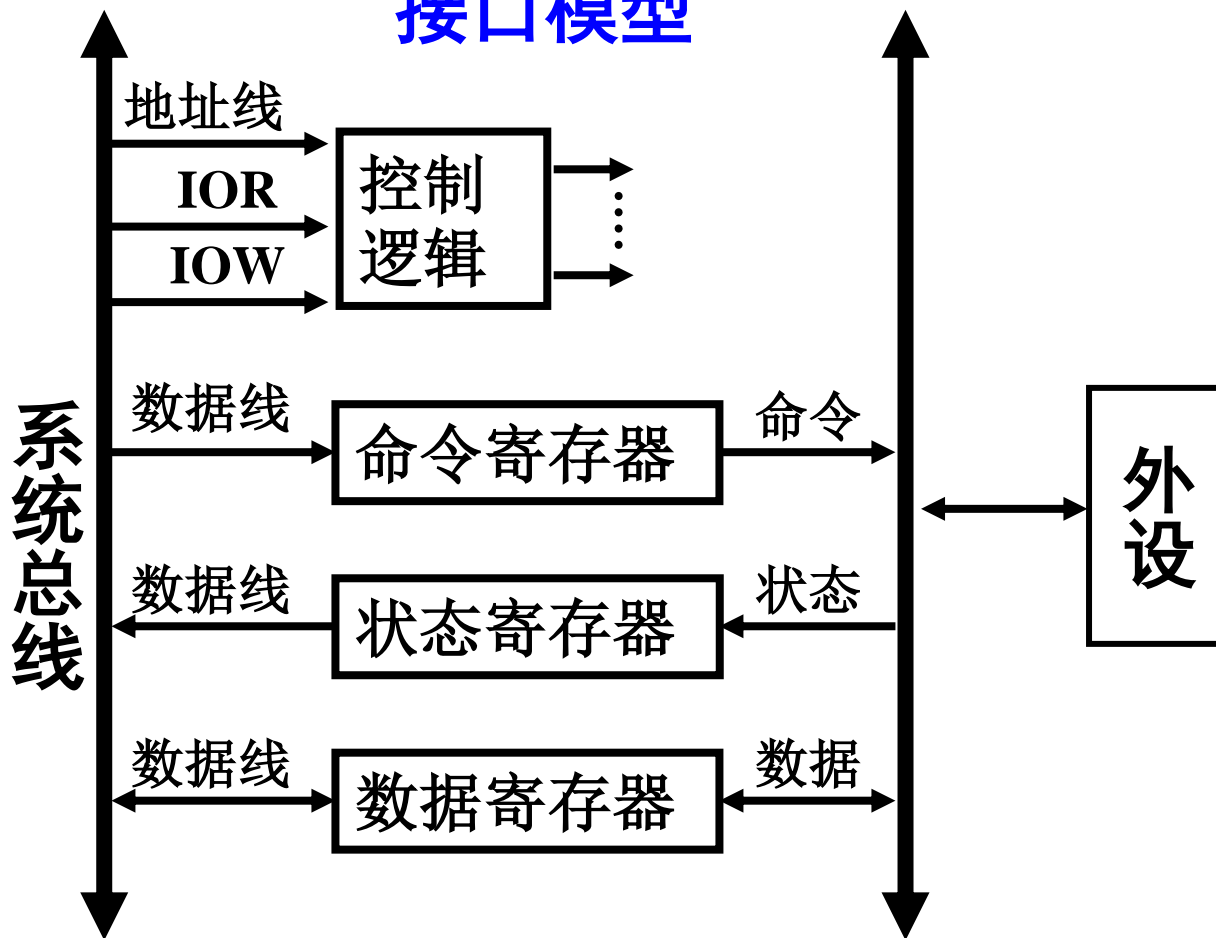


为什么需要I/O接口？

- 工作速度 ， 不同速度外设与CPU连接
- 数据格式的转换 ， 外设与CPU的数据格式可能不同
- 一次数据传送量的控制
- 其它因素(如电平转换)



接口模型





1 I/O接口主要功能

(1)寻址

接收**CPU**送来的地址码，
选择接口中的寄存器供**CPU**访问。

(2)数据缓冲

实现主机与外设的**速度匹配**；
缓冲深度与传送的数据量有关。



(3)预处理

串-并格式转换（串口）；

数据通路宽度转换（并口）；

电平转换。

(4)控制功能

传送控制命令与状态信息，实现I/O传送控制。



2

接口编址

统一编址：为每个端口分配总线地址
通用的传送类指令

单独编址：编址到设备端口

有专门的I/O指令,例如:

IN AL, 61H

OUT 62H, AL



3

接口分类



(1) 按数据传送格式划分

并行接口： 接口与系统总线、接口与外设均按
并行方式传送数据；数据各位同时传送。

适合设备本身并行工作，距主机较近的场所。

串行接口： 接口与系统总线**并行**传送，接口与外设
串行传送；数据逐位分时传送。



(2)按时序控制方式划分

同步接口： 连接同步总线，接口与系统总线的信息
传送由统一时序信号控制。

异步接口： 连接异步总线，接口与系统总线的信息
传送采用异步应答方式。



(3)按主机与外设的信息交换控制方式

直接程序传送：

依靠**CPU**直接执行相关的**I/O**程序来实现数据的输入和输出控制。

中断方式：

设备提出中断请求，主机响应后与设备交换信息，接口中包含中断控制逻辑。

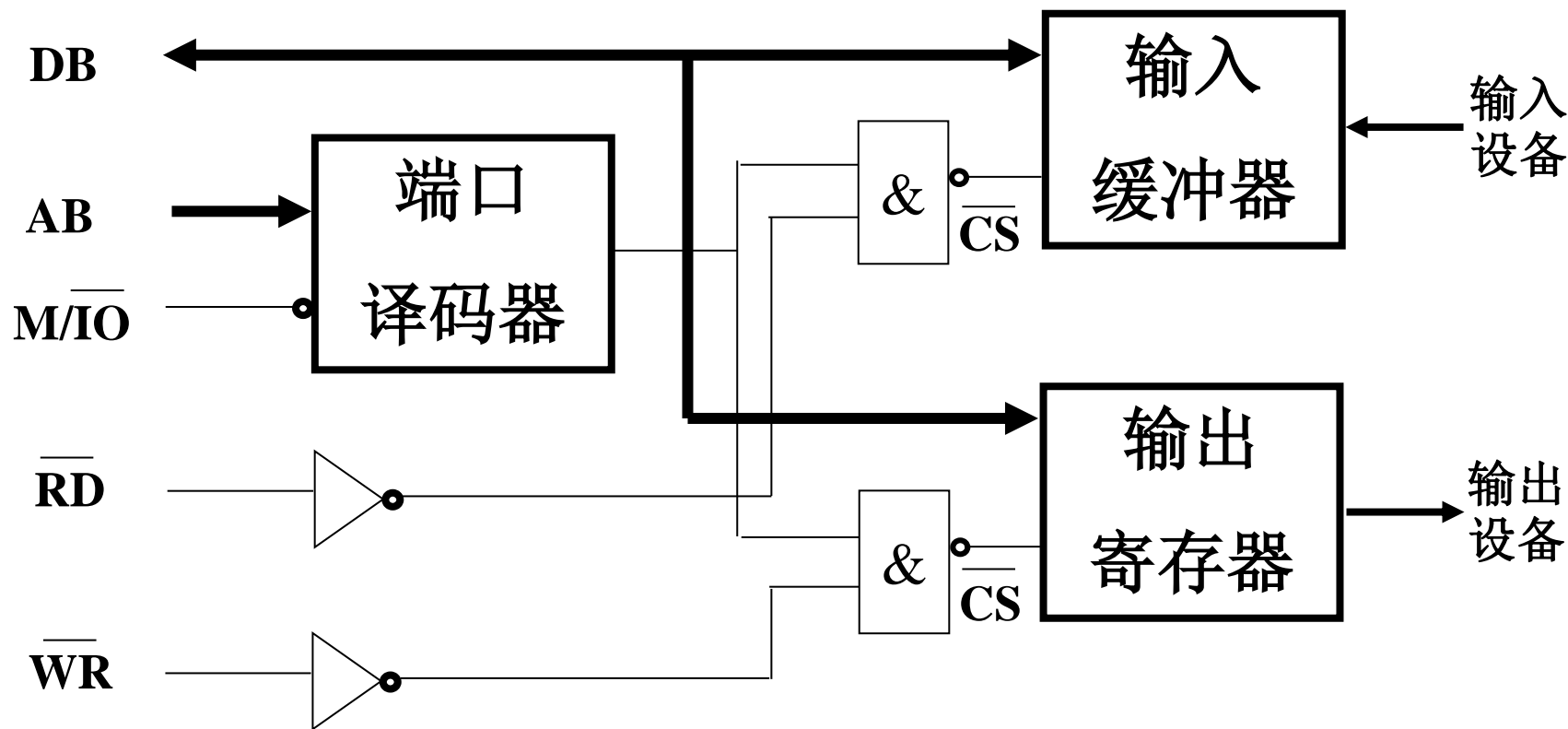
DMA方式：

支持高速外设与主存之间进行**DMA**方式交换数据。



9.3 程序直接传送及接口

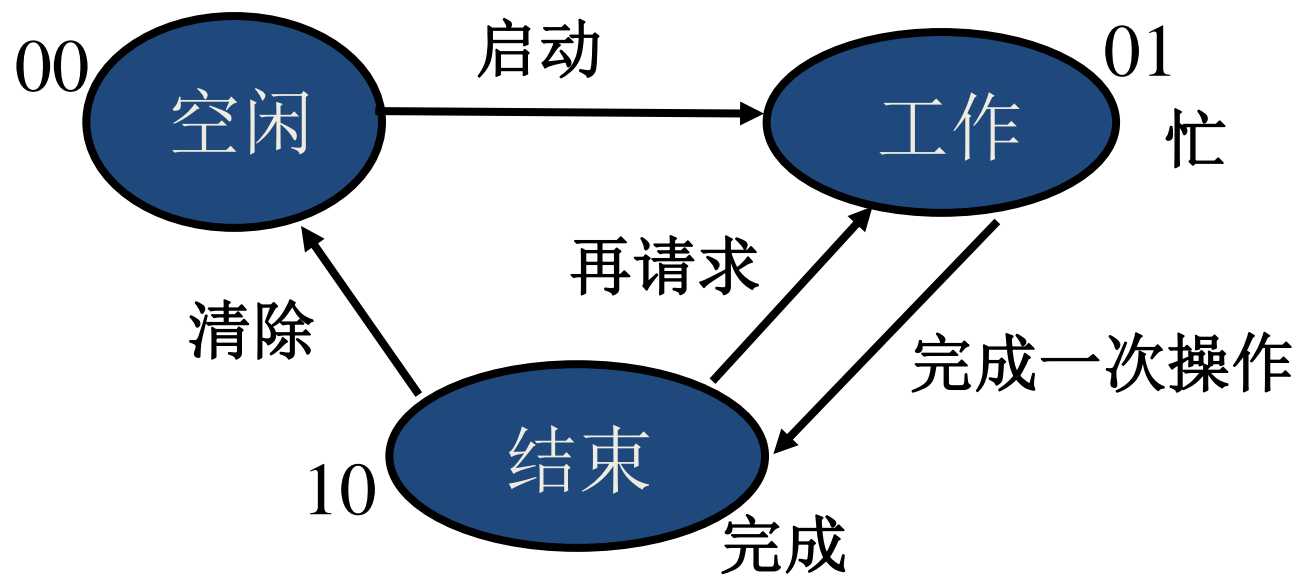
执行I/O操作时，CPU直接访问I/O接口，输入或输出数据。





执行I/O指令之前，先查询设备状态，等待外设准备好、或完成一次操作，CPU再执行I/O指令与外设交换信息。

1、设备状态



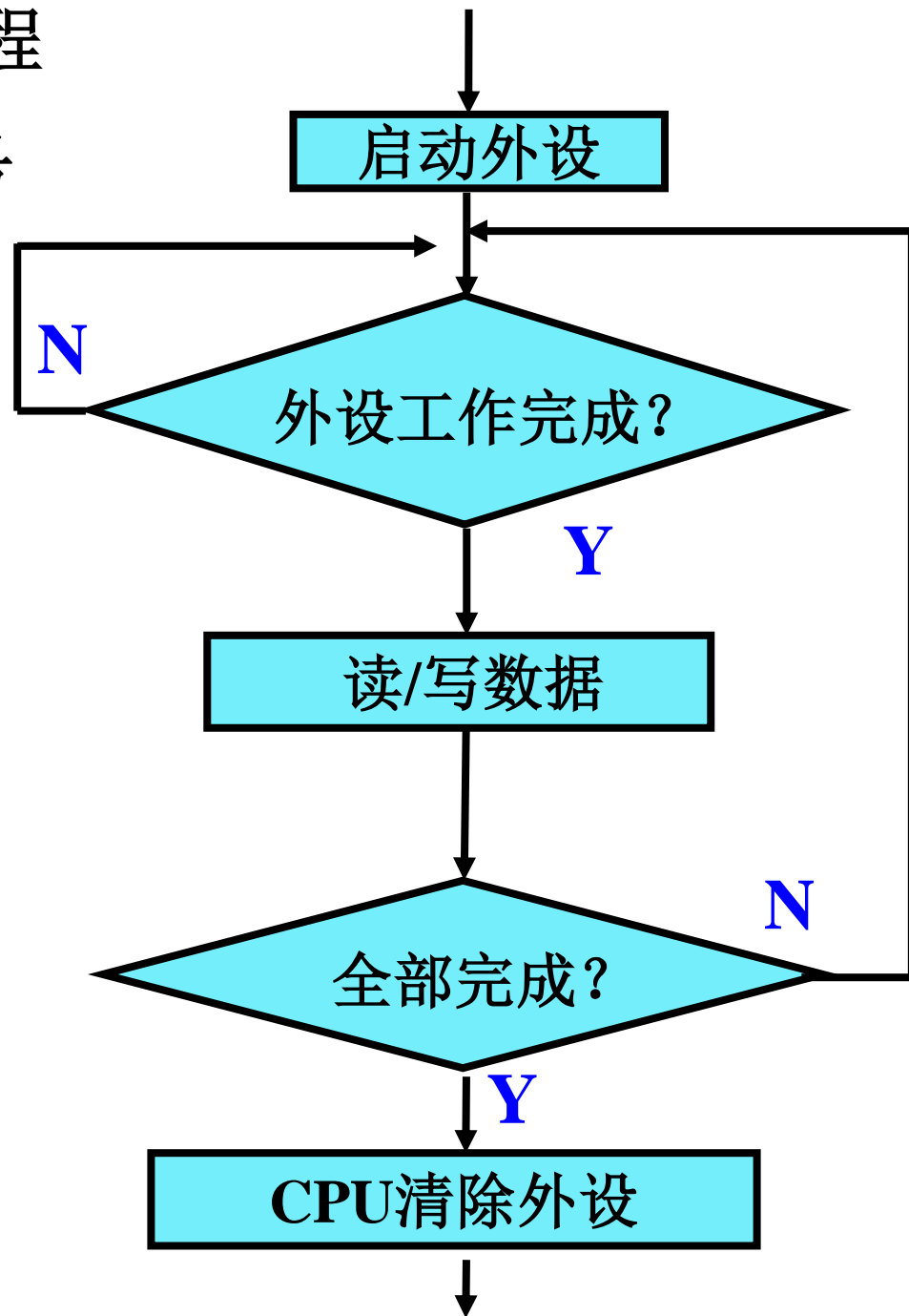


2、查询方式的程序流程

输出指令设置启动信号

输入指令读取状态信息并判断

I/O指令读/写数据





3、优缺点

硬件开销小；

并行程度低，实时性差。

4、应用场合

对CPU效率要求不高的场合；

或诊断、调试过程。