1、试说明同步总线和异步总线的特点，比较各自的优缺点及应用场合。

答：（1）、同步总线的特点：有统一的时序划分，各项操作之间、各部件间的衔接有严格的时序控制，操作时间固定。

（2）、同步总线控制方式的优点：是时序关系简单，时序划分规整，易于设计实现；其缺点是时间安排不够合理。

（3）、同步控制总线的应用场合主要为：CPU内部、部件内部、系统总线或工作速度差异不大、传送距离近、传送时间固定的设备之间。

（4）、异步总线的特点：没有统一的时序划分，各项操作之间、部件之间的衔接采用异步应答方式。

（5）、异步总线控制方式的优点是：时间安排紧凑、合理，能按不同部件、不同设备的实际需要分配时间；其缺点是：控制和设计复杂。

（6）、异步总线的应用场合主要为：异步系统总线，设备间工作速度差异大、传送时间不能预先确定或传送距离远的场合。

2、如何结合同步总线和异步总线的优点，使系统总线的设计控制简单又能合理安排时间？试举例说明。

答：可采用同步扩展方式。

例1，在总线操作中，常规总线操作划分为四个时钟周期T1、T2、T3、T4，如在T3结束之前传送操作还没完成，可以在T3和T4之间插入一个或多个延长等待周期TW，但每个TW的长度固定为时钟周期的长度，等传送操作完成后，才结束整个总线周期。这样总线的周期长度可以根据需要变化，实现了按需分配时间，时间安排合理，同时插入延迟时以固定的时钟周期长度为基准，使设计控制简单。

例2，在同步方式中引入异步应答控制，在PC总线上有一种“三脉冲总线请求应答方式”，即在同一根总线上通过发出请求、响应、释放3个脉冲来实现总线权的转移。

请求/应答

①

设备请求总线权

②

CPU响应

③

设备释放总线权

**图3.5.1 三脉冲请求应答方式**

当某设备申请使用总线时，在请求/应答线上向CPU发出请求信号①，如CPU此时正在使用总线，则经过一到几个时钟周期，CPU通过同一条信号线，向该设备发出响应信号②，从下一时钟周期开始CPU放弃总线权。设备使用完总线后，通过同一信号线向CPU发总线释放信号③，CPU接管总线权。

在以上控制方式中，从信号①到信号②，再由信号②到信号③之间的时间长度是时钟周期的整数倍。

3、某机连接一输入设备，以中断方式向主机传送数据，试说明：

（1）该输入设备在何时提出中断？

（2）画出该接口的寄存器级逻辑设计粗框图；

（3）以向量中断工作方式描述中断从请求到处理的全过程；

（4）该设备的中断服务程序的功能是什么？

答：（1）当该输入设备的接口将输入数据转换为主机能识别的信息即数据已准备好，并已存放在接口的数据缓冲寄存器中时，接口向主机提出中断请求。

（2）该接口的寄存器级逻辑设计粗框图为：

接口寄存器选择电路

命令字寄存器

状态字寄存器

数据缓冲寄存器

其他控制逻辑

中断控制器

地址总线

数据总线

数据总线

数据总线

数据总线

INT

INTA

IRQ

IRQ0

IRQ7

输入设备

系统总线

**图3.5.2 输入设备的中断接口图**

（3）中断的全过程为：中断控制器汇集中断请求，经屏蔽、判优后，由中断控制器向CPU发出一公共中断请求INT。

CPU接到中断请求后，在一条指令执行结束后，向中断控制器发出中断响应信号INTA，进入中断周期。

中断控制器接收到中断响应信号后通过数据总线送出该输入设备的中断类型码。

CPU进入中断周期，关中断，保存断点，根据中断类型码计算向量地址，访问向量表获取中断服务程序的入口地址，转中断服务程序。

在中断处理中，首先保护现场，执行该输入设备的具体中断服务程序，发中断结束信号，恢复现场和断点，开中断，返回原程序执行。

（4）因为该设备为输入设备，所以该设备的中断服务程序的功能就是从接口的数据缓冲寄存器中读入数据至主机。

4、以打印机接口为例，试说明：

（1）输出设备在何时向主机提出中断请求？

（2）输出设备的中断服务程序的功能是什么？

答：（1）第一次提出中断是在主机启动打印机，打印机完成启动准备好接收数据时向主机提出中断请求。以后在打印机打印完一次接收到的数据时（如通常为打印完一行数据），向主机提出中断请求。

（2）输出设备如打印机的中断服务程序的功能是将主机的数据传送至输出设备接口的数据缓冲寄存器中。

5、某机连接四台外部设备，如主机通过一个公共接口和中断类型码对它们进行初始设置和控制，这四台外设可向主机提出中断请求，试设计该中断接口，画出寄存器级粗框图。如主机要通过不同的中断源对设备进行控制，试提出一种中断源扩展的方案。

答：（1）、如主机通过一个公共接口和中断类型码对设备进行控制，并接收外部设备的中断请求，则在接口中的命令字寄存器和状态字寄存器可由四台设备共用，将命令字寄存器和状态字寄存器划分为四段分别对四台外部设备进行控制和反映设备状态。

当外设提出中断请求时，如CPU响应，CPU根据公共的中断类型码转入中断服务程序，中断服务程序需首先执行一段查询程序来确定具体是哪台设备提出的请求，再转该设备的中断服务程序。其寄存器级粗框图为：

设备选择电路

启动 停止 启动 停止

空闲 忙 完成 空闲 忙 完成

数据缓冲寄存器1

其它控制逻辑

中断控制器

设备1

设备4状态

地址总线

数据总线

数据总线

数据总线

数据总线

INT

INTA

IRQ

IRQ0

IRQ7

系

统

总

线

设备1状态

设备4

数据缓冲寄存器2

数据总线

数据缓冲寄存器3

数据总线

设备1

设备2

设备3

设备4

数据缓冲寄存器4

数据总线

+

**图3.5.3 采用公共中断源的接口逻辑图**

（2）、如各设备需占用不同的中断源，当不同的设备提出中断请求时，不需执行查询程序，直接根据不同的中断类型码CPU就可以获得中断源，转相应的中断服务程序。但一般主机的中断控制器的中断源有限，所以需对中断源进行扩展，可以采用两个8259级连的方式来扩展中断源。两级中断控制器级连的方式如图3.5.4所示。

当我们扩展了中断源后，在系统初始化时，修改中断向量表，将扩展8259的中断源的中断向量填入向量表中。这样当有设备提出中断请求后CPU响应时，就可直接根据中断向量转向相的中断服务程序。

**8259**

**8259**

主8259

从8259

INT

INTA

INT

IRQ0

IRQ1

IRQ7

IRQ0

IRQ1

IRQ2

IRQ3

设备1请求

设备2请求

设备3请求

设备4请求

**图3.5.4 采用独立中断源的连接方式**

6、试描述DMA方式工作的全过程，并说明在DMA工作方式下哪些阶段需要CPU程序的干预？

答：DMA方式是直接依靠硬件实现主存和I/O设备间的数据直传，传送期间不需要CPU的程序干预，DMA的工作过程分三个阶段：

（1）DMA初始化阶段：CPU通过执行程序，向DMA控制器和接口提供如下初始化信息：

①、传送方向：即该次数据传送对主存而言是输入还是输出。

②、主存缓冲区首址：在主存中开辟的用于与I/O设备交换数据的缓冲区的首地址，写入DMA控制器的地址计数器中。

③、交换量：本次数据传送的数据量，如字节数、字数或数据块数，用于控制传送的结束。

④、外设寻址信息：外部设备的有关寻址信息。

（2）数据直接传送阶段：由DMA控制器控制发出地址信息，控制数据在主存和I/O设备之间的传送，并修改交换量计数。

（3）结束处理阶段：CPU通过中断方式进行结束处理，主要对传送期间产生的错误进行处理。

由以上工作过程可知：在DMA的初始化阶段和结束处理阶段需要CPU执行程序干预。

7、以磁盘调用为例，说明在读磁盘和写磁盘时，磁盘适配器分别在什么时候向主机提出DMA请求。

答：在读磁盘时，当磁盘适配器的扇区缓冲器有一个扇区缓冲区装满时，表明适配器准备好DMA传送，这时磁盘适配器向主机发出DMA请求。

在写磁盘时，当扇区缓冲器有一个扇区缓冲区为空时，表明磁盘适配器已准备好接收数据，这时磁盘适配器向主机的DMA控制器发出DMA请求。

11、试比较中断方式和DMA控制方式的异同点。

答：中断方式和DMA控制方式的相同点是：都能随机产生请求，用于对随机事件的处理。

中断方式和DMA控制方式的不同点是：

（1）中断控制方式是通过执行中断服务程序处理主机与外设的信息交换，DMA方式是直接依靠硬件实现主存与外设的数据直传。

（2）中断控制方式可以处理复杂的事态，而DMA方式一般只用于简单的数据直传。

（3）由于中断控制方式是通过软件实现的数据传送，所以一般用于控制中低速的I/O操作。而DMA适用于高速的数据批量传送。

习题3、某机连接四台I/O设备，序号由0#～3#，采用软件查询确定其中断优先级。请分别按下列两种要求拟定查询程序流程图。

（1）固定优先级。

（2）轮流优先，使机会均衡。

答：（1）在固定优先级方式中，CPU响应中断请求后，先转入查询程序，按优先顺序依次询问各中断源是否提出中断请求，如果是，则转入相应的服务处理程序，假设在公共接口中设置一个中断请求寄存器，用来存放各中断源提出的请求信息，如对应位为1表示该中断源提出了请求，如我们设置为连接在最高位的中断源的优先级最高，依次优先级逐位降低，在进行软件查询时，先将中断请求寄存器的内容取回CPU，然后依次判断，其程序流程如下：

响应中断请求，转查询程序

读入中断请求寄存器内容

设置中断源数计数器为n=4

从中断请求寄存器中左移出一位

该位是否为1？

Y

转相应中断服务程序

N

清该位请求标志

计数器n-1

n = 0 ？

N

Y

返回主程序

**图3.5.7 固定优先级流程图**

（2）轮流优先

在轮流优先方式中，需设置中断请求寄存器，用于记忆当前有哪些中断源提出了中断请求，当某中断源提出中断请求后，中断请求寄存器的相应位设置为1，另需设置记忆中断优先级状态的寄存器，描述各中断源的优先级，设中断等级为3时优先权最低，为0时最高。如0#~3#设备的初始优先级状态为0、1、2、3，即：

3 2 1 0

设备3# 设备 2# 设备 1# 设备 0#

优先级状态

查询程序的流程为：

响应中断请求，转查询程序

读入中断请求寄存器内容及优先级状态寄存器内容，确定查询顺序

依据优先级状态设置测试字，与中断请求寄存器做TEST检测

n = 0 ？

计数器n-1

Y

返回主程序

改变优先级状态字，将该中断源优先级设置为3，其后依次修改为0、1、2

N

N

转相应中断服务程序

Y

有中断请求？

**图3.5.8 轮流优先级流程图**

习题4、分别用多重查询和菊花链结构设计优先链排队逻辑，画出门级逻辑电路。

答：（1）针对多重查询方式其优先链排队逻辑图如3.5.9，在上半部分由门1～门6组成一个串行的优先链，优先顺序从高到低为：INTR1、INTR2、INTR3。若要扩充中断源可根据其优先级别的高低串接于优先链的左端或右端。

1

2

3

4

5

6

INTI

INTR1

INTR2

INTR3

INTRO

INTR1

INTR2

INTR3

INTA

（由CPU发出）

INTS1

INTS2

INTS3

**图3.5.9 多重查询方式优先链逻辑图**

图的下半部分是一个编码电路，由总线向CPU发出被选中的设备码以供判定中断源。以下简单说明其工作过程，图中INTRi为设备的中断请求信号，INTSi为设备的中断排队选中信号。INTA为中断许可信号。INTI为中断排队输入，INTO为中断排队输出信号。

当一个设备提出中断请求时，它将提供两个信号，INTR在链中以低电平封锁优先级别比它低的请求；如果请求被选中是，它的INTI在链中以高电平打开自己的编码门，以提供设备码。

可以分成三种情况讨论线路的状态。若优先级高的I/O设备无请求时，则对优先级低的I/O设备请求开放。例如没有比本优先链中更高级别的请求时，则INTI = 0，门1的输出为“1”（高电平），即INTS1 = 1，允许设备1被选中。若设备1此刻无中断请求，INTR1 = 1，门2输出为“0”，则INTS2 = 1，就允许设备2被选中。若优先级高的I/O设备有请求，INTR1 = 0，门2输出为“1”，则INTS2 = 0，INTS3 = 0，即设备2，设备3的请求都被封锁。若有两个以上的I/O设备同时提出请求，则只有优先级别高的I/O设备被选中。如设备1和设备2同时提出请求，当CPU接到请求信号并响应时，可通过程序发出一个中断询问命令查询是谁被选中，此时只有INTS1 = 1，而INTS2 = 0，所以是设备1被选中，取回该设备的设备码。

由上得出，经过链式排队，谁的优先级别高谁就向主机提供自己的设备码，主机就执行它的服务程序。

（2）若以菊花链式判优，则其连接逻辑如下图所示

CPU

INTA

INT

+

INTR1

INTR2

INTR3

菊花链排队电路

设备1选中

设备2选中

设备3选中

**图3.5.10 菊花链式判优逻辑图**

习题10、某I/O设备的工作状态可抽象为空闲、忙、完成，CPU发来清除命令使其进入空闲状态，启动命令使其进入“忙”状态，设备完成一次操作使其进入完成状态。若进入完成状态，且CPU没有对其屏蔽，则提出中断申请。试为此设计中断接口，画出逻辑图。

答：其中断接口如下图所示。

设备选择电路

启动 清除

空闲 忙 完成

数据缓冲寄存器

其它控制逻辑

中断控制器

命令字寄存器

状态字寄存器

地址总线

数据总线

数据总线

数据总线

数据总线

INT

INTA

IRQ

IRQ0

IRQ7

I/O设

备

系

统

总

线

**图3.5.12 中断接口图**

习题11、某机用于控制8层楼电梯系统，请根据你对电梯运行方式的了解，设计中断接口，画出寄存器级逻辑粗框图，并拟定其命令字与状态字格式。

答：用于电梯控制的命令字状态字格式如图。命令字寄存器中存放CPU控制电梯动作所发出的命令。当有人按下电梯按钮时，状态字寄存器中存放当前是那一层有使用电梯的请求及该请信号来自电梯内还是电梯外，分别用两个状态字寄存器存放梯内和梯外各层的请求。分别用两个数据缓冲寄存器存放电梯运行当前到达的位置和运行的速度。CPU读入数据缓冲寄存器中的数据，与状态字寄存器中的请求状态做比较，向命令字寄存器中送控制命令，以确定当前是应该启动电梯，或是停止；是提速（从某一层启动时）还是减速（要到达有请求的楼层时）还是保持当前速度运行，是向上运动还是向下运动等。

速 度 上 升 下 降 允 许 中 断 启 动 停 止

命令字

2

1 1 1 1 1

00：保持

01：加速

10：减速

1：命令有效；0：命令无效

8 7 6 5 4 3 2 1

状态字1

梯外请求

8 7 6 5 4 3 2 1

状态字2

梯内请求

数据R1

电梯位置

数据R2

电梯速度

1：有请求；0：无请求

数据总线

数据缓冲寄存器2

数据总线

数据缓冲寄存器1

设备选择电路

命令字寄存器

8 7 6 5 4 3 2 1

地址总线

数据总线

数据总线

系

统

总

线

速度 上升 下降 允许中断 启动 停止

8 7 6 5 4 3 2 1

数据总线

其它控制逻辑

IRQ

中断控制器

IRQ0

IRQ7

数据总线

INT

INTA

电

梯

**图3.5.14 电梯控制中断接口图**

10．以读盘为例，阐述DMA方式工作的全过程。

答：

①CPU执行DMA初始化程序。主要完成预置DMA控制器的工作方式、传送方向（为接口 M）、主存缓冲区首址和批量传送的字节数；预置磁盘接口，即向接口送出读盘的寻址信息和读命令，并选择接口寄存器。

②CPU启动磁盘进行寻道，等待起始扇区到达，开始连续地读盘操作，磁盘将读出的数据送入接口中的一个缓冲存储器。

③若缓冲存储器装满一个扇区容量的代码，则接口提示DMA控制器，后者提出总线请求HRQ送往CPU。

④若CPU具备响应条件，则发出总线批准信号HLDA，回送给DAM控制器。此后CPU与系统总线脱钩，DMA控制器接管总线控制权。

⑤DAM控制器向接口送出批准信号DACK、I/0设备读命令、存储器写命令和主存缓区首址。

⑥读出磁盘接口缓存一个字节数据，写入主存缓冲区首地址，然DMA控制器内的地址寄存器内容加1，传送字节数减1；重复进行直至传送字节数减成0为止，表明批量传送完毕，DMA控制器终止传送，将总线控制权交回CPU。

⑦DMA批量传送结束，磁盘接口提出中断请求，经中断控制器发向CPU，CPU响应中断，执行磁盘中断处理程序。该程序调回磁盘接口状态信息，判DMA传送有无错误或故障，有则进行出错处理，若无错误，则此次读盘成功。

11．试用流程图描述按DMA方式工作的写盘全过程。

答：按DMA方式工作的写盘全过程可用下图流程表示。

CPU执行磁盘中断处理程序，作传送结束的善后处理工作。

n

初始化：即预置DMA控制器和磁盘接口。

包括：选择有关寄存器，预置传送方向、主存缓冲区首址、批量传送的字节数、磁盘寻址信息和写命令等。

启动磁盘寻道，寻找扇区，完成后提出DMA请求

CPU响应DMA请求，释放总线，DMA控制器接管总线

DMA控制器向主存传送地址，发写命令和，从主存读一字节数据送磁盘接口的缓冲存储器，进而写入磁盘。

DMA控制器的地址寄存器加1，传送字节数减1。

DMA控制器释放总线控制权，CPU接管总线控制权，磁盘接口提出中断请求。

传送字节数为0否？

返回主程序

y

图 DMA方式的写盘过程