출력일: 2016-07-29

수 업 계 획 서

학년도/학기: **2016 학년도 1 학기** 학수번호-분반: ICE2005-42 이수구분: **전공** 교 과 목 명 : **논리회로설계실험** 교강사명: **조준동**

	וי	수업계획서									
교과목명	논리	회로	설계실험		학수번호	학수번호 ICE20		005-42			
사용언어	한국	한국어			영역구분						
수강대상학과											
선이수과목											
이수구분	전공				학점/시간	2학점 / 4시간					
인증구분	선택				년도/학기	년도/학기 2016/1			학기		
강의실		[21534] 제1공학관21동 5층 첨단 강의실			수업시긴	수업시간 [11]19 [12]20		18:00-18:50,화 :00-19:50,화 :00-20:50,화 :00-21:45			
담당교수 명	조준	조준동			연락처(연구	연락처(연구실) 031-29		90-7127			
Office Hour					자기학습시간		예습: 2 시간, 복습: 2시간				
성균핵심역량											
성균핵심역링	ţ.	1	소통역량	N	N 인문역량			1	학문역량		
		N	글로벌역량	1	▶ 창의역량	창의역량		N	리더역량		
		N	소프트웨어역량					N			
			교과목특성	됨	및 수업특성						
교과목특성		N	인성	1	응복합			N			
성균융합인재인	l증	N	인문소양 인증	1	법학소양 인증			N	소프트웨어소양 인증		
수업특성		N	성균명품수업	1	Flipped C	Flipped Class		N	학생중심교육법		
1 .관련도서 및 참고자료											
구분		제목			저자	저자 발행		연도	년도 출판사		
			(등록된 나	1역	이 없습니다)						
2.교과목 개요		전기전자 논리회로 기초실험 및 활용, VHDL를 이용하여 논리회로를 설계하고 FPGA에서 검증한다.									
3.교과목 목표	1. VHDL를 이용하여 논리회로를 설계하고 검증을 한다.										
	2. 2인 1조로 실습을 진행하며 팀 과제로 회로들을 구현하도록 한다.										
4.프로그램 교육목표와의 연관성											

8주차

9주차

10주차

조합회로 - 디코더, 인코더 설계

순차회로 - 계수기 설계

순차회로 - 플립플롭, 레지스터 설계

출력일: 2016-07-29

<u>수 업 계 획 서</u>

기타											
7.교육매체											
8.평가방법(%)											
장애학생은 본 수업과 관련하여 본인 희망 시 수업도우미 및 학습지원을 위한 조정(강의자료 사전 제공, 과제 및 평가 조정, 과제 제출기한 연장, 시험시간 연장 등)이 가능하오니, 필요한 학생은 수강신청 전 교수님 및 장애학생지원센터에 상담하여 주시기 바랍니다. * 장애학생지원센터: 02-760-1092, supporter@skku.edu											
비고											

(3/3) 출력일: 2016-07-29

<u>수 업 계 획 서</u>

9.강의내용							
		강의내용		비고			
11주차	메모리(RO	M/RAM) 설계					
12주차	FSM 설계						
13주차	트래이닝 카	II트를 이용하여 검증 I					
14주차	트래이닝 카	II트를 이용하여 검증 II					
15주차	설계 실습	마무리 및 과제 마무리					
16주차	기말고사						
10.프로그램 학습성과와의 관계							
학	습성과	수업내용		반영률(%)	평가유형		
(등록된 내역이 없습니다)							
11. 설계교육계획서							
설기	ᅨ학점	0.0	설계기간				
1. 설계=	주제						