## Sessió de Laboratori Timers

1	)	Oı	uina	és	la.	Fred	ıüèn	cia	de	Clo	ck	a 1	a o	aue	treba	alla	e1	micro	de	la.	Easy	vPIC?	,

Treballa amb una freqüència de 8000000 Hz.

2) Quant temps dura un Cicle d'Instrucció (*Instruction Cycle*)?

Un cicle dura 4 clocks i cada clock dura 125ns(1/8000000), per tant, un cicle d'instrucció dura 4\*125ns = 500ns.

3) Quan escrivim un valor a TMR0H, en quin moment s'actualitza el valor del registre TMR0H?

En escriptura, s'escriu primer TMR0H i després TMR0L, però TMR0H actualitza el seu contingut quan ocorre una escriptura al TMR0L. I per aquest motiu, permet els 16 bits del timer 0 ser actualitzats alhora.

4) Amb quin valor programeu el *prescaler* del Timer0? Quantes unitats haureu de comptar amb el Timer0 per tal de tenir una Interrupció cada dècima de segon? Afegiu els càlculs que heu fet, per justificar les respostes.

He utilitzat el prescaler 1:64 pel timer 0. El timer 0 l'he inicialitzat amb el valor 0xF3CB (en decimal 62411) i per cada cicle només compto 3125:

I surt de la fórmula  $T(rsi) = n* T(cicle\_clock) * PRESCALER => 0.1s = n * 1/(8000000/4) * 64 => n = 3125$ , llavors com que el timer0 és de 16 bits,  $2^16 - 3125 = 62411$  i en hexadecimal es 0xF3CB, que es el valor d'inicialització que ha de tenir el timer 0.

5) Quina és la situació que fa que es generi una Interrupció de Timer0?

La situació que fa que es generi la interrupció de timer 0 és el overflow. És a dir, en aquest cas, hem fet servir el timer 0 com un contador de 16 bits. Llavors, compta desde 0x0000 fins a 0xFFFF. I quan arriba a 0xFFFF, posa a 1 el TMR0IF, indicant que s'ha observat un overflow, i torna a comptar desde 0x0000 fins a 0xFFFF un altre cop i així successivament.