

本节内容

SRAM 和 DRAM

王道考研/CSKAOYAN.COM

1

知识总览

DRAM 和 SRAM

存储元件不同导致的特性差异

DRAM的刷新

DRAM的地址线复用技术

Dynamic Random Access Memory, 即动态RAM

Static Random Access Memory, 即静态RAM

DRAM用于主存、SRAM用于Cache

高频考点: DRAM和SRAM的对比

王道考研/CSKAOYAN.COM

2

DRAM芯片

片选线
读控制线
写控制线

控制电路

译码器

地址线

MAR

数据线

MDR

1 0 1 0 0 0 1 1

1 0 1 0 0 0 1 1

0 1 0 1 0 1 0 1

0 1 0 1 0 1 0 1

.....

0 1 0 1 0 1 0 1

0 1 0 1 0 1 0 1

地址线

片选线

译码驱动

存储矩阵

读写电路

数据线

读/写控制线

DRAM芯片用于主存

DRAM芯片：使用栅极电容存储信息

SRAM芯片：使用双稳态触发器存储信息

核心区别：存储元不一样

王道考研/CSKAOYAN.COM

3

栅极电容 V.S. 双稳态触发器

字选择线

数据线

栅极电容

存储元

1 0 1 0 0 0 1 1

1 0 1 0 0 0 1 1

0 1 0 1 0 1 0 1

0 1 0 1 0 1 0 1

存储字

存储单元

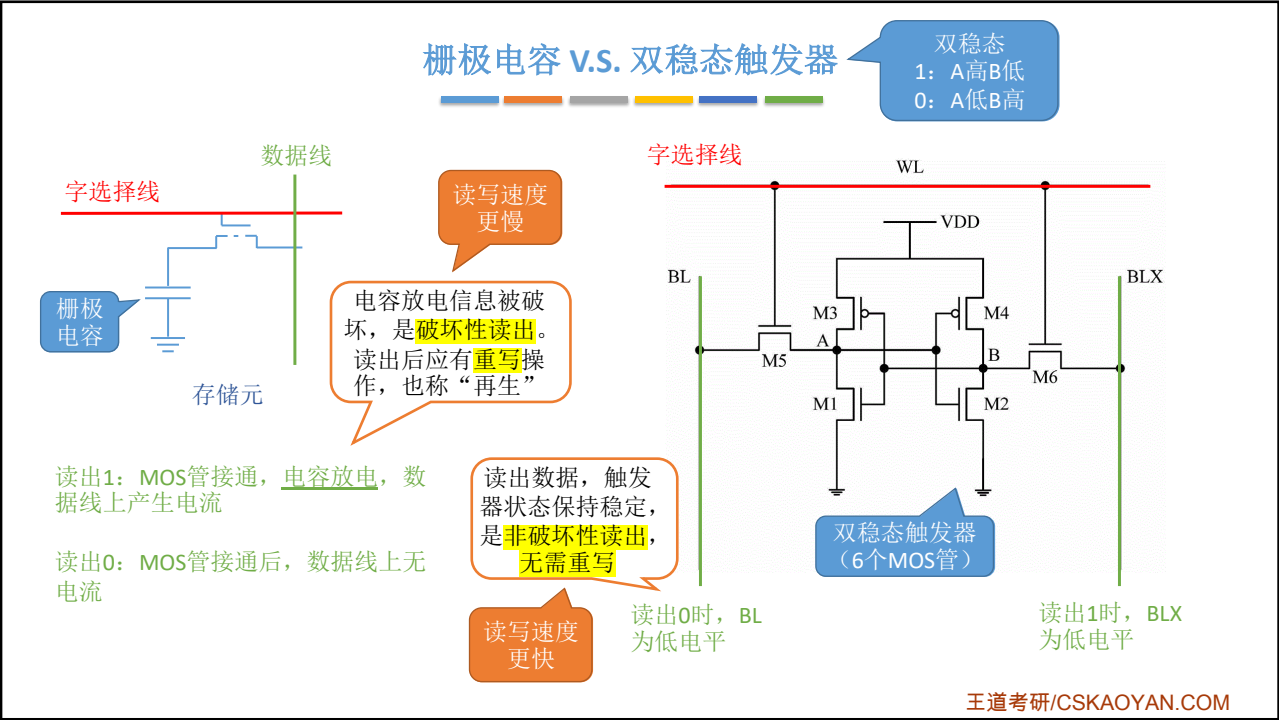
存储体

1: 电容内存储了电荷

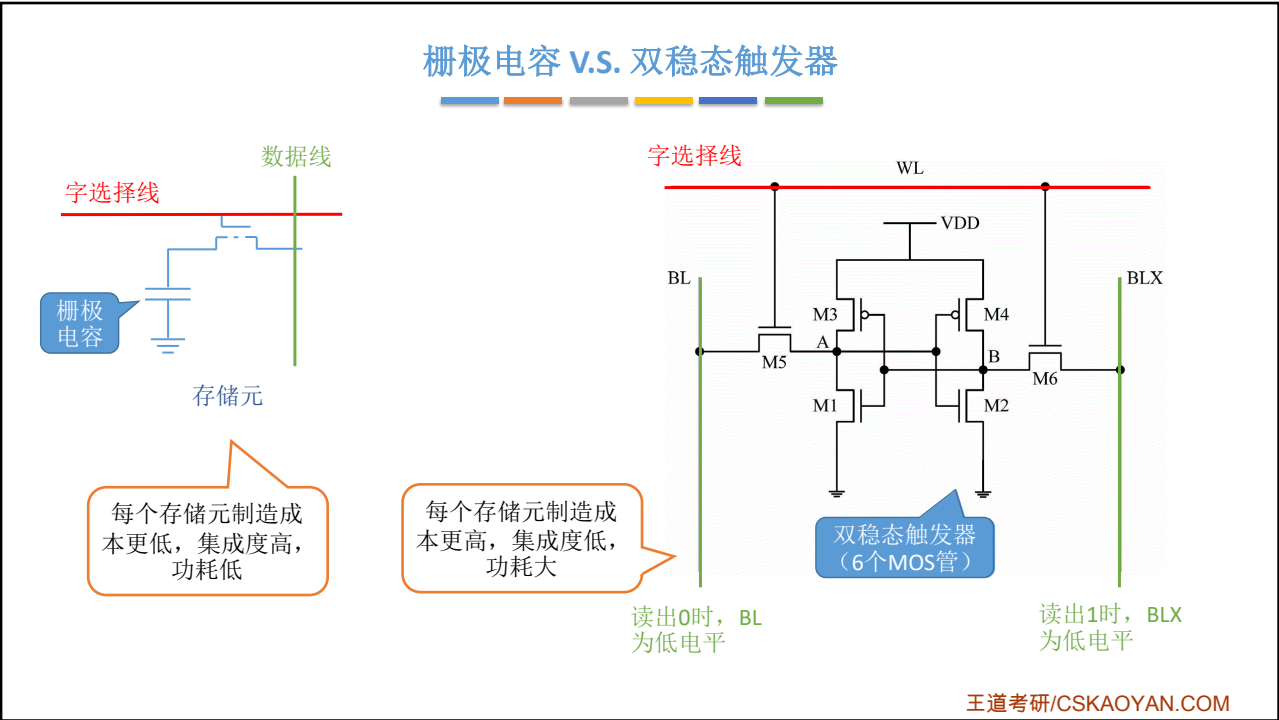
0: 电容内未存储电荷

王道考研/CSKAOYAN.COM

4



5



6

DRAM v.s SRAM

Static Random Access Memory

Dynamic Random Access Memory

类 型 特 点	SRAM（静态RAM）	DRAM（动态RAM）
存储信息	触发器	电容
破坏性读出	非	是
读出后需要重写？（再生）	不用	需要
运行速度	快	慢
集成度	低	高
发热量	大	小
存储成本	高	低
易失/非易失性存储器？	易失（断电后信息消失）	易失（断电后信息消失）
需要“刷新”？	不需要	需要
送行列地址	同时送	分两次送

常用作Cache

常用作主存

王道考研/CSKAOYAN.COM

7

栅极电容 v.s. 双稳态触发器

字选择线

数据线

栅极电容

存储元

1: 电容内存储了电荷

0: 电容内未存储电荷

电容内的电荷只能维持2ms。即便不断电，2ms后信息也会消失

2ms之内必须“刷新”一次（给电容充电）

字选择线

WL

BL

BLX

双稳态

1: A高B低

0: A低B高

只要不断电，触发器的状态就不会改变

双稳态触发器（6个MOS管）

读出0时，BL为低电平

读出1时，BLX为低电平

王道考研/CSKAOYAN.COM

8

DRAM的刷新

1. 多久需要刷新一次？刷新周期：一般为2ms

2. 每次刷新多少存储单元？以行为单位，每次刷新一行存储单元

——为什么要用行列地址？

存储器的简单模型

2ⁿ根选通线

A₀ ... A_{n-1}

译码器

0号存储单元

1号存储单元

...

2ⁿ-1号存储单元

A_{n-1} ... A_{n/2}

行地址译码器

(0,0)号存储单元

(0,1)号存储单元

...

(0,2^{n/2}-1)

(1,0)号存储单元

(1,1)号存储单元

...

(1,2^{n/2}-1)

...

(2^{n/2}-1,0)号存储单元

(2^{n/2}-1,1)号存储单元

...

(2^{n/2}-1,2^{n/2}-1)

A_{n-1} ... A₀

列地址译码器

存储单元排列成2^{n/2}×2^{n/2}的矩阵
拆分为行列地址(DRAM行、列地址等长)

王道考研/CSKAOYAN.COM

9

DRAM的刷新

1. 多久需要刷新一次？刷新周期：一般为2ms

2. 每次刷新多少存储单元？以行为单位，每次刷新一行存储单元

——为什么要用行列地址？减少选通线的数量

存储器的简单模型

2ⁿ根选通线

A₀ ... A_{n-1}

译码器

0号存储单元

1号存储单元

...

2ⁿ-1号存储单元

A_{n-1} ... A_{n/2}

行地址译码器

0,0

0,1

...

0,2^{n/2}-1

1,0

1,1

...

1,2^{n/2}-1

...

2^{n/2}-1,0

2^{n/2}-1,1

...

2^{n/2}-1,2^{n/2}-1

A_{n-1} ... A₀

列地址译码器

存储单元排列成16×16的矩阵
2^{n/2}+2^{n/2}根选通线

如2⁸=256根选通线，2⁴+2⁴=32根选通线

王道考研/CSKAOYAN.COM

10

王道考 研,cskaoyan.com

5

配套课程请加微信：tt19222222，关注微信公众号（研者荣耀）获取更多考研资源

DRAM的刷新

1. 多久需要刷新一次？刷新周期：一般为2ms

2. 每次刷新多少存储单元？以行为单位，每次刷新一行存储单元

——为什么要用行列地址？减少选通线的数量

3. 如何刷新？有硬件支持，读出一行的信息后重新写入，占用1个读/写周期

4. 在什么时刻刷新？

存取周期

假设DRAM内部结构排列成 128×128 的形式，读/写周期0.5us

2ms共 $2ms/0.5us = 4000$ 个周期

思路一：每次读写完都刷新一行

→系统的存取周期变为1us

前0.5us时间用于正常读写

后0.5us时间用于刷新某行

思路二：2ms内集中安排时间全部刷新

→系统的存取周期还是0.5us

有一段时间专门用于刷新，无法访问存储器，称为访存“死区”

思路三：2ms内每行刷新1次即可

→2ms内需要产生128次刷新请求

每隔 $2ms/128 = 15.6us$ 一次

每15.6us内有0.5us的“死时间”

W 刷 W 刷

R 新 R 新

1us

分散刷新

W W W ... W 刷 ... 刷

R R R ... R 新 ... 新

3872个周期(1936us) 128个周期(64us)

集中刷新

W W ... W 刷 W W ... W 刷

R R ... R 新 R R ... R 新

15.6us

异步刷新

可在译码阶段刷新

王道考研/CSKAOYAN.COM

11

DRAM v.s SRAM

Static Random Access Memory

Dynamic Random Access Memory

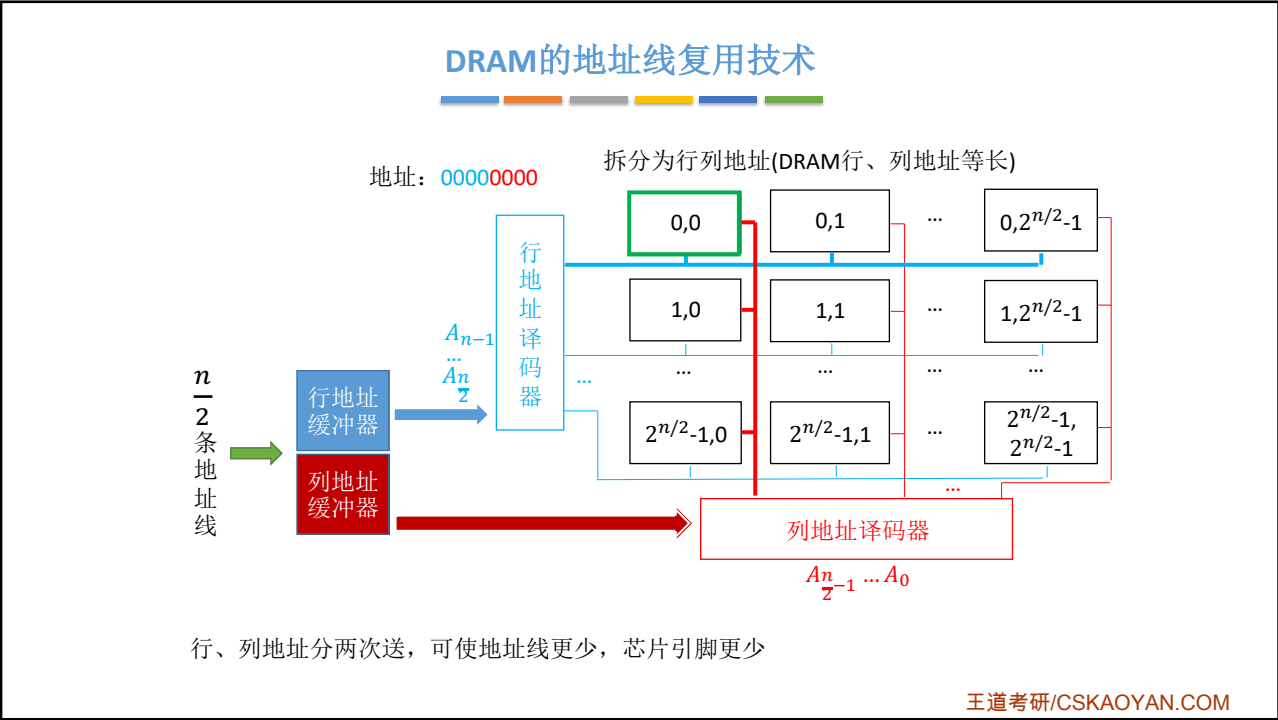
类 型 特 点	SRAM（静态RAM）	DRAM（动态RAM）
存储信息	触发器	电容
破坏性读出	非	是
读出后需要重写？（再生）	不用	需要
运行速度	快	慢
集成度	低	高
发热量	大	小
存储成本	高	低
易失/非易失性存储器？	易失（断电后信息消失）	易失（断电后信息消失）
需要“刷新”？	不需要	需要
送行列地址	同时送	分两次送

常用作Cache

常用作主存

王道考研/CSKAOYAN.COM

12



13

本节回顾

	Static Random Access Memory	Dynamic Random Access Memory	
类 型 特 点	SRAM (静态RAM)	DRAM (动态RAM)	
存储信息	触发器	电容	现在的主存通常采用SDRAM芯片
破坏性读出	非	是	
读出后需要重写? (再生)	不用	需要	
运行速度	快	慢	
集成度	低	高	
发热量	大	小	
存储成本	高	低	
易失/非易失性存储器?	易失 (断电后信息消失)	易失 (断电后信息消失)	
需要“刷新”?	不需要	需要 (分散、集中、异步)	“刷新”由存储器独立完成, 不需要CPU控制
送行列地址	同时送	分两次送 (地址线复用技术)	导致地址线、地址引脚减半
	常用作Cache	常用作主存	

王道考研/CSKAOYAN.COM

14