

实验四 组合逻辑电路设计

实验目的

- 1、掌握基本门电路进行组合逻辑电路设计的方法
- 2、掌握中规模集成电路设计组合电路的方法

实验原理

根据逻辑功能的不同特点，可以把数字电路分成两大类：组合逻辑电路和时序逻辑电路。

在组合逻辑电路中，任意时刻的输出仅仅取决于当前时刻的输入，与电路原来的状态无关，这就是组合逻辑电路在逻辑功能上的共同特点。组合逻辑电路的逻辑功能一般有三种表达方式：逻辑图、函数表达式和真值表。

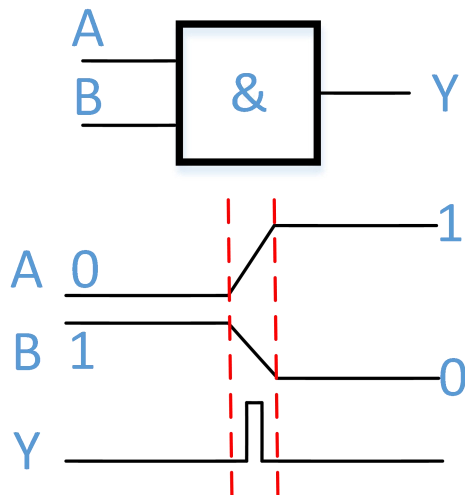
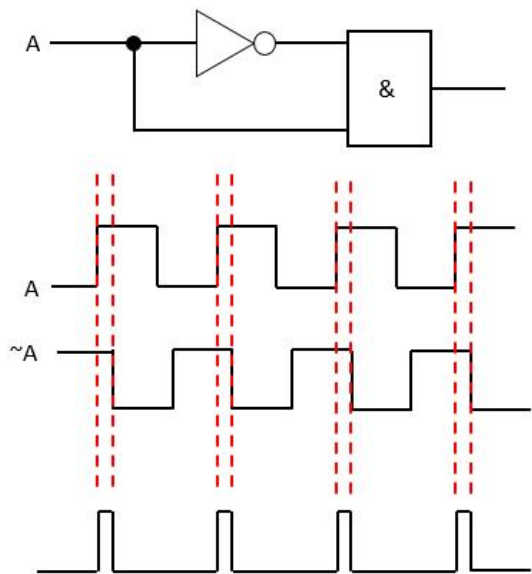
对于组合逻辑电路，通常采用的分析方法是从电路的输入到输出逐级写出逻辑函数式，然后得到表示输出与输入关系的函数表达式。最后用公式化简或卡诺图化简，使逻辑关系简单明了。

逻辑电路的设计方法一般遵循下列步骤：

- 1、根据逻辑功能描述进行逻辑抽象，确定输入和输出变量；
- 2、列出真值表，由真值表得出最小项表达式；
- 3、选定所使用器件的类型；
- 4、根据器件的逻辑功能，化简或变换最小项表达式；
- 5、根据化简变换后的逻辑表达式画出逻辑电路连接图。

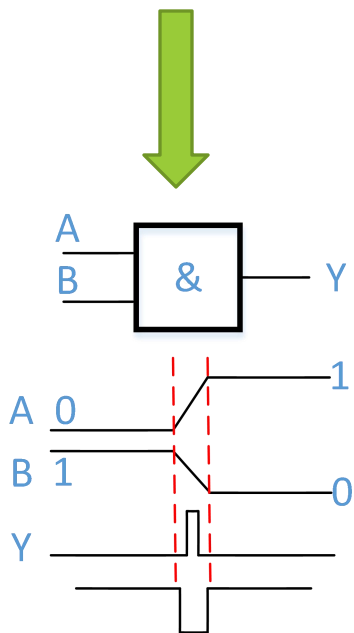
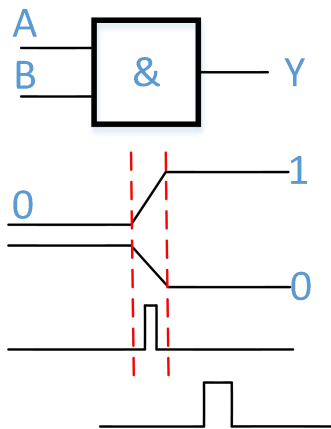
前面实验所做的编码译码电路和数据选择器，都属于组合逻辑电路。

竞争冒险：在数字电路中，任何一个门电路只要输入的信号**同时反方向变化**其输出端就可能产生窄脉冲。信号由于经过不同的路径传输达到某一汇合点的时间有先有后的现象，就称之为**竞争**，由于竞争现象所引起的电路输出发生瞬间错误的现象，就称之为**冒险**。有竞争不一定有冒险，但出现了冒险就一定存在竞争。由于从输入到输出的过程中，不同通路上门的级数不同，或者门电路平均延迟时间的差异，使信号从输入经不同通路传输到输出级的时间不同。由于这个原因，可能会使逻辑电路产生错误输出。通常把这种现象称为**竞争冒险**。



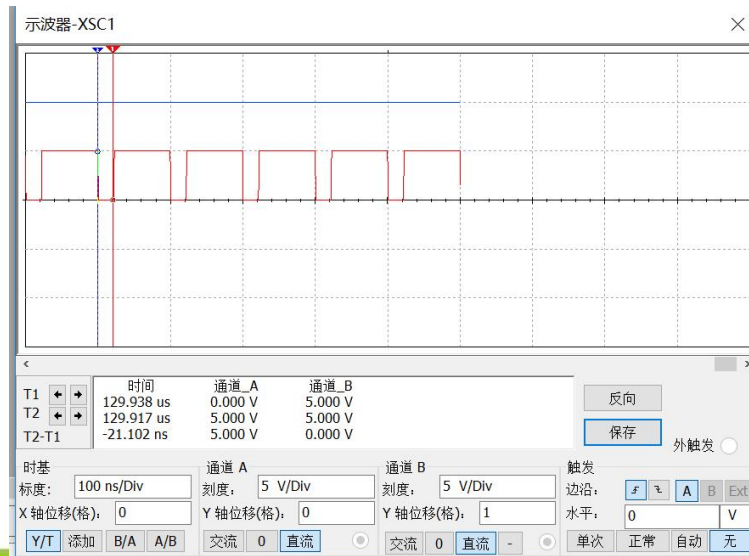
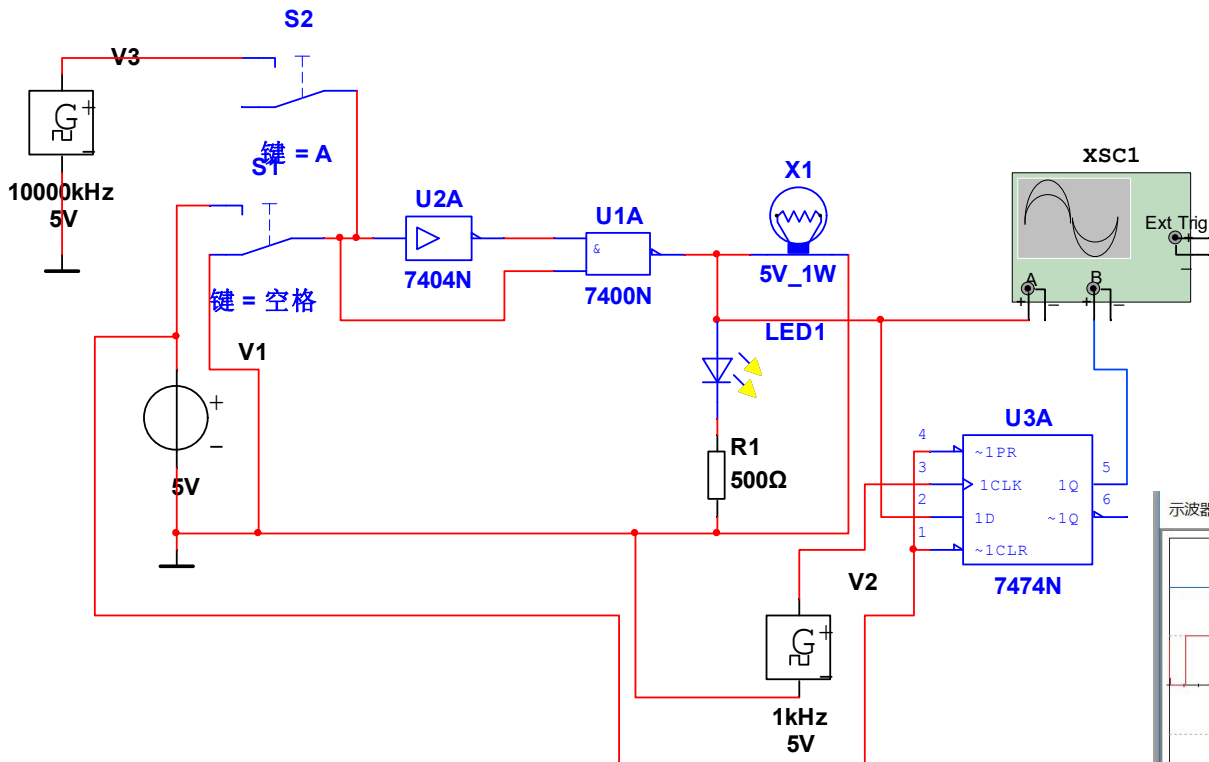
消除竞争冒险的方法:

- 1、输出端接入滤波电容;
- 2、输出端引入选通脉冲;
- 3、增加冗余项, 修改逻辑设计;
- 4、引入封锁脉冲。



如: $Y = AB + \tilde{A}C$, 当BC都为1的时候, 若A值改变, 则会发生竞争。可以添加冗余项:
 $Y = AB + \tilde{A}C + BC$

雨课堂视频直播或腾讯会议演示：竞争冒险及消除的方法



实验内容

1、用7400设计一个无弃权四人表决器，在四人或三人表决为1时通过，否则不通过。要求按组合电路设计要求写出真值表、卡诺图、逻辑函数表达式、逻辑电路图；并用实验方法验证设计结果。

要求：（1）用2个7400（8个二输入与非门）实现最简设计；

（2）改善设计电路，使对称性完好，无竞争冒险现象。（选作）

2、用与非门7400和异或门7486实现一位全加器。

$$\{co, sum\} = a + b + ci;$$

3、用双四选一数据选择器74153来实现三人表决电路（不用门电路，当输入3个1或2个1时输出为1，否则输出为0）。

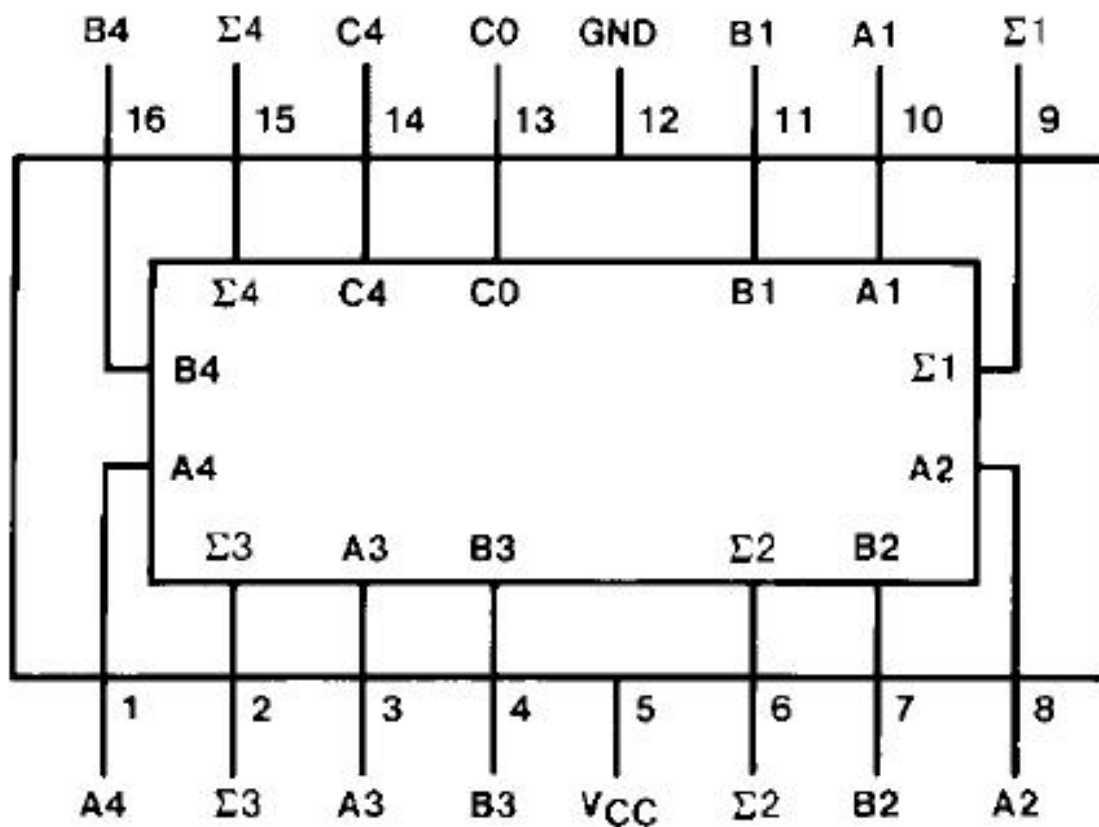
4、设计一个密码锁。密码锁的密码可以由设计者自行设定，密码锁有4位二进制 $A_3A_2A_1A_0$ 的密码输入端和一个开锁钥匙信号 B 的输入端，当 $B=1$ （有钥匙插入）且输入密码正确时，允许开锁信号输出 $Y_1=1$ （开锁），报警信号输出 $Y_2=0$ ；当 $B=1$ 但是密码不正确时， $Y_1=0$ ， $Y_2=1$ ；当 $B=0$ 时，无论密码对否， $Y_1=Y_2=0$ 。

提示：

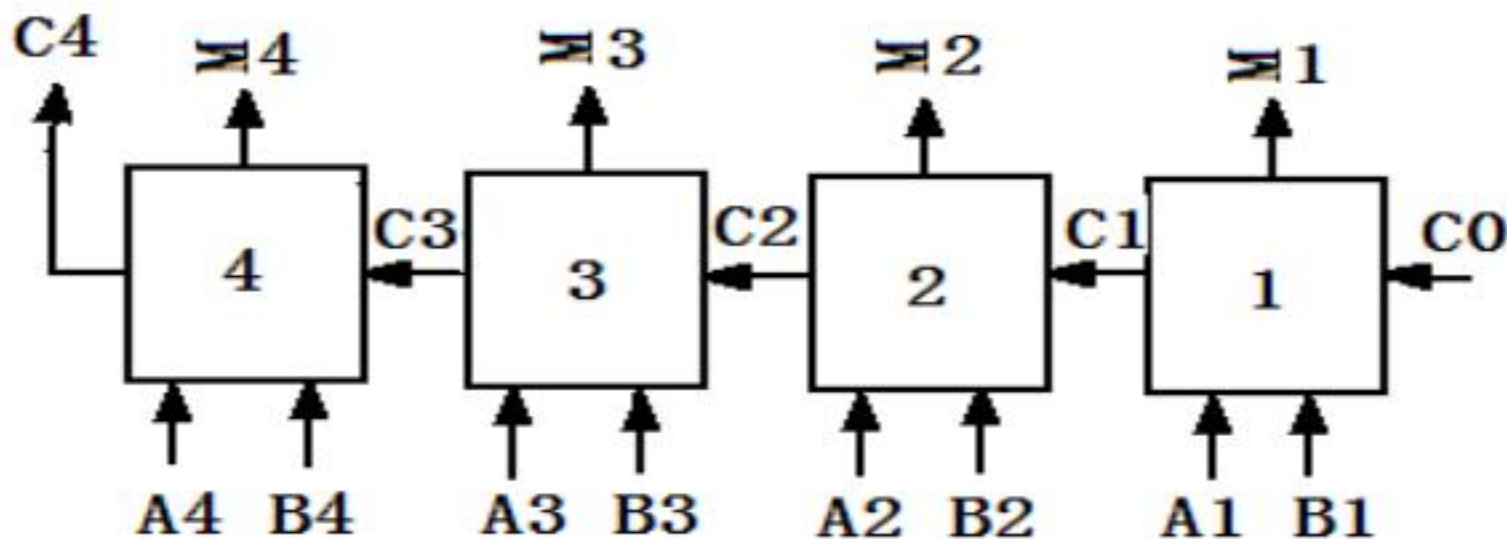
1. 设定四位密码 $P_3P_2P_1P_0$
2. 判断密码的对错就是判断两个二进制数 $P_3P_2P_1P_0$ 与 $A_3A_2A_1A_0$ 是否相等。
3. 备用芯片：7400，7420，7486，74138，74153。可以选择其中的一种或多种芯片来完成设计。

四位全加器7483引脚图

Connection Diagram



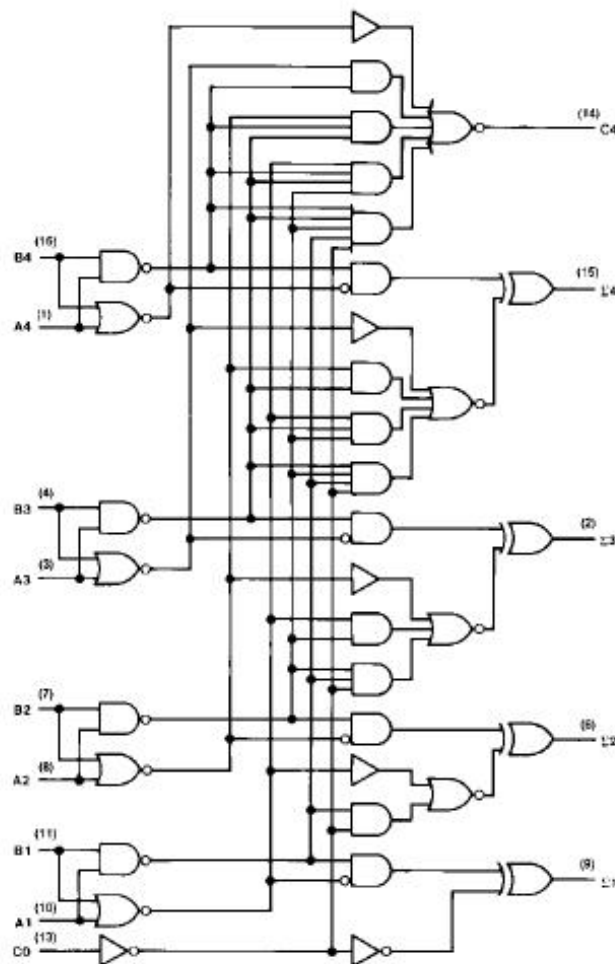
7483逻辑框图



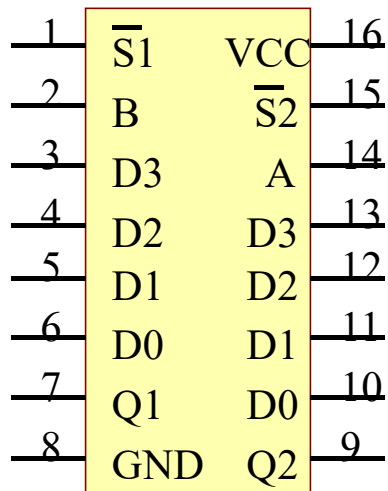
7483内部逻辑图

(实验内容)

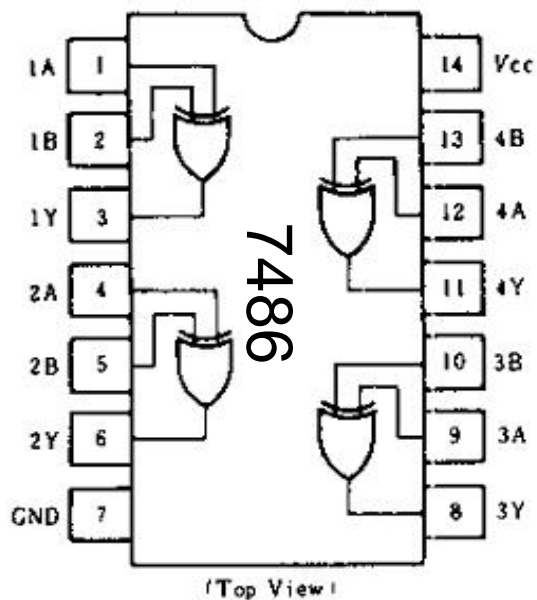
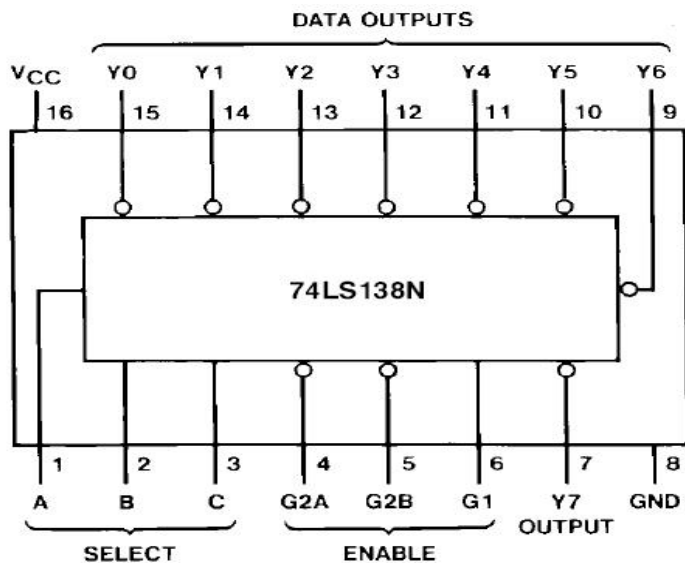
Logic Diagram



(实验内容)



74153





THE END
谢谢大家！